

UNIVERSIDAD NACIONAL DEL ALTIPLANO

**FACULTAD DE INGENIERÍA MECÁNICA ELÉCTRICA, ELECTRÓNICA Y
SISTEMAS**

ESCUELA PROFESIONAL DE INGENIERÍA ELECTRÓNICA



**“DISEÑO E IMPLEMENTACIÓN DE UN MÓDULO ELECTRÓNICO DE
COMUNICACIÓN ALTERNATIVA PARA NIÑOS CON PARÁLISIS CEREBRAL
DEL CEBE NIÑO JESUS DE PRAGA PUNO”**

TESIS

PRESENTADA POR:

DENISSE MARINEL MONTALVO CASTILLO

DINO RONALD QUISPE ARIAS

PARA OPTAR EL TÍTULO DE INGENIERO ELECTRÓNICO

PUNO – PERU

2016

Universidad Nacional del Altiplano
FACULTAD DE INGENIERÍA MECÁNICA ELÉCTRICA, ELECTRÓNICA Y
SISTEMAS
ESCUELA PROFESIONAL DE INGENIERÍA ELECTRÓNICA


“DISEÑO E IMPLEMENTACIÓN DE UN MÓDULO ELECTRÓNICO DE COMUNICACIÓN
ALTERNATIVA PARA NIÑOS CON PARÁLISIS CEREBRAL DEL CEBE NIÑO JESUS DE PRAGA PUNO”

TESIS PRESENTADA POR:

DENISSE MARINEL MONTALVO CASTILLO
DINO RONALD QUISPE ARIAS

**PARA OPTAR EL TÍTULO PROFESIONAL DE: INGENIERO
ELECTRÓNICO**

APROBADA POR EL JURADO REVISOR CONFORMADO POR:

PRESIDENTE : 
Mg. MARCO ANTONIO QUISPE BARRA

PRIMER MIEMBRO : 
M.Sc. PEDRO BEJAR MUÑOZ

SEGUNDO MIEMBRO : 
M.Sc. MAXIMO AMANCIO MONTALVO ATCO

DIRECTOR DE TESIS : 
Mg. JUAN DE DIOS LARICO PACO

ASESOR DE TESIS : 
Mg. DAVID SALINAS MENDOZA

PUNO – PERU
2016

Área: Electrónica General

Línea: Microelectrónica

AGRADECIMIENTOS

A Dios por darnos la oportunidad de seguir creciendo profesionalmente.

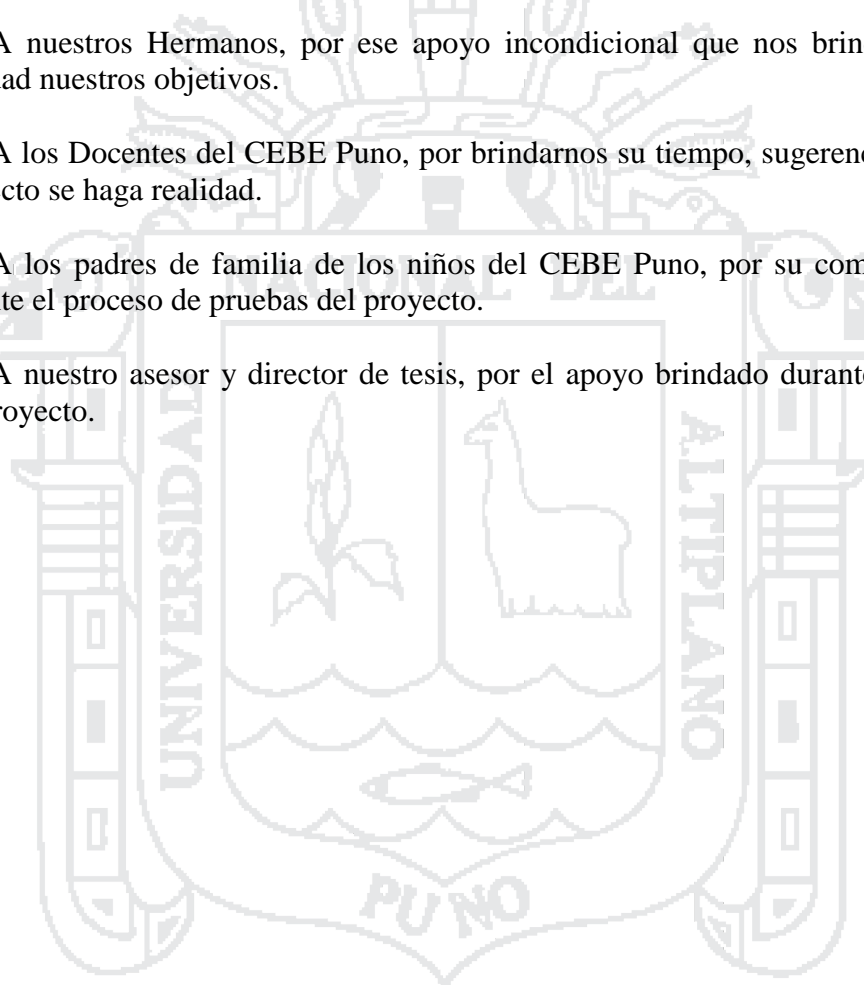
A nuestros Padres, ya que en los momentos más difíciles tuvieron palabras de aliento y motivación para enfrentar las adversidades que se presentan día a día.

A nuestros Hermanos, por ese apoyo incondicional que nos brindan para hacer realidad nuestros objetivos.

A los Docentes del CEBE Puno, por brindarnos su tiempo, sugerencias para que el proyecto se haga realidad.

A los padres de familia de los niños del CEBE Puno, por su comprensión, apoyo durante el proceso de pruebas del proyecto.

A nuestro asesor y director de tesis, por el apoyo brindado durante la realización del proyecto.



DEDICATORIA

Tus brazos se abren cuando necesito un abrazo. Tu corazón sabe comprender cuando necesito una amiga. Tus ojos sensibles se endurecen cuando necesito una lección. Tu fuerza y tu amor me han dirigido por la vida y me han dado alas que necesitaba para volar gracias Mamá, Papá y queridos hermanos

A los Niños del Centro Educativo Básica Especial Puno, agradecerles por la oportunidad de enseñarme cada día.

Denisse Marinel Montalvo Castillo



DEDICATORIA

A mis Padres y Hermano por apoyarme en todo momento, por su confianza que me brindan día a día.

A mis abuelitas, que desde el cielo siempre cuidan de mis pasos.

A los Niños del Centro Educativo Básica Especial Puno, por enseñarme que lo más importante es tener las ganas de superarse ante cualquier adversidad y seguir con una sonrisa.

Dino Ronald Quispe Arias

INDICE

CAPITULO I 23

PLANTEAMIENTO DEL PROBLEMA DE INVESTIGACION 24

1.1.Descripción del problema 24

1.2.Formulación del problema: 24

1.2.1.Problema general..... 25

1.2.2.Problemas específicos 25

1.3.Justificación del problema..... 25

1.3.1.Justificación social 25

1.3.2.Justificación técnica 26

1.3.3.Justificación económica 26

1.4.Objetivos de la investigación 26

1.4.1.Objetivo general 26

1.4.2.Objetivos específicos 26

CAPITULO II 28

MARCO TEÓRICO..... 29

2.1.Antecedentes de investigación 29

2.2.Sustento teórico 33

2.2.1.Parálisis cerebral 33

2.2.1.1.Tipos de parálisis..... 33

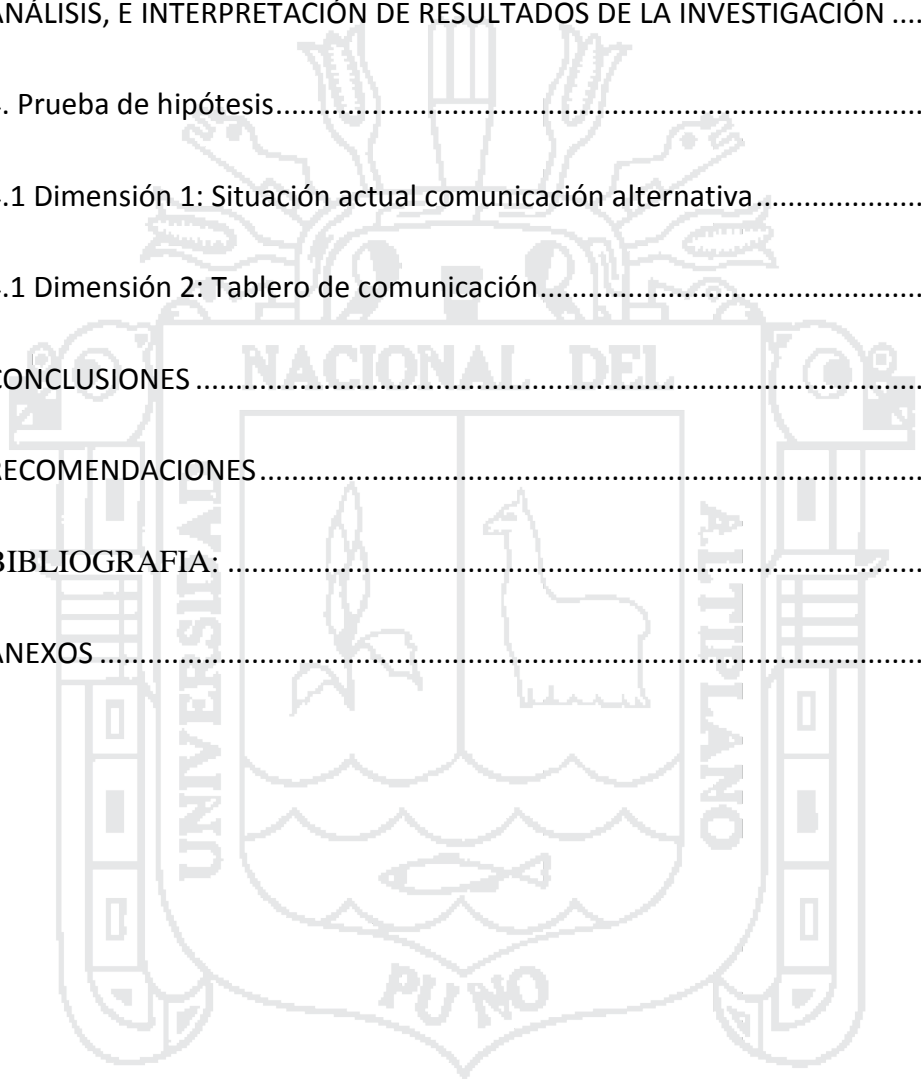
2.2.1.2.Causas de la parálisis cerebral.....	36
2.2.2.Comunicación alternativa.....	36
2.2.2.1.Representación del lenguaje.....	37
2.2.2.1.1.Sistema de comunicación por intercambio de imágenes.....	37
2.2.2.1.2.Sistema pictográfico de comunicación.....	38
2.2.2.1.3.Sistema logográfico bliss	39
2.2.2.2.Tecnologías de ayuda.....	40
2.2.3.Comunicadores electrónicos	40
2.2.4.Diseño del módulo electrónico.....	41
2.2.4.1.Definición de parámetros de diseño.....	41
2.2.4.2.Modo de operación.....	44
2.2.4.3.Velocidad / Tiempo barrido	45
2.2.5.Selección componentes hardware	46
2.2.5.1.Acceso de pictograma	47
2.2.5.1.1.Selección directa	47
2.2.5.1.2.Selección indirecta	50
2.2.5.1.3.Configuración de teclado	51
2.2.5.2.Microcontrolador.....	52
2.2.5.2.1.Elección del microcontrolador	53
2.2.5.2.2.Microcontrolador PIC	54

2.2.5.2.3. Microcontrolador PIC 18F4550	55
2.2.5.3. Circuito de audio	59
2.2.5.3.1. Características	59
2.2.5.3.2. Distribución de pines.....	59
2.2.5.3.3. Diagrama de bloques.....	60
2.2.5.3.4. Descripción	60
2.2.5.3.5. Direccionamiento	61
2.2.5.3.6. Funcionamiento en modo dirección.....	62
2.2.6. Diseño electrónico del hardware	64
2.2.6.1. Acceso pictogramas	65
2.2.6.1.1. Selección directa	65
2.2.6.1.2. Selección indirecta	69
2.2.6.2. Microcontrolador	73
2.2.6.2.1. Selección directa	73
2.2.6.2.2. Selección indirecta	74
2.2.6.2.3. Modo operación – modo tiempo / velocidad barrido	75
2.2.6.2.4. Selección reproducir / grabar	78
2.2.6.2.5. Microcontrolador - ISD 2590.....	79
2.2.6.3. Circuito de audio	80
2.2.6.3.1. Integrado ISD	80

2.2.6.3.2. Amplificador de audio	82
2.2.6.4. Fuente de alimentación	82
2.2.7. Diseño de software	83
2.2.7.1. Modo operación	83
2.2.7.2. Velocidad / Tiempo barrido	85
2.2.7.3. Selección play (reproducir) / rec (grabar)	87
2.2.7.4. Selección directa	88
2.2.7.5. Selección indirecta	89
2.2.8. Implementación del proyecto	97
2.3. Glosario de términos básicos	105
2.4. Hipótesis de la investigación	106
2.4.1. Hipótesis general:	106
2.4.2. Hipótesis específicos:	106
2.5. Operacionalización de variables	107
2.5.1. Variable independiente	107
2.5.1.1. Dimensión 1: Diseño de modulo	107
2.5.1.1.1. Indicadores:	107
2.5.1.2. Dimensión 2: Diseño de software y hardware	107
2.5.1.2.1. Indicadores	107
2.5.2. Variable dependiente	108

2.5.2.1.Dimensión 1: Situación actual	108
2.5.2.1.1.Indicadores:	108
2.5.2.2.Dimensión 2: Tableros de comunicación.....	108
2.5.2.2.1.Indicadores:	108
2.5.3.Variable interviniente.....	108
CAPITULO III	109
DISEÑO METODOLÓGICO DE INVESTIGACIÓN.....	110
3.1.Tipo y diseño de investigación.....	110
3.1.1.Tipo de investigación	110
3.1.2.Diseño de investigación	110
3.2.Población y muestra de investigación.....	110
3.2.1.Población de la investigación.....	110
3.2.2.Muestra de la investigación.....	111
3.3.Ubicación y descripción de la población	111
3.3.1.Ubicación de la población.....	111
3.3.2.Descripción de la población	111
3.4.Material Experimental.....	111
3.5.Técnicas e instrumentos para recolectar información.....	111
3.6.Técnicas para el procesamiento y análisis de datos	112
3.7.Procedimiento del experimento.....	112

3.8. Plan de tratamiento de los datos.....	115
3.9. Diseño estadístico para la prueba de hipótesis.....	115
CAPITULO IV.....	116
ANÁLISIS, E INTERPRETACIÓN DE RESULTADOS DE LA INVESTIGACIÓN.....	117
4. Prueba de hipótesis.....	117
4.1 Dimensión 1: Situación actual comunicación alternativa.....	117
4.1 Dimensión 2: Tablero de comunicación.....	121
CONCLUSIONES.....	125
RECOMENDACIONES.....	127
BIBLIOGRAFIA:.....	128
ANEXOS.....	132



ÍNDICE DE TABLAS

Tabla N° 1: Tipos de parálisis cerebral.....	34
Tabla N° 2: Causas de parálisis cerebral.....	36
Tabla N° 3: Modos de operación	45
Tabla N° 4: Velocidad / Tiempo barrido	46
Tabla N° 5: Duración, tasa de muestreo y filtrado de la serie ISD2500.....	61
Tabla N° 6: Direccionamiento básico de la serie ISD2500	62
Tabla N° 7: Tabla de función 74147.....	69
Tabla N° 8: Distribución de pines 7442.....	71
Tabla N° 9: Asignación de pines selección directa.....	73
Tabla N° 10: Asignación de pines selección indirecta.....	74
Tabla N° 11: Asignación de pines modo operación.....	75
Tabla N° 12: Asignación de pines velocidad tiempo barrido	75
Tabla N° 13: Tabla funciones 7447	77
Tabla N° 14: Asignación pin reproducir / grabar.....	78
Tabla N° 15: Direccionamiento ISD 2590.....	79
Tabla N° 16: Asignación pines microcontrolador a ISD2590	80
Tabla N° 17: Técnicas e instrumentos	111
Tabla N° 18: Pruebas de normalidad	119
Tabla N° 19: Conclusión de normalidad.....	119
Tabla N° 20: Estadísticos de muestras relacionadas.....	120
Tabla N° 21: Prueba de muestras relacionadas.....	121
Tabla N° 22: Pruebas de normalidad	122
Tabla N° 23: Conclusión de normalidad.....	123

Tabla N° 24: Estadísticos de muestras relacionadas..... 124

Tabla N° 25: Prueba de muestras relacionadas..... 124



ÍNDICE DE FIGURAS

Figura N° 1: Niño usando sistema de comunicación por intercambio de imágenes .	38
Figura N° 2: Tablero de comunicación por intercambio de imágenes.....	38
Figura N° 3: Tablero de comunicación basado en sistema pictográfico SPC.....	39
Figura N° 4: Tablero de comunicación basado en sistema logográfico bliss	39
Figura N° 5: Tablero de comunicación no electrónico	40
Figura N° 6: Comunicación alternativa en el CEBE Puno, Año 2011	40
Figura N° 7: Diagrama de bloques general.....	41
Figura N° 8: Tablero de comunicación no electrónico	42
Figura N° 9: Tablero de comunicación con inclinación	42
Figura N° 10: Dimensión pictograma	43
Figura N° 11: Inclinación de Modulo	43
Figura N° 12: Dimensión parte superior de modulo.....	43
Figura N° 13: Modulo Comunicación Alternativa 3D.....	44
Figura N° 14: Módulo 3D vista superior	44
Figura N° 15: Pulsadores mecánicos	48
Figura N° 16: Esquema eléctrico pulsador táctil resistivo.....	49
Figura N° 17: Esquema electico pulsador táctil capacitivo	49
Figura N° 18: Formula Capacitancia	50
Figura N° 19: Modelos de Pulsadores.....	51
Figura N° 20: Configuración directa.....	51
Figura N° 21: Teclado Matricial	52
Figura N° 22: Diagrama de bloques de un microcontrolador	53
Figura N° 23: Arquitectura Harvard	55

Figura N° 24: Distribución de pines PIC 18F4550	57
Figura N° 25: Diagrama de bloque Estructura Interna del PIC 18F4550	58
Figura N° 26: Distribución de pines PIC 18F4550	60
Figura N° 27: Diagrama de bloques de estructura interna del ISD.....	60
Figura N° 28: Grabación de mensaje serie ISD2500	63
Figura N° 29: Reproducción de mensaje serie ISD2500	64
Figura N° 30: Diagrama de bloques módulo electrónico.....	65
Figura N° 31: Diagrama electrónico timer 555.....	66
Figura N° 32 Diagrama de bloques timer 555	66
Figura N° 33: Diagrama electrónico sensor táctil	66
Figura N° 34: Diagrama de bloques codificador	67
Figura N° 35: Pulsadores en configuración directa usando un codificador.....	68
Figura N° 36: Diodo Led	70
Figura N° 37: Diagrama bloque decodificador.....	70
Figura N° 38: Distribución de pines 7442	71
Figura N° 39: Circuito electrónico arreglo de led selección indirecta.....	72
Figura N° 40: Circuito electrónico pulsador externo a microcontrolador	73
Figura N° 41: Circuito electrónico selección directa	74
Figura N° 42: Circuito electrónico selección indirecta	75
Figura N° 43: Configuración display siete segmentos.....	76
Figura N° 44: Circuito electrónico selección indirecta.....	78
Figura N° 45: Circuito electrónico pulsador externo	78
Figura N° 46: Circuito ISD 2590	80
Figura N° 47: Circuito electrónico amplificador	82

Figura N° 48: Fuente de alimentación	83
Figura N° 49: Diagrama de flujo interrupción modo de operación	84
Figura N° 50: Diagrama de flujo modo operación.....	85
Figura N° 51: Diagrama de flujo interrupción velocidad tiempo	86
Figura N° 52: Diagrama de flujo velocidad tiempo	87
Figura N° 53: Diagrama de flujo seleccion play / rec.....	88
Figura N° 54: Diagrama de flujo selección directa.....	89
Figura N° 55: Diagrama de flujo interrupción selección indirecta RB0.....	90
Figura N° 56: Diagrama de flujo función modo de operación 2.....	92
Figura N° 57: Diagrama de modo lectura 8 pictogramas.....	93
Figura N° 58: Diagrama de flujo interrupción interna timer 1	94
Figura N° 59: Diagrama de flujo función modo de operación 5.....	95
Figura N° 60: Diagrama de flujo función tiempo de espera 8 pictogramas.....	96
Figura N° 61: Gabinete de acrílico	97
Figura N° 62: Tapa superior acrílico.....	98
Figura N° 63: Gabinete módulo electrónico	98
Figura N° 64: Circuito de Control.....	99
Figura N° 65: Esquemático circuito de control.....	100
Figura N° 66: Circuito Impreso PCB	100
Figura N° 67: Placa Control de Modulo	101
Figura N° 68: Programa módulo electrónico	102
Figura N° 69: Grabador PICKit 2	103
Figura N° 70: Conexiones Grabador PICKit 2	103
Figura N° 71: Proceso de Ensamblado de Modulo	103

Figura N° 72: Modulo Electrónico vista superior 104

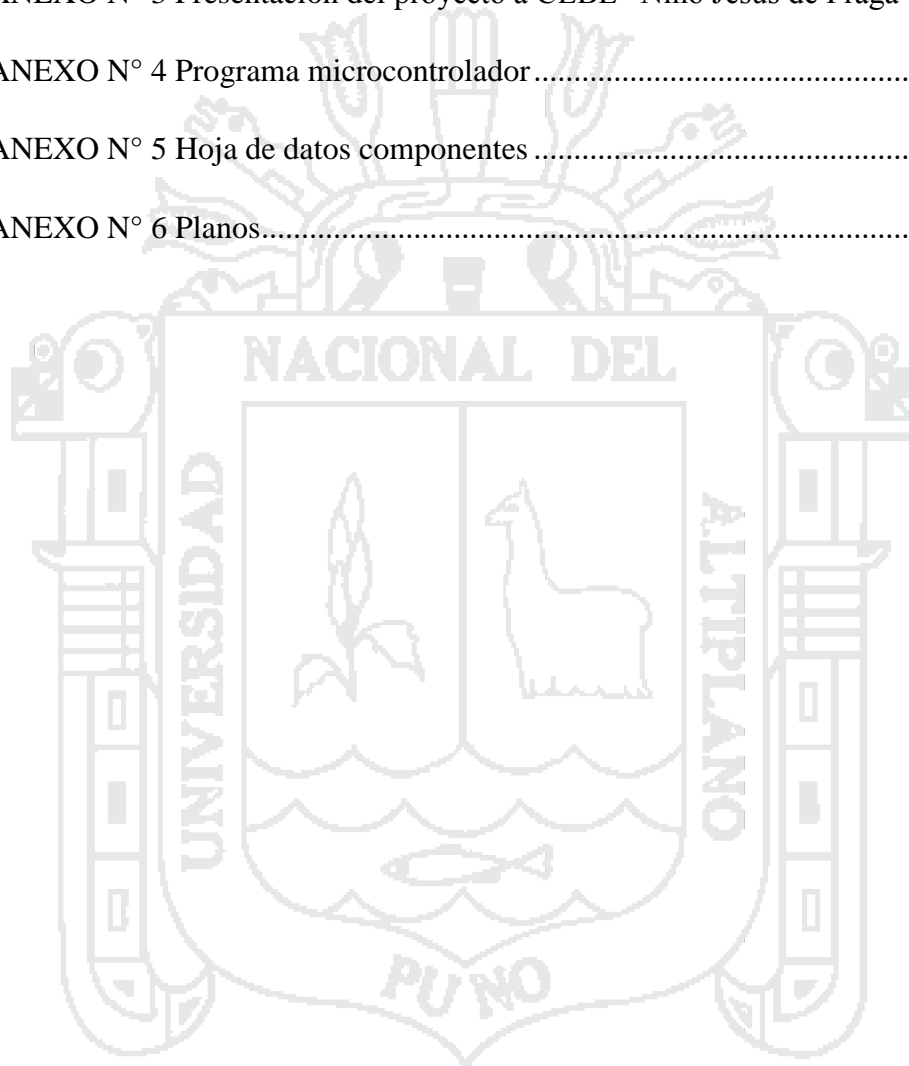
Figura N° 73: Modulo Electrónico vista frontal 104

Figura N° 74: Diagrama de Bloques de Modulo Electrónico 114



ÍNDICE DE ANEXOS

ANEXO N° 1 Ficha de observación para diseñar e implementar el modulo.....	133
ANEXO N° 2 Ficha de observación funcionamiento modulo electrónico	138
ANEXO N° 3 Presentación del proyecto a CEBE “Niño Jesús de Praga” - Puno ..	146
ANEXO N° 4 Programa microcontrolador	150
ANEXO N° 5 Hoja de datos componentes	187
ANEXO N° 6 Planos.....	249



RESUMEN

El presente trabajo consiste en el diseño e implementación de un módulo de comunicación alternativa para niños con parálisis, el cual servirá como una herramienta de aprendizaje y medio de comunicación con las personas que los rodean, mejorando de esta manera su calidad de vida. El proyecto se desarrolló con el apoyo de los docentes del “Centro Educativo Básica Especial” - Puno, se considera una investigación del tipo cuasi experimental con un grupo de investigación. Se observó la comunicación alternativa de los niños utilizando tableros de comunicación no electrónicos con esos datos se realizó el diseño e implemento el modulo. El modulo es portátil con 8 teclas táctiles, combina la comunicación por selección directa, con la comunicación indirecta por barrido de leds con un pulsador externo, tiene la capacidad de grabar y reproducir voz. El circuito electrónico esta comandado por un microcontrolador PIC 18F4550 que se encarga del control del sistema, un circuito integrado ISD2590 para grabar y reproducir voz. El modulo facilita el aprendizaje de los niños, mejorando de esta manera su comunicación alternativa por ende su calidad de vida.

Palabras Claves: Comunicación alternativa, Parálisis cerebral, Microcontrolador.

ABSTRACT

This project consists in the design and implementation of an alternative communication module for children with paralysis, which will serve as a learning tool and a means of communication with the people around them, thereby improving their quality of life. The project was developed with the support of teachers of “Centro Educativo Basica Especial” - Puno, it is considered a quasi-experimental research with a research group. Alternative communication of children using non-electronic communication boards with that data to design and implement the module was observed. The module is portable with 8 touch keys, combines direct selection with indirect communication with sweeping leds with an external switch, and has the ability to record and playback voice. The electronic circuit is controlled by a microcontroller PIC 18F4550, which is responsible for controlling the system, an integrated circuit ISD2590 to record and playback voice. The module facilitates the learning of children, improving their alternative communication so their quality of life improve.

Keywords: Alternative communication, Cerebral palsy, Microcontroller.

INTRODUCCIÓN

En el año 2012 el Instituto Nacional de Estadística e Informática (INEI) en el Perú se realiza la primera encuesta nacional especializada sobre discapacidad donde 262 mil personas presentan limitaciones de forma permanente para hablar o comunicarse. Según los tipos de dificultad que presentan el 63.1% no puede hablar ni usar lenguaje alternativo, y utilizando apoyo para comunicarse solo 0,1 % de personas utiliza un aparato de comunicación alternativa; al analizar estas cifras es difícil entender que siendo la comunicación una de las principales actividades del ser humano, el cual permite el desarrollo social e intelectual se obtenga resultado de este tipo.

Para los docentes del Centro de Educación Básica Especial Puno, la enseñanza a los niños con **Parálisis cerebral (PC)** es un trabajo complejo y desafiante debido a las múltiples necesidades educativas especiales que presentan, los niños con parálisis cerebral tienen la dificultad de comunicar sus pensamientos, necesidades. Sin embargo no todos los niños presentan daños cognitivos muestra de ello se verifica en la cantidad de respuestas frente a diferentes situaciones pedagógicas.

Las estrategias de enseñanza habituales no siempre son apropiadas para ellos, dificultando así el proceso enseñanza-aprendizaje. La aplicación de la tecnología en el entorno educativo llega a mejorar las limitaciones que presentan, creando nuevas habilidades y permitiendo desarrollarse en un entorno social. Al no contar con estas ayudas tecnológicas se vuelven dependientes de otras personas.

En el mercado internacional existen diferentes tecnologías de apoyo para personas con discapacidad, en el caso de personas con deficiencia del habla los comunicadores alternativos, debido al elevado costo de los equipos y al no encontrarlos en el mercado

local, solamente personas con suficientes recursos pueden adquirirlo; también se debe considerar que los comunicadores alternativos tienen requerimientos generales en algunas ocasiones no se adecuan a las necesidades de las personas quienes van a utilizar el producto.

Teniendo como precedente estas limitantes, este trabajo consiste en el diseño e implementación de un módulo electrónico de comunicación alternativa para niños con parálisis cerebral del Centro Educativo Especial-Puno, considerando las limitaciones en su capacidad motora, cognitiva, a su vez adaptando de acuerdo a sus necesidades de aprendizaje y comunicación con el entorno.

La tesis fue organizada en cuatro capítulos. En el Capítulo I se aborda el planteamiento del problema de investigación, justificación del problema y objetivos de la investigación; Capítulo II nos referimos al marco teórico, antecedentes de la investigación, hipótesis de la investigación, operacionalización de variables; en Capítulo III trata sobre la metodología de la investigación; en el Capítulo IV se analiza e interpreta los resultados de investigación, finalizando con las conclusiones y recomendaciones.



PLANTEAMIENTO DEL PROBLEMA DE INVESTIGACION

1.1. Descripción del problema

La parálisis cerebral (PC) implica un daño del cerebro, en las áreas de la corteza cerebral que controlan las funciones motoras, entre ellas las áreas que controlan los movimientos necesarios para articular palabras. Muchos niños con Parálisis Cerebral poseen una inteligencia normal; por lo tanto, como todos los seres humanos regulares, poseen la posibilidad de un lenguaje. Ellos de forma natural utilizan formas de comunicación, por ejemplo el llanto o la risa, cuando son pequeños. A medida que crecen desarrollan gestos peculiares según la necesidad que presenten.

Los niños que presentan parálisis cerebral con deficiencia del habla no pueden comunicar de forma eficaz sus deseos, necesidades de querer comer, dormir, ir al baño, etc. Para mitigar ese problema se utiliza sistemas de comunicación alternativa basados en pictogramas (dibujos, fotos, imágenes) que generan espacios de entendimiento y comprensión de emociones, sentimientos y necesidades.

Existen múltiples dispositivos, sistemas y recursos que favorecen la interacción comunicativa para llevar a cabo una comunicación efectiva entre un emisor y un receptor, en el que ambas partes deben poder comprender las formas de expresión utilizadas por el uno y por el otro.

1.2. Formulación del problema

Actualmente el Centro de Educación Básica Especial “Niño Jesús de Praga”-Puno, no cuenta con módulos electrónicos de comunicación alternativa por el costo elevado que significa adquirir este tipo de tecnología, estos niños solo utilizan tableros de comunicación no electrónicos dificultando una comunicación efectiva con su entorno.

1.2.1. Problema general

¿Cómo influye el modulo electrónico en la comunicación alternativa de los niños con parálisis cerebral del CEBE Niño Jesús de Praga -Puno?

1.2.2. Problemas específicos

¿Cuál es la situación Actual de la comunicación alternativa de los niños que presentan parálisis cerebral con su entorno?

¿Qué ventajas tiene el modulo electrónico con respecto al uso del tablero de comunicación no electrónico?

1.3. Justificación del problema

1.3.1. Justificación social

La comunicación es una condición inherente de la existencia humana, considerada como una de las principales actividades del ser humano, ya que permite transmitir conocimientos, ideas y costumbres además de sentimientos, convirtiéndose, sin lugar a dudas, en un proceso que contribuye con el desarrollo social e intelectual del individuo.

Todo ser humano necesita comunicarse para relacionarse socialmente y tener así una interrelación con el mundo que le rodea. Los Sistemas de comunicación Alternativo no solo han permitido que chicos con grave alteración en la comunicación puedan expresarse de alguna forma, si no que a través de programas específicos sean capaces de iniciarse e introducirse en el mundo laboral.

1.3.2. Justificación técnica

En el caso de la parálisis cerebral, el gran avance de las Nuevas Tecnologías, ha permitido que numerosos niños/as puedan comunicarse utilizando dispositivos electrónicos que emiten sonido y que están destinados a personas con ausencia de habla, cuyo objetivo primordial es mejorar su calidad de vida y autoestima.

En el presente proyecto se desarrollara un módulo electrónico de comunicación alternativa para el uso de los niños del Centro Educativo Básica Especial Niño Jesús de Praga de la ciudad de Puno.

1.3.3. Justificación económica

En el mercado existe toda una serie de dispositivos electrónicos o comunicadores, los cuales han supuesto un gran avance en la comunicación para los niños con parálisis cerebral dando un auténtico apoyo a la Comunicación Alternativa. Sin embargo para el Centro Educativo Básico Especial Niño Jesús de Praga Puno los dispositivos antes mencionados no se encuentra al alcance por falta de medios económicos.

1.4. Objetivos de la investigación

1.4.1. Objetivo general

Diseñar e implementar un módulo electrónico para mejorar la comunicación alternativa de los niños con parálisis cerebral del CEBE “Niño Jesús de Praga” Puno.

1.4.2. Objetivos específicos

Identificar la situación actual de la comunicación alternativa de los niños que presentan parálisis cerebral con su entorno.

Determinar las ventajas del módulo electrónico con respecto al uso del tablero de comunicación no electrónico.





MARCO TEÓRICO

2.1. Antecedentes de investigación

En Julio del 2013 fue presentado en Departamento de Didáctica da Lingua e a Literatura e das Ciencias Sociais– Universidad Santiago de Compostela, la tesis doctoral **Aportaciones didácticas de un tablero digital para personas con dificultades de competencia comunicativa** por Fátima María García Doval.

El uso de nuestras aplicaciones se ha extendido en centros tanto ordinarios como de educación especial no sólo de Galicia sino de todo el territorio español. En la actualidad vivimos una expansión del uso de nuestras aplicaciones a nivel internacional. La acogida es buena y los beneficios ya han sido discutidos en el punto anterior y suponen la base y punto de partida de toda interacción e intercambio comunicativo en el aula. La posibilidad de expresar las necesidades y apetencias más básicas, de explorar el mundo mediante la interacción y de tomar la iniciativa en las interacciones de comunicación supone la piedra angular sobre la que se construye el siguiente proceso de aprendizaje.

Es por ello que el uso extensivo de tableros de comunicación que facilitan a las personas con diversidad funcional su relación con el contorno, supone no solo la comunicación en sí misma, sino también apreciar, valorar y, finalmente, utilizar la función de la comunicación como modificadora de la conducta de los demás.

En Octubre del 2013 fue presentado en el V Congreso Iberoamericano SOCOTE - Soporte del Conocimiento con la Tecnología, el proyecto **Módulo de comunicación y entrenamiento RIMAY para personas con discapacidad motora del habla** por Javier Cieza Dávila, Eiriku Yamao, Norma León Lescano.

En el momento que se ha realizado el proyecto (2013), la realidad social y económica de Perú no permite tener acceso a Dispositivos generadores de voz (DGV) comerciales que sí existen en otros países. El alto coste y la necesidad de los trámites para importar estos productos del exterior no permiten la adquisición de estos dispositivos tecnológicos que serían de mucha ayuda para mejorar la calidad de vida de los pacientes.

El proyecto RIMAY, propone el desarrollo de un DGV que integra componentes de Hardware y Software, con componentes de fácil acceso en Perú con la que se espera crear un producto que sea accesible por todas las personas con discapacidad que quieren comunicarse pero actualmente tienen muchas limitaciones para realizarlo, se han realizado pruebas de funcionamiento en el laboratorio sobre la funcionalidad del sistema que consiste en pruebas sobre la comunicación y sobre el diseño del teclado, junto con los terapeutas del instituto de tratamiento. Los resultados de las pruebas iniciales han sido satisfactorios, se ha logrado la aceptación del sistema por el paciente de tal manera que lo pueda utilizar para transmitir sus necesidades básicas.

En Abril del 2012 fue presentado en la carrera de Ingeniería Electrónica– Universidad Politécnica Salesiana, la tesis de pregrado **“Módulo de comunicación para niñas y niños que presentan parálisis cerebral con pérdida del habla”** por Claudio Ismael Pineda Guncay.

Al construir el módulo de comunicación para niñas y niños que presentan parálisis cerebral con pérdida del habla, se pudo dar la oportunidad de expresar deseos o requerimientos de estos niños, los cuales forman parte de una población vulnerable en nuestra comunidad.

Al realizar las pruebas finales de funcionamiento del módulo de comunicación se obtuvieron buenos resultados, ya que el módulo cumple con lo planteado al iniciar el desarrollo de este proyecto, lo cual es brindar la oportunidad de que estos niños expresen sus deseos o requerimientos, valiéndose del módulo como una herramienta de comunicación el usuario, en este caso un niño con parálisis cerebral ha logrado solucionar de una u otra manera sus problemas de comunicación, ayudando de esta forma a su desarrollo personal.

En Agosto del 2009 fue publicado en la Revista Iberoamericana de Tecnologías del Aprendizaje IEEE-RITA Vol. 4, Núm. 3, el artículo **Generador Sc@ut: Sistema de Creación de Comunicadores Personalizados para la Integración** por Álvaro Fernández, José Luís González Sánchez, Luz María Roldán Vílchez, María José Rodríguez Fórtiz, María Visitación Hurtado, Nuria Medina Medina.

Este trabajo presenta Sc@ut generador como un poderoso herramienta que permite el diseño de comunicadores personalizados, puede ser utilizado por profesores o personas responsables de una persona con problema de comunicación. Los comunicadores se ejecutan en PC, dispositivos móviles, Pocket PC o el vídeo-consola nintendo DS. Su uso en las escuelas de educación especial ayuda a la adaptación de la educación contexto a las necesidades y capacidades de los usuarios. Además, facilita la integración del usuario con su entorno social.

El generador Sc@ut tiene un papel fundamental dentro de la plataforma ya que: unifica en un único programa todas las funcionalidades necesarias para poder crear y personalizar los comunicadores para múltiples usuarios de un aula, ofrece un entorno visualmente atractivo para el tutor y muy sencillo de usar, facilita el proceso iterativo de adaptación de los comunicadores, permitiendo introducir cambios de forma fácil e ir

aumentando la complejidad del sistema con el objetivo de expresar un dominio de conocimiento mayor y contextualizarse al proceso de aprendizaje, implica directamente al tutor o responsable de la persona con necesidades, dejando en sus manos el desarrollo del sistema de comunicación y aprendizaje. Esta persona, ya sea profesional o familiar, seguramente será quién mejor sepa cómo personalizar el comunicador de manera que sea óptimo.

En Agosto del 2006 fue presentado en Departamento de Electrónica y Telecomunicaciones–Escuela Politécnica Nacional, la tesis de pregrado **Construcción de un tablero electrónico utilizando las técnicas de comunicación alternativa aumentativa CAA para niños con parálisis cerebral y/o retardo mental de grado leve o moderado** por Alexandra Patricia Calvopiña Basantes, Victor Hugo Chicaiza Chiquito.

El presente trabajo tiene como objetivo ayudar a los niños y jóvenes con parálisis cerebral y / o retardo mental en su aprendizaje, la construcción de un tablero de comunicación se convierte en un instrumento sumamente indispensable para estos niños y jóvenes porque facilita su aprendizaje de escuela, casa y otros.

Para la realización de este trabajo fue necesario realizar varias pruebas con los niños y jóvenes con parálisis cerebral y / o retardo mental, es decir realizar prototipos a base de cartulina para obtener todos los datos necesarios para la correcta construcción y utilización del mismo.

Esta tesis constituye un trabajo netamente práctico, comprende la construcción de un tablero de comunicación con todas sus características, materiales, costos y otros.

La finalidad de este trabajo es facilitar la comunicación de los niños y jóvenes con parálisis cerebral y / o retardo mental y sobre todo a bajo costo.

2.2. Sustento teórico

El sustento teórico, se subdivide en dos partes: teorías y conceptos concernientes a la parálisis cerebral, comunicación alternativa; la argumentación necesaria para el diseño e implementación del módulo electrónico de comunicación alternativa.

2.2.1. Parálisis cerebral

Se adopta la definición elaborada por la confederación ASPACE en el año 2002 (González, T., et. al. 2002):

La Parálisis Cerebral (PC) es un trastorno global de la persona consistente en un desorden permanente y no inmutable del tono muscular, la postura y el movimiento, debido a una lesión no progresiva en el cerebro antes de que su desarrollo y crecimiento sean completos. Esta lesión puede generar la alteración de otras funciones superiores e interferir en el desarrollo del Sistema Nervioso Central.

2.2.1.1. Tipos de parálisis

La clasificación tipológica que se deriva de tomar únicamente en consideración el aspecto más característico del síndrome: las manifestaciones neuromotoras. Para ello atenderemos a tres criterios clasificatorios sobre los que existe amplio consenso (ver tabla 1): *criterio topográfico*, que hace referencia a la zona anatómica afectada; *criterio nosológico*, en referencia a los síntomas neurológicos respecto del tono muscular, las características de los movimientos, el equilibrio, los reflejos y los patrones posturales; y

criterio funcional-motriz, referido al grado conjunto de afectación neuromotora (del Barrio, J. et. al. 2006).

TIPOS DE PARALISIS CEREBRAL		
Topográfico	Nosológico	Funcional
-Hemiplejia o hemiparesia	- Espasticidad	- Grave
-Diplejía o diparesia	- Atetosis	- Moderado
-Cuadruplejia o cuadriparesia	- Ataxia	- Leve
-Monoplejia o monoparesia	- Mixto	
-Triplejia o triparesia		

Tabla N° 1: Tipos de parálisis cerebral

Fuente: Libro Síndromes y Apoyos (del Barrio, J. et. al. 2006)

A. Topográfico

- **Hemiplejia o hermiparesia:** Se produce cuando la discapacidad se presenta únicamente en la mitad izquierda o derecha del cuerpo.
- **Displejía o diparesia:** Afecta a las dos piernas, estando los brazos nada o ligeramente afectados.
- **Cuadruplejia o cuadriparesia:** Están afectados los dos brazos y las dos piernas.
- **Monoplejia o monoparesia:** Únicamente está afectado un miembro del cuerpo.
- **Triplejía o triparesia:** Afecta a las extremidades inferiores y una superior.

B. Nosológico

- **Atetosis:** Se caracteriza, principalmente, por movimientos lentos, involuntarios (que se agravan con la fatiga y las emociones y se atenúan en reposo, desapareciendo con el sueño) y descoordinados, que dificultan la actividad voluntaria.

Es común que las personas que tengan este tipo de parálisis cerebral tengan unos músculos que cambian rápidamente de flojos a tensos. Sus brazos y sus piernas se mueven de una manera descontrolada, y puede ser difícil entenderles debido a que tienen dificultad para controlar su lengua, su respiración y las cuerdas vocales. La parálisis cerebral atetoide es el resultado de que la parte central del cerebro no funcione adecuadamente.

- **Ataxia:** Las personas con parálisis cerebral atáxica tienen dificultades para controlar el equilibrio debido a una lesión en el cerebelo. Según el alcance de la lesión, estas personas pueden llegar a caminar, aunque lo harán de manera inestable.
- **Mixto:** La parálisis cerebral mixta se produce cuando el cerebro presenta lesiones en varias de sus estructuras, por lo que, en general, no se manifestarán las características de los diferentes tipos en sus formas puras, sino que existirán combinaciones.

C. Funcional

- **Grave:** Se produce cuando la persona no está limitado en las actividades de la vida diaria, aunque presenta alguna alteración física.
- **Moderado:** El individuo tiene dificultades para realizar actividades diarias y necesita medios de asistencia o apoyos.

- **Leve:** Se produce cuando la persona no está limitada en las actividades de la vida diaria, aunque presenta alguna alteración física.

2.2.1.2. Causas de la parálisis cerebral

La **Parálisis Cerebral** no es una sola enfermedad con una sola causa, sino un grupo de trastornos relacionados entre sí que tienen causas diferentes.

Factor	Causa
Familiar	Predisposición genética
Prenatal	Hipoxia: falta de oxígeno Rubeola Exposición a rayos x Diabetes Incompatibilidad sanguínea. Incompatibilidad Rh.
Perinatal	Desprendimiento de la placenta Prematuros Anoxia: estado de oxigenación insuficiente. Trauma
Postnatal (10 – 20%)	Enfermedades infecciosas Accidentes cardiovasculares Meningitis

Tabla N° 2: Causas de parálisis cerebral

Fuente: <http://salud.discapnet.es/Castellano/Salud/Discapacidades>

2.2.2. Comunicación Alternativa

Los sistemas alternativos de comunicación “son instrumentos de intervención destinados a personas con alteraciones diversas de la comunicación y/o lenguaje, y cuyo objetivo es la enseñanza mediante procedimientos específicos de instrucción de un conjunto estructurado de códigos no vocales necesitados o no de soporte físico, los cuales, mediante esos mismos u otros procedimientos específicos de instrucción, permiten funciones de representación y sirven para llevar a cabo actos de comunicación (funcional, espontánea y generalizable), por sí solos, o en conjunción con códigos

vocales, o como apoyo parcial a los mismos, o en conjunción con otros códigos no vocales” (Tamarit, 1988).

Llamamos comunicación alternativa a cualquier forma de comunicación distinta del habla y empleada por una persona en contextos de comunicación cara a cara. El uso de signos manuales y gráficos, el sistema Morse, la escritura, etc., son formas alternativas de comunicación para una persona que carece de la habilidad de hablar (...) Comunicación <aumentativa> subraya el hecho de que la enseñanza de las formas alternativas de comunicación tiene un doble objetivo, a saber: promover y apoyar el habla, y garantizar una forma de comunicación alternativa si la persona no aprende a hablar (Von y Martisen, 1993).

2.2.2.1. Representación del Lenguaje

2.2.2.1.1. Sistema de Comunicación por Intercambio de Imágenes

El Sistema de Comunicación por Intercambio de Imágenes (PECS) fue desarrollado en 1985 por Andrew Bondy, Ph.D. y LoriFrost, M.S., como un sistema de enseñanza único, aumentativo y alternativo que enseña a los niños y adultos con autismo y con otras deficiencias comunicativas a iniciarse en la comunicación.

PECS empieza por enseñar a una persona a entregar una imagen de un elemento deseado a un “receptor comunicativo”, el cual inmediatamente relaciona el intercambio como una petición. El sistema continúa enseñando discriminación de imágenes y como

ponerlas juntas en una oración. En las fases más avanzadas, se enseña a responder a preguntas y a comentar (ver figura 1 y 2).

<p>Figura N° 1: Niño usando sistema de comunicación por intercambio de imágenes Fuente: Internet</p>	<p>Figura N° 2: Tablero de comunicación por intercambio de imágenes Fuente: Internet</p>

2.2.2.1.2. Sistema Pictográfico de Comunicación

Sistema Pictográfico de Comunicación (SPC) es el sistema más utilizado en nuestro contexto, principalmente por su facilidad de interpretación, dado que sus iconos representan de forma clara el concepto que desean transmitir. Fue desarrollado en 1981 por Mayer-Johnson, con la finalidad de que sus iconos fueran claramente diferenciables entre sí y de sencilla comprensión.

Los símbolos pictográficos se componen principalmente de dibujos simples, esto es una gran ventaja puesto que al guardar una semejanza con lo que representan en la realidad es más fácil reconocerlos y asociarlos (ver figura 3).

La palabra que simboliza cada dibujo está impresa encima del mismo, aunque algunas palabras no están dibujadas dado su significado abstracto (p.ej. “por favor”), por lo tanto, están simplemente escritas.



Figura N° 3: Tablero de comunicación basado en Sistema Pictográfico SPC

Fuente: Sistemas aumentativos y alternativos de comunicación (Hospitales Nisa blog)

2.2.2.1.3. Sistema Logográfico Bliss

Es un sistema logográfico de libre uso que utiliza dibujos geométricos y los segmentos de éstas formas (círculo, cuadrado, triángulo...) para la comunicación, junto a símbolos internacionales como: números, signos de puntuación, flechas en diferentes posiciones, etc. (ver figura 4)



Figura N° 4: Tablero de comunicación basado en Sistema Logográfico Bliss

Fuente: Tipos de comunicación aumentativa y alternativa (logopedia en un clic -blog)

2.2.2.2. Tecnologías de Ayuda

Las tecnologías de ayuda proporcionan los elementos necesarios para la adquisición y desarrollo de procesos comunicativos a los profesores, familiares y entorno que rodean al estudiante con discapacidad.

Para Basil (1998), estas ayudas “están pensadas y diseñadas para que las personas puedan mantener una conversación social breve, para ejercer algunas funciones comunicativas como hacer demandas o contestar en una situación muy concreta”.

En el contexto de la tecnología de ayuda, la variedad de posibilidades de la Comunicación Aumentativa y Alternativa, se extiende a tres campos: los tableros de comunicación (ver figura 5), los comunicadores electrónicos y las computadoras personales.



Figura N° 5: Tablero de comunicación no electrónico

Fuente: Sistemas Aumentativos y alternativos de comunicación - Blog



Figura N° 6: Comunicación alternativa en el CEBE Puno, Año 2011

Fuente: CEBE Niño Jesus de Paga Puno

2.2.3. Comunicadores Electrónicos

Son dispositivos electrónicos creados específicamente para la comunicación y generalmente de fácil portabilidad, con los que el usuario puede con cierta facilidad

producir mensajes. Los comunicadores pueden incorporar símbolos SPC, BLISS, Minspeak o los símbolos alfanuméricos. Los comunicadores aportan interactividad y sonido a los mensajes, pudiendo llevar voz digitalizada o sintetizada.

2.2.4. Diseño del Módulo Electrónico

El módulo electrónico de comunicación alternativa está dirigido para niños que tienen parálisis cerebral con deficiencia del habla; el módulo será utilizado como una herramienta de aprendizaje y medio de comunicación con su entorno, considerando limitaciones de la capacidad motora, capacidad cognitiva, capacidad visual, de manera que el niño no tenga dificultades en su uso.

En la figura 4. Se muestra un diagrama de bloques general de la estructura del módulo de comunicación alternativa con base a los requerimientos.



Figura N° 7: Diagrama de bloques general

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.4.1. Definición de Parámetros de Diseño

Para realizar el diseño físico (ergonómico, estético) del módulo; se realizó trabajos con la docente de inicial y niños, primero se utilizó tableros de comunicación como se muestra en la figura 8.; para observar las características adecuadas del módulo como (dimensiones del pictograma, cantidad de pictogramas, espacio entre pictograma, inclinación del módulo, uso de indicadores leds, uso de pulsadores, selección directa o indirecta).



Figura N° 8: Tablero de comunicación no electrónico

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe



Figura N° 9: Tablero de comunicación con inclinación

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Según las observaciones y sugerencias por parte docente, se diseña el módulo considerando que cumpla las siguientes características: material liviano, las dimensiones del pictograma ver figura 9, La inclinación del tablero ver figura 10, Las dimensiones de la parte superior donde se encuentran los pictogramas, así como la distancia de pictograma a pictograma ver figura 11..

Para realizar los planos de las dimensiones del módulo se utilizó el programa AUTOCAD 2015.

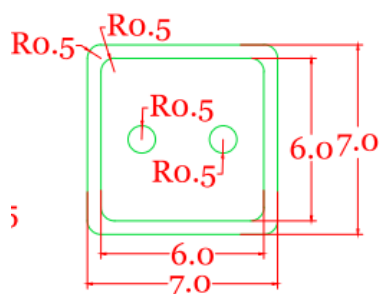


Figura N° 10: Dimensión Pictograma

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

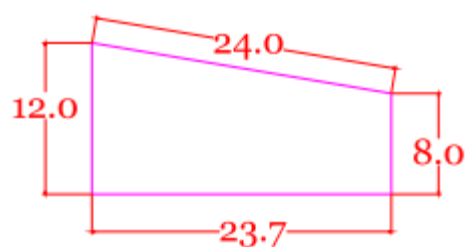


Figura N° 11: Inclinación de Modulo

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

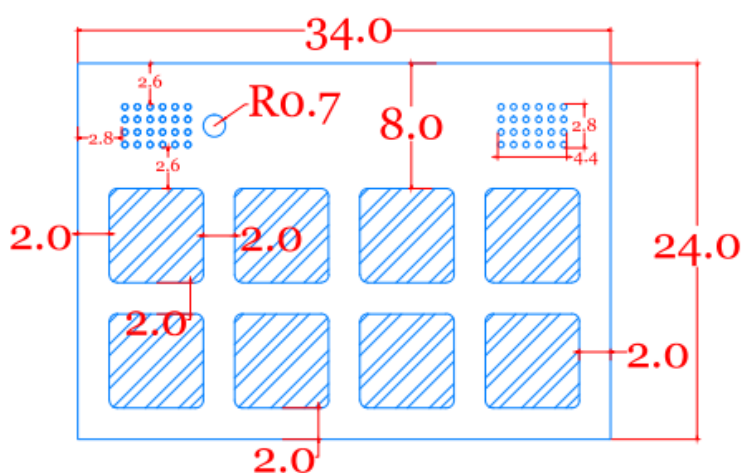


Figura N° 12: Dimensión parte superior de modulo

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En la figura 12. Se puede observar el despiece del modulo en 3D, los colores utilizados se seleccionaron por sugerencias del docente e informacion de internet.

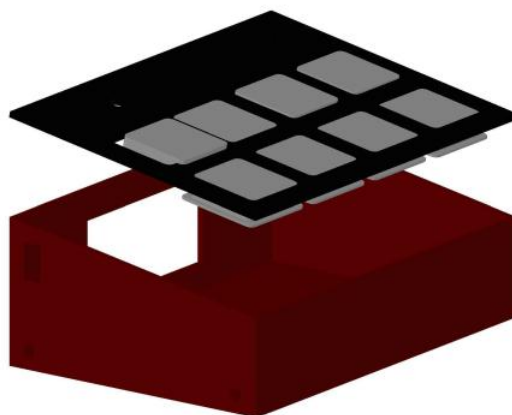


Figura N° 13: Modulo Comunicación Alternativa 3D

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En la figura13. Se puede observar la parte superior del tablero de comunicación.

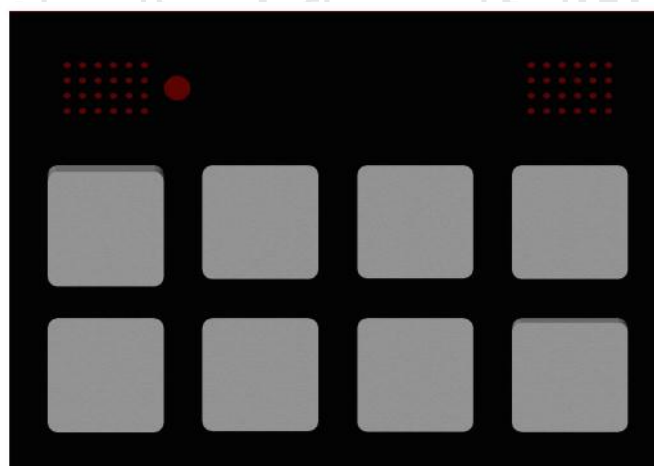


Figura N° 14: Módulo 3D vista superior

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.4.2. Modo de operación

El módulo electrónico de comunicación alternativa tiene seis modos de operación, los cuales se detallan a continuación.

MODO OPERACION	TIPO DE SELECCIÓN	DESCRIPCION	DISPLAY
----------------	-------------------	-------------	---------

	PICTOGRAMA		
Modo Teclado	Selección Directa	Consiste en seleccionar directamente el pictograma deseado; es el único modo correspondiente a una selección directa	
Modo Barrido 8 Pictogramas	Selección indirecta, utilizando un pulsador externo	Consiste en un barrido secuencial de todos los pictogramas de izquierda a derecha. Se debe presionar el pulsador externo en el pictograma deseado.	
Modo Barrido 4 Pictogramas	Selección indirecta, utilizando un pulsador externo	Consiste en un barrido secuencial de cuatro pictogramas que se encuentran ubicados en el medio. Se debe presionar el pulsador externo en el pictograma deseado.	
Modo Barrido 2 Pictogramas	Selección indirecta, utilizando un pulsador externo	Consiste en un barrido secuencial de dos pictogramas que se encuentran ubicados en el medio. Se debe presionar el pulsador externo en el pictograma deseado.	
Modo Lectura por pulso 8 Pictogramas	Selección indirecta, utilizando un pulsador externo	Consiste en accionar el pulsador externo hasta que se ubique el pictograma deseado realiza la detección por tiempo de espera consta de 8 pictogramas.	
Modo lectura por pulso 4 pictogramas	Selección indirecta, utilizando un pulsador externo	Consiste en accionar el pulsador externo hasta que se ubique el pictograma deseado realiza la detección por tiempo de espera consta de 4 pictogramas.	

Tabla N° 3: Modos de Operación

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.4.3. Velocidad / Tiempo Barrido

El módulo electrónico de comunicación alternativa tiene cinco velocidades, los cuales se detallan a continuación.

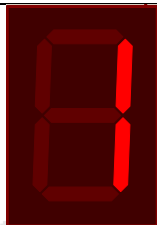
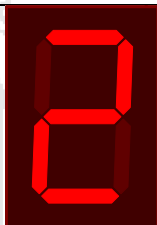
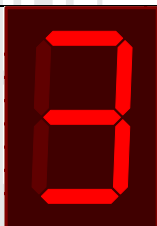
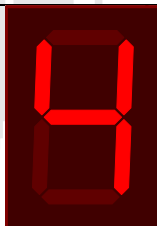
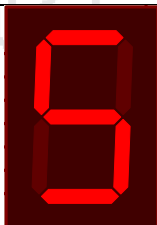
TIPO DE SELECCION	MODO OPERACION	DISPLAY
Selección indirecta	Modo Barrido 8, 4, 2 Pictogramas	
	Modo Lectura por pulso 8, 4 Pictogramas	
Selección indirecta	Modo Barrido 8, 4, 2 Pictogramas	
	Modo Lectura por pulso 8, 4 Pictogramas	
Selección indirecta	Modo Barrido 8, 4, 2 Pictogramas	
	Modo Lectura por pulso 8, 4 Pictogramas	
Selección indirecta	Modo Barrido 8, 4, 2 Pictogramas	
	Modo Lectura por pulso 8, 4 Pictogramas	
Selección indirecta	Modo Barrido 8, 4, 2 Pictogramas	
	Modo Lectura por pulso 8, 4 Pictogramas	

Tabla N° 4: Velocidad / Tiempo barrido

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.5. Selección componentes hardware

En esta sección se define la selección de componentes electrónicos de hardware según las siguientes etapas.

- Acceso de Pictogramas
- Microcontrolador
- Circuito de Audio

2.2.5.1. Acceso de Pictograma

Para la selección de pictogramas del tablero se optó por selección directa y selección indirecta.

2.2.5.1.1. Selección Directa

Consiste en señalar o pulsar las teclas, pulsadores, conmutadores directamente con el dedo, con la mirada o con otras partes del cuerpo, para indicar los pictogramas, palabras o letras que se quieren comunicar.

La señalización directa requiere de destrezas motrices estructuradas, de movimientos complejos y coordinados, no siempre posibles en personas que tengan muy afectadas dichas capacidades.

Los pulsadores son activados mediante la acción de ser pulsados con un dedo o cualquier parte del cuerpo en la que exista un control voluntario, poseen un mecanismo simple constituido por un par de contactos eléctricos que se unen o separan por medios mecánicos.



Figura N° 15: Pulsadores mecánicos

Fuente: Internet imágenes

En la selección directa se considera un pulsador por cada pictograma del teclado, en el presente proyecto se utilizaran 8 pictogramas, cada pictograma al ser seleccionado reproducirá una voz o sonido previamente grabado.

Los niños con parálisis cerebral infantil PCI tienen alteraciones del tono postural y trastornos del movimiento, la presión que ejercen a los pictogramas es débil, no llegan a accionar completamente el pulsador en muchas oportunidades, como solución se optó por el uso de pulsadores táctiles, existen diferentes tecnologías para hacer un pulsador táctil, se aplican sobre superficies metálicas, pantallas LCD, vidrio, acrílico, etc. Los pulsadores táctiles más comunes son resistivos, capacitivos.

Pulsador resistivo se basa en el hecho de que los tejidos humanos (como la piel), tienen una gran cantidad de agua y sal, algo que hace que sea conductor.

Este es el tipo más básico de tecla táctil, en su forma más simple. El funcionamiento es simple. Un transistor se utiliza como un interruptor. La resistencia RB mantiene la base a tierra, cuando no se toca los electrodos. La resistencia de RP es para la protección, en caso de que los electrodos estén en cortocircuito, y se evita que un exceso de corriente que pueda dañar el transistor. Si uno de los electrodos se toca, no pasará nada. Pero si ambos electrodos se tocan juntos, a continuación, una pequeña cantidad de corriente fluirá a través de la piel a la base del transistor. El transistor entonces ira de corte a saturación, y la corriente fluirá desde la región de la Colector a Emisor hacia la carga (LOAD).

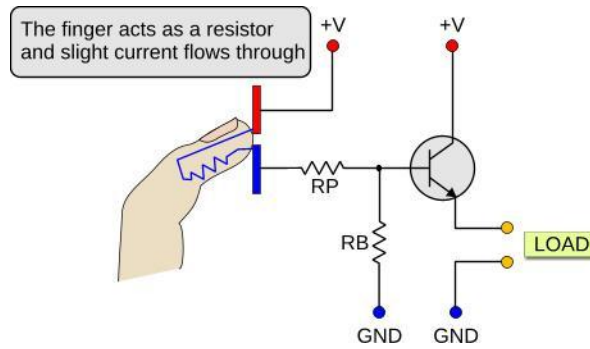


Figura N° 16: Esquema eléctrico pulsador táctil resistivo

Fuente: Giorgos Lazaridis

El oscilador RC oscila a una frecuencia específica, determinada por la resistencia R y el condensador C. Cuando el dedo toca placa de cobre, se añade la capacitancia del cuerpo (CBODY) al condensador, y esto cambia la constante de tiempo del circuito RC, cambiando de esta manera la frecuencia de oscilación. Usted entiende, por supuesto, que el condensador C debe ser muy pequeño. Esto se debe a la capacidad del cuerpo es pequeña, así, por lo general de 8 a 15 pF. Por lo tanto, el condensador C debe ser alrededor de este valor, por lo que la capacitancia cuerpo tendrá una gran influencia a la capacitancia general.

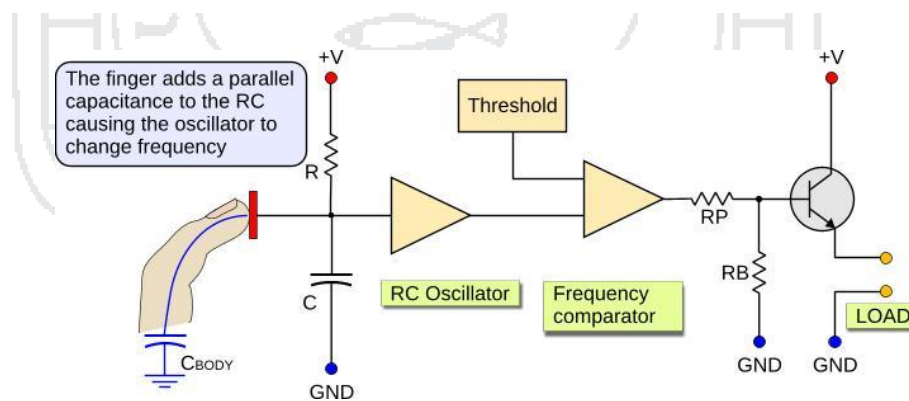


Figura N° 17: Esquema eléctrico pulsador táctil capacitivo

Fuente: Giorgos Lazaridis

Ecuación de la capacitancia.

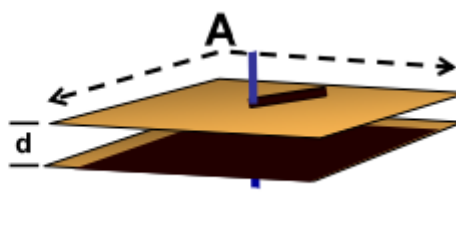
$$C = \frac{\epsilon_0 \epsilon_r A}{d}$$


Figura N° 18: Formula Capacitancia

Fuente: Microchip, Capacitive m Touch Sensing Solutions, 2008

Dónde:

Capacitancia (C), Constante dieléctrica (ϵ_r), área de placa (A), distancia entre placas (d), Permitividad del aire (ϵ_0) 8.854Pico-Farad/ meter

2.2.5.1.2. Selección Indirecta

La señalización indirecta implica el uso de “pasos intermedios” en el proceso de selección. Estos pasos intermedios son necesarios sobre todo cuando hay limitaciones motrices importantes; cuando no es posible señalar directamente entre un gran número de posibilidades que ofrece un tablero de comunicación. A veces se argumenta que los sistemas indirectos precisan niveles intelectuales más elevados. Es cierto que implican el aprendizaje de un procedimiento que tiene sus reglas de funcionamiento, pero no por ello hemos de suponer que estos procedimientos son lo suficientemente complejos para limitar su uso. El hecho de que sean necesarios, no implica que el usuario no pueda comprenderlos. Lo que plantea sobre todo es la necesidad de un aprendizaje y un entrenamiento previo. Incluso existen juegos para ello (Soto, F., et. al. 2003).

La selección indirecta consiste en un barrido automático, es decir, las casillas que aparecen en el comunicador se iluminarán secuencialmente y, mediante un dispositivo de acceso, seleccionaremos las que forman el mensaje. Los dispositivos de acceso se

manejan con un movimiento voluntario de alguna parte de nuestro cuerpo, como la mano, la barbilla, la cabeza, el codo, la rodilla, etc.

2.2.5.1.2.1. Pulsador Externo.

Se utiliza como un producto de apoyo conectándolo al comunicador, para la selección del pictograma mientras se ejecuta el barrido automático.



Figura N° 19: Modelos de Pulsadores

Fuente: Catalogo de pulsadores, soportes y otras adaptaciones. CEAPAT-IMSERSO

2.2.5.1.3. Configuración de Teclado

- **Directa.-** En esta configuración cada pulsador se conectara de manera directa a cada pin del microcontrolador.

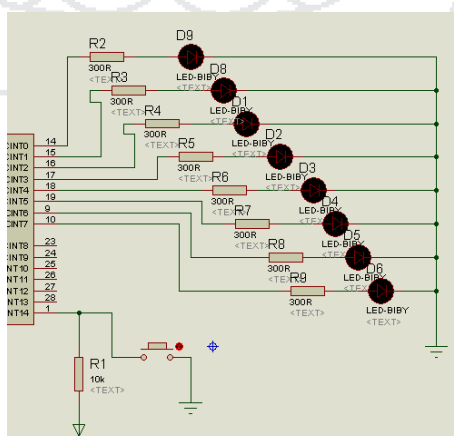


Figura N° 20: Configuración directa

- Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

- **Matricial.-** Es un conjunto de pulsadores configurado como una matriz de filas y columnas se utiliza con la intención de reducir el número de entradas y salidas necesarias para controlarlo con el microcontrolador.

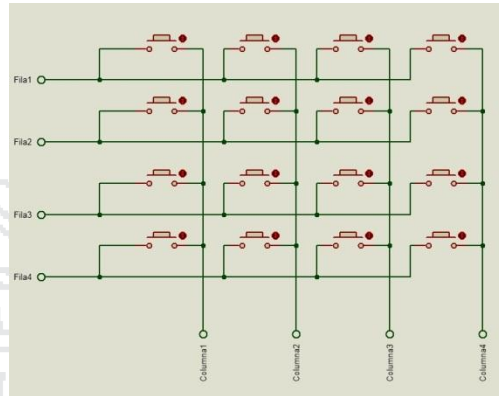


Figura N° 21: Teclado Matricial

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.5.2. Microcontrolador

Un microcontrolador es un circuito integrado que en su interior contiene una unidad central de procesamiento (CPU), unidades de memoria (RAM y ROM), puertos de entrada y salida y periféricos. Estas partes están interconectadas dentro del microcontrolador, y en conjunto forman lo que se le conoce como microcomputadora. Se puede decir con toda propiedad que un microcontrolador es una microcomputadora completa encapsulada en un circuito integrado.

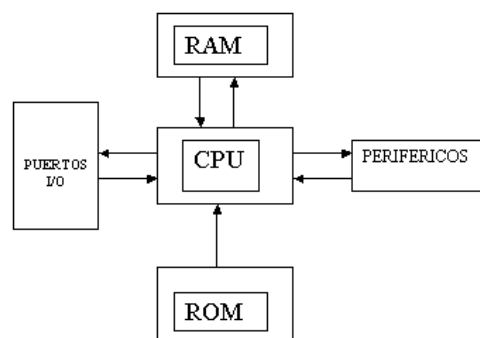


Figura N° 22: Diagrama de bloques de un microcontrolador

Fuente: Electrónica estudio. com

El propósito fundamental de los microcontroladores es el de leer y ejecutar los programas que el usuario le escribe, es por esto que la programación es una actividad básica e indispensable cuando se diseñan circuitos y sistemas que los incluyan. El carácter programable de los microcontroladores simplifica el diseño de circuitos electrónicos. Permiten modularidad y flexibilidad, ya que un mismo circuito se puede utilizar para que realice diferentes funciones con solo cambiar el programa del microcontrolador.

2.2.5.2.1. Elección del Microcontrolador

Existen varios fabricantes de microcontroladores tales como Texas Instruments, Motorola, Atmel, Intel, Microchip, Toshiba, Nacional, etc. Todos ellos ofrecen microcontroladores con características más o menos similares, sin embargo, en términos generales se puede decir que todos sirven para lo mismo: leer y ejecutar los programas del usuario, se tiene que tener en cuenta varios factores como:

- Disponibilidad de los microcontroladores en el mercado local y/o global.

Algunos microcontroladores son más comúnmente encontrados en las casas de electrónica que otros. No es conveniente emprender un proyecto basado en

cierto microcontrolador que escasea en el mercado local y/o global ya que podría no satisfacer nuestra demanda y detener el proyecto.

- Disponibilidad de información y herramientas de desarrollo. Actualmente la mayoría de los fabricantes de microcontroladores ofrecen información suficiente para entender la operación y funcionamiento de sus dispositivos. El punto débil de algunos fabricantes es la pobre distribución de sus herramientas de desarrollo (programadores, emuladores, software, etc.) o bien su alto costo.
- Precio. Hay gente y/o empresas que tienen los recursos para pagar lo que sea necesario cuando se trata de tecnología, sin embargo, la mayoría prefiere ahorrarse dinero, por lo que el precio resulta un punto a favor en la selección de un fabricante de microcontroladores.
- El modelo de microcontrolador específico que se debe elegir depende de la aplicación, aunque uno puede hacer un juicio sobre la capacidad de un microcontrolador tomando en cuenta su capacidad de memoria, la cantidad de puertos de entrada y salida, los periféricos, la velocidad a la cual ejecuta las instrucciones, etc.

En este proyecto nos centraremos en los microcontroladores del fabricante MICROCHIP, debido a su disponibilidad en el mercado local; fuentes de información: como libros, documentación, programas en internet; su bajo coste y gran variedad.

2.2.5.2.2. Microcontrolador PIC

2.2.5.2.2.1. Arquitectura Básica

Inicialmente todos los microcontroladores adoptaron la arquitectura clásica de von Neumann, en el momento presente se impone la arquitectura Harvard. La arquitectura de von Neumann se caracteriza por disponer de una sola memoria principal donde se

almacenan datos e instrucciones de forma indistinta. A dicha memoria se accede a través de un sistema de buses único (direcciones, datos y control).

La arquitectura Harvard dispone de dos memorias independientes una, que contiene sólo instrucciones y otra, sólo datos. Ambas disponen de sus respectivos sistemas de buses de acceso y es posible realizar operaciones de acceso (lectura o escritura) simultáneamente en ambas memorias. Figura 22.



Figura N° 23: Arquitectura Harvard

Fuente: ERO-PIC de Rueda Luis

El PIC seleccionado es el 18F4550, el cual es el controlador del proyecto, debido a las altas prestaciones, cantidad de pines y bajo costo.

2.2.5.2.3. Microcontrolador PIC 18F4550

2.2.5.2.3.1. Características

Entre las principales características tenemos:

- Microcontrolador con módulo USB 2.0. Soporta Low speed 1.5Mb/s y full speed 12Mb/s.
- 1kB de memoria de doble acceso vía USB
- 35 pines I/O disponibles
- Memoria de programa flash de 32 kB

- RAM de 2048 Bytes
- EEPROM de datos de 256 Bytes
- Velocidad de la CPU 12 MIPS
- Oscilador externo de dos modos hasta 48 MHz
- Oscilador interno seleccionable entre 8 frecuencias desde 31kHz hasta 8MHz
- Oscilador secundario con Timer 1 de hasta 32kHz
- Opciones de oscilador dual permiten que la velocidad de la CPU y del módulo USB sean diferentes
- ADC de 10 bits y 13 canales
- Tecnología nanoWatt que brinda características y funciones de bajo consumo y ahorro de energía
- Voltaje de operación 4.2V a 5.5V
- 4 Timer(desde Timer0 a Timer3). Uno de 8 bits y 3 de 16 bits
- 2 módulos de captura/comparación/PWM
- USART, SPP, SPI, I²C.
- 20 fuentes de interrupciones (3 externas)
- Resistencias de pull-ups en el puerto B programables
- Función del pin MCLR opcional
- Brown-out Reset de valor programmable
- Power-on Reset
- Power-up Timer y Oscillator Start-up Timer
- Soporta 100,000 ciclos de borrado/escritura en memoria flash
- Soporta 1,000,000 ciclos de borrado/escritura en memoria EEPROM
- Retención de datos mayor a 40 años
- Protección de código y datos programable

2.2.5.2.3.2. Distribución de Pines

Mediante la Fig. 23 se muestra la distribución de pines del PIC 18F4550:

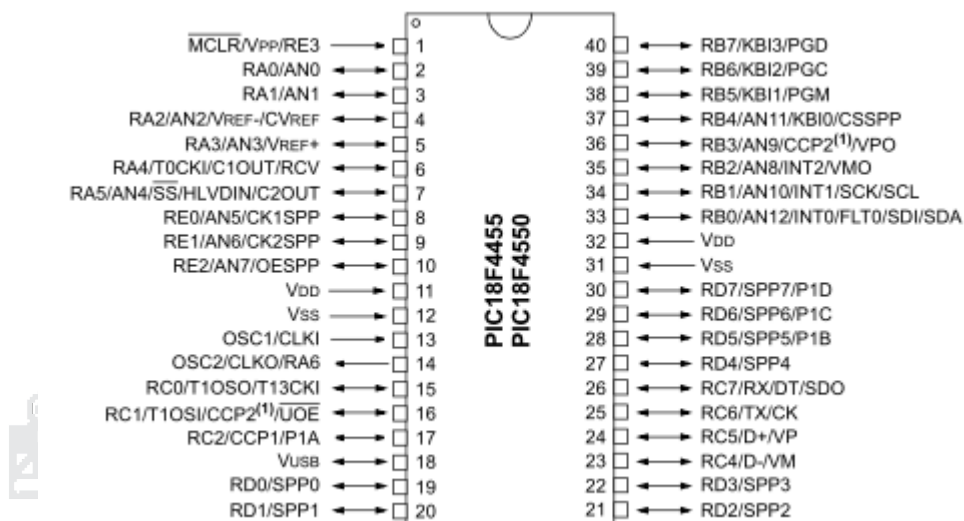
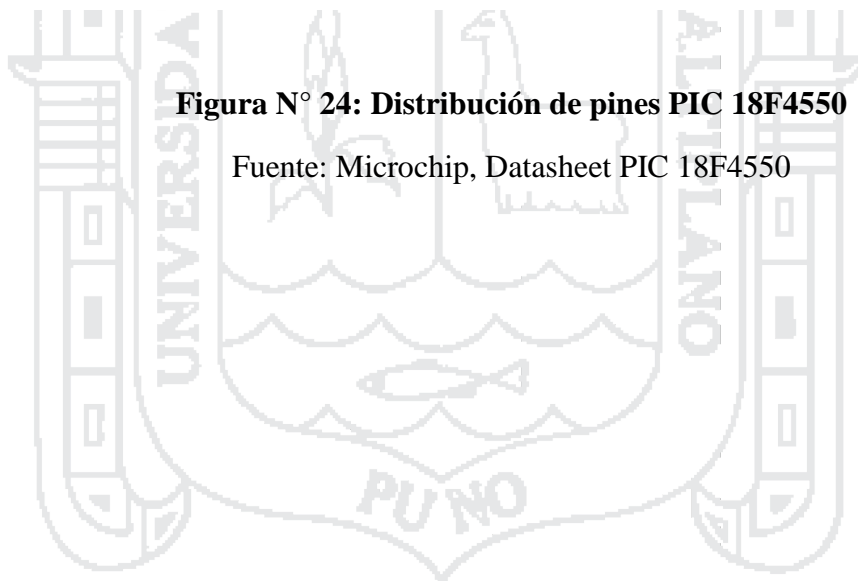


Figura N° 24: Distribución de pines PIC 18F4550

Fuente: Microchip, Datasheet PIC 18F4550



2.2.5.2.3.3. Estructura Interna

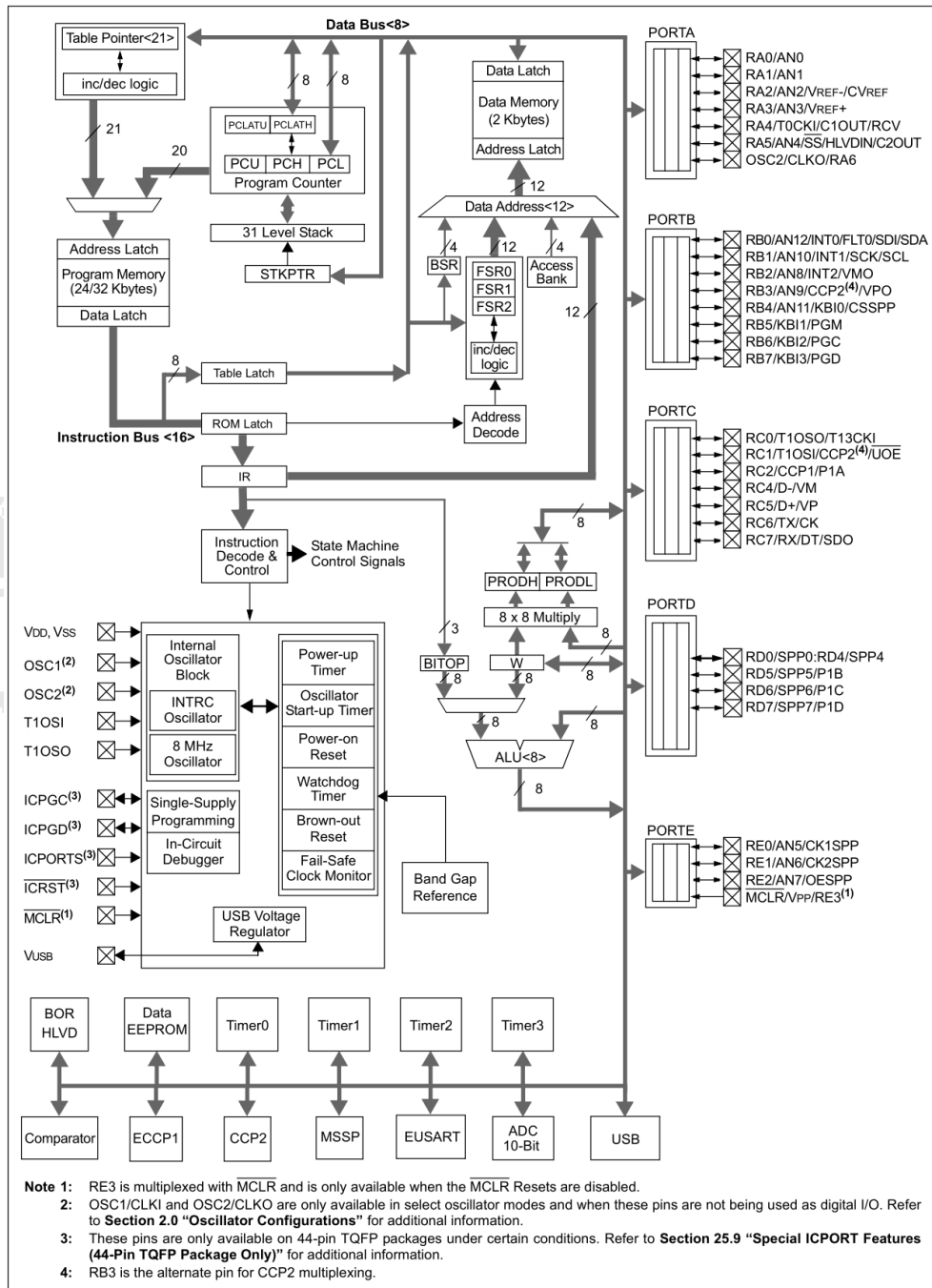


Figura N° 25: Diagrama de bloque Estructura Interna del PIC 18F4550

Fuente: Microchip, Datasheet PIC 18F4550

2.2.5.3. Circuito de Audio

La serie ISD2500 proporciona alta calidad en la grabación / reproducción de mensajes con una duración entre 60 a 120 segundos. El dispositivo de clase **CMOS** integra todos los elementos necesarios para la digitalización y posterior reproducción de las señales.

2.2.5.3.1. Características

- Fácil grabación/reproducción de voz.
- Alta calidad de reproducción de voz/audio.
- Circuito integrado con duración de 60, 75, 90 y 120 segundos.
- Operación manual o mediante un microcontrolador.
- Corriente de 1 uA en modo reposo.
- Almacenamiento en memoria no volátil.
- Direccionable para manejar múltiples mensajes.
- 100 años de retención de memoria.
- 100,000 ciclos de grabación.
- Fuente de alimentación única de 5 V.
- Temperatura de operación: -40 °C a +80 °C.

2.2.5.3.2. Distribución de Pines

Mediante la Fig. 25 se muestra la distribución de pines del PIC 18F4550:

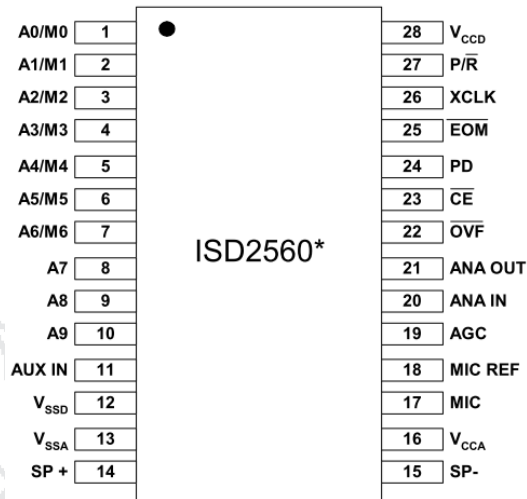


Figura N° 26: Distribución de pines PIC 18F4550

Fuente: Microchip, Datasheet PIC 18F4550

2.2.5.3.3. Diagrama de Bloques

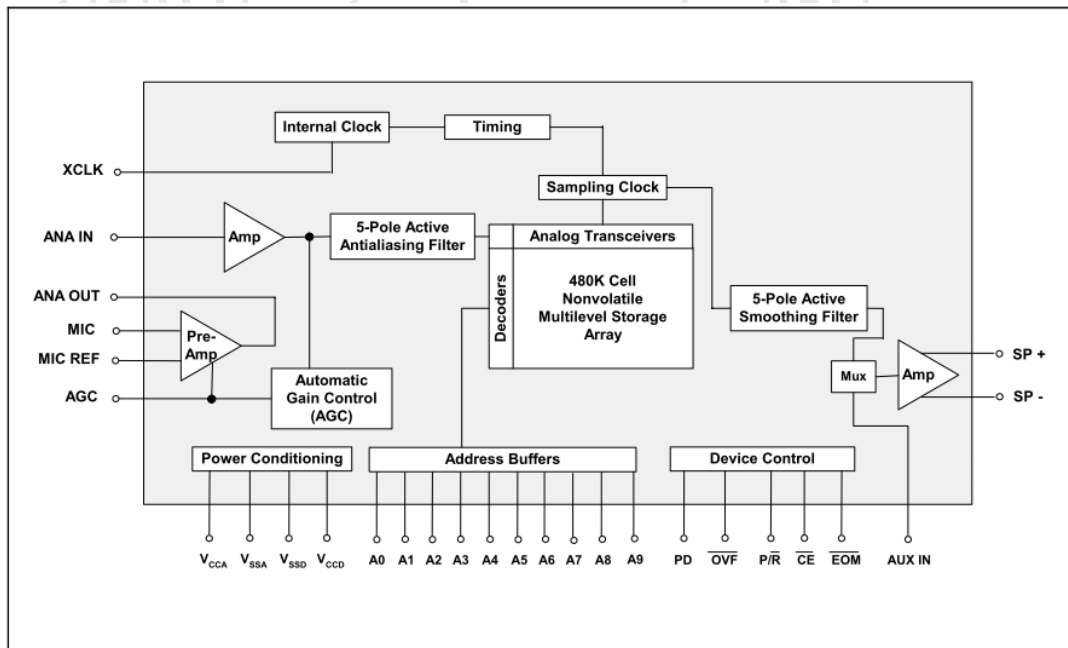


Figura N° 27: Diagrama de bloques de estructura interna del ISD

Fuente: Winbond Electronics corp, Datasheet ISD 2560/75/90/120

2.2.5.3.4. Descripción

Existen varias versiones que proporcionan diferentes niveles de calidad y duración dependiendo de la frecuencia de muestreo que emplean. Las diferentes versiones trabajan con frecuencias de muestreo de 8, 6.4, 5.3 y 4 Khz. con una duración

respectivamente de 60, 75, 90 y 120 segundos, cubriendo así un amplio abanico de necesidades en cuanto a calidad y duración.

Part Number	Duration (Seconds)	Input Sample Rate (kHz)	Typical Filter Pass Band * (kHz)
ISD2560	60	8.0	3.4
ISD2575	75	6.4	2.7
ISD2590	90	5.3	2.3
ISD25120	120	4.0	1.7

Tabla N° 5: Duración, tasa de muestreo y filtrado de la serie ISD2500

Fuente: Winbond Electronics corp, Datasheet ISD 2560/75/90/120

El dispositivo puede funcionar de dos formas, en *Modo de Dirección* y en *Modo de Función*. En el primer modo la dirección proporcionada por las entradas de dirección marcará el inicio de la grabación o reproducción de los mensajes, mientras que en el segundo modo se han integrado 7 funciones (**M0** - **M6**) que permiten la utilización del dispositivo de una forma sencilla.

2.2.5.3.5. Direccionamiento

En el presente proyecto utiliza el modo dirección, es decir las entradas (A0-A9) están configuradas como direcciones, el integrado ISD2590 posee 480K celdas de almacenamiento, con un número de direcciones de mensajes de 600, los incrementos de tiempo por cada dirección es de $90s/600=0,15$ seg.

Device Part Number	Storage Time (seconds)	Msg. Resolution (msec)	Number of Message Addresses
ISD1016A	16	100	160
ISD1020A	20	125	160
ISD1110	10	125	80
ISD1112	12	150	80
ISD1210	10	125	80
ISD1212	12	150	80
ISD1416	16	100	160
ISD1420	20	125	160
ISD2532/60	32/60	100	320/600
ISD2540/75	40/75	125	320/600
ISD2548/90	48/90	150	320/600
ISD2564/120	64/120	200	320/600

Tabla N° 6: Direccionamiento Básico de la serie ISD2500

Fuente: Chipcorder Electronics corp, Datasheet ISD 2560/75/90/120

2.2.5.3.6. Funcionamiento en Modo Dirección

Existen dos opciones de operación:

- Grabación.
- Reproducción.

A. Grabación.

Para ejecutar la grabación de los mensajes se debe seguir los pasos descritos a continuación.

- La entrada PD (Power down) deberá ponerse a nivel bajo. (normalmente mediante una resistencia de *pull-down*).
- La entrada P/R (Play/Record) se pone a nivel bajo.
- Asignar una dirección de memoria en los pines A0 – A9.

- La entrada CE (Chip Enable) es conmutada a nivel bajo durante toda la grabación. La salida EOM (End of Message) se activa a nivel alto indicando la operación en progreso.
- La grabación se detiene dejando de conmutar CE (Chip Enable) y EOM retorna a nivel bajo.

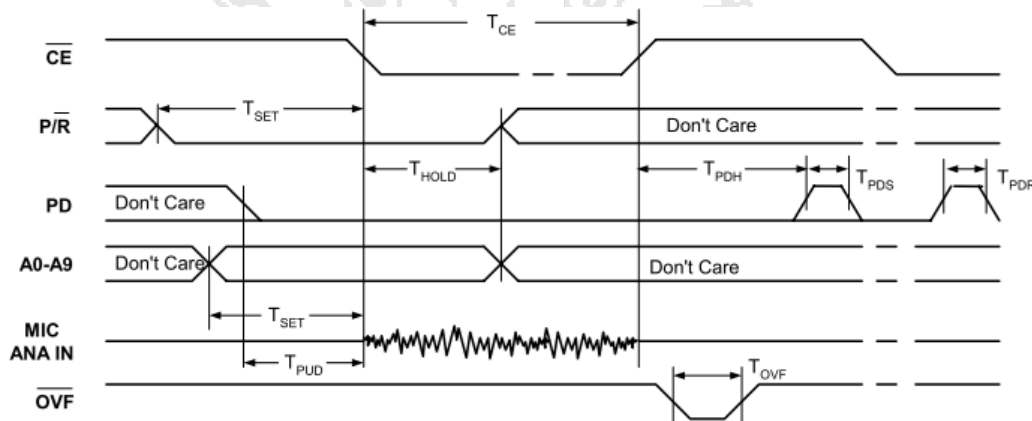


Figura N° 28: Grabación de mensaje serie ISD2500

Fuente: Winbond Electronics corp, Datasheet ISD 2560/75/90/120

B. Reproducción.

- La entrada PD (Power down) deberá ponerse a nivel bajo (normalmente mediante una resistencia de *pull-down*).
- La entrada P/R (Play/Record) se pone a nivel alto.
- Asignar una dirección de memoria en los pines A0 – A9
- Se genera un pulso a nivel bajo en la entrada CE (Chip Enable) y la reproducción comienza hasta encontrar una marca EOM (End of Message).
- Para la reproducción de un determinado mensaje solo se requiere un pulso en CE, de 100ns de duración como mínimo.

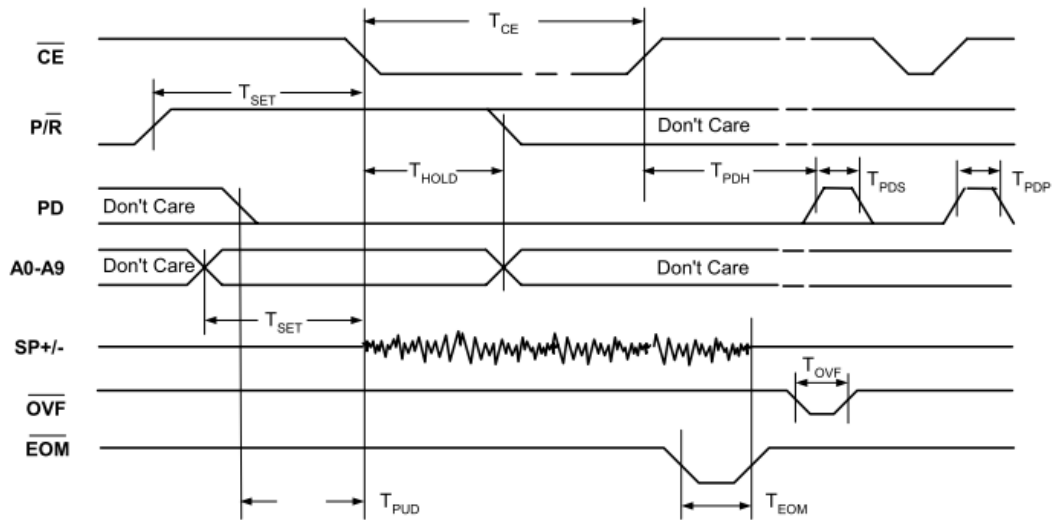


Figura N° 29: Reproducción de mensaje serie ISD2500

Fuente: Winbond Electronics corp, Datasheet ISD 2560/75/90/120

2.2.6. Diseño Electrónico del Hardware

En esta sección se realiza el diseño de los circuitos electrónicos, se utiliza el software proteus para sus pruebas y simulación, se define según las siguientes etapas.

- Acceso de Pictogramas
- Microcontrolador
- Circuito de Audio

En la figura 29. Se muestra un diagrama funcional de las etapas para el diseño del circuito electrónico del módulo.

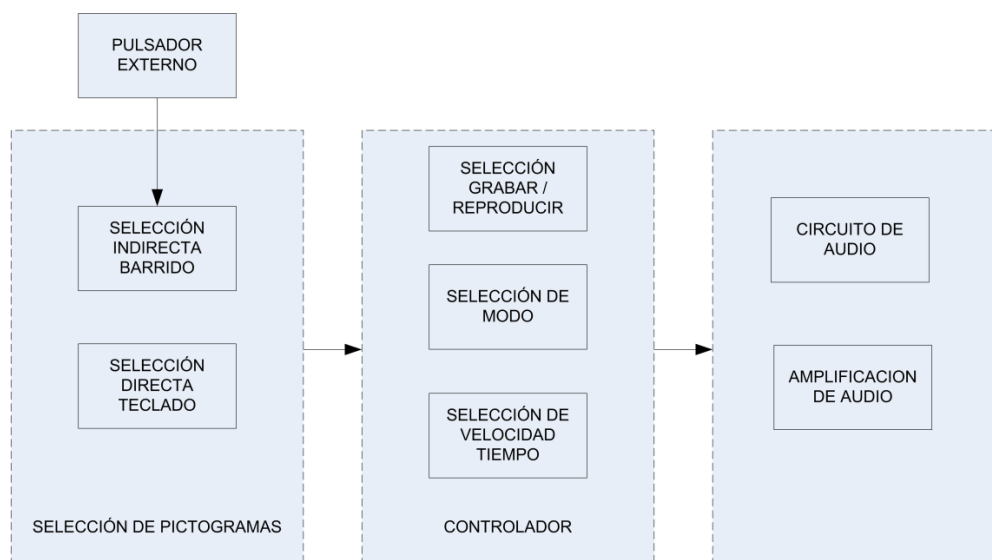


Figura N° 30: Diagrama de bloques módulo electrónico

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

2.2.6.1. Acceso Pictogramas

2.2.6.1.1. Selección Directa

Para el diseño del sensor capacitivo se eligió el timer 555, por cumplir con los requisitos, ser de bajo coste, accesible.

2.2.6.1.1.1. Timer 555

En condiciones de reposo C se encuentra descargado, de esta forma la salida está a nivel bajo, ya que la entrada de disparo se ha de encontrar a un nivel superior a $1/3 V_{cc}$.

Cuando la tensión en el pin 2 (disparo) cae por debajo de dicho nivel, por efecto de un pulso negativo, la salida pasa a nivel alto y el transistor de descarga se sitúa en corte; C se empieza a cargar a través de RA, hasta que la tensión en la entrada de umbral sea igual o superior a $2/3 V_{cc}$, momento en el que el biestable cambiara de estado por efecto de su entrada RA y permanecerá en el hasta la aparición de un nuevo pulso en el pin 2.

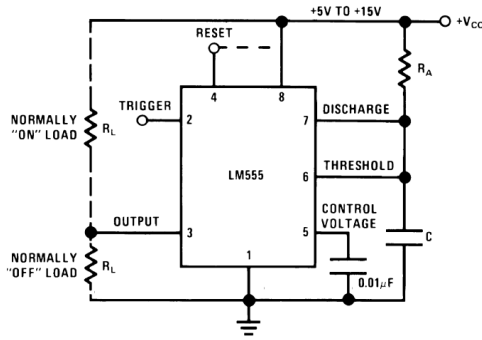


Figura N° 31: Diagrama electrónico timer 555

Fuente: Data sheet 555 Texas Instruments, 2016

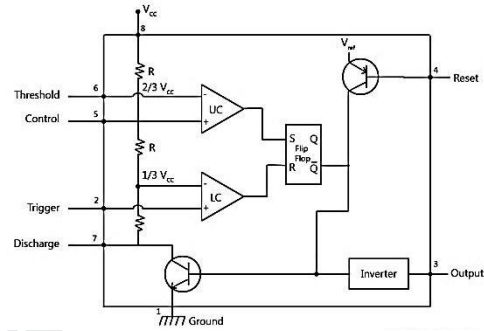


Figura N° 32 Diagrama de bloques timer 555

Fuente: Data sheet 555 Texas Instruments, 2016

El tiempo que tarde C1 en cargarse vendrá determinado por:

$$t = 1,1 * R * C1$$

2.2.6.1.1.2. Diseño del Circuito Táctil

Para la construcción del sensor táctil, se utiliza un timer 555 con una configuración en monostable.

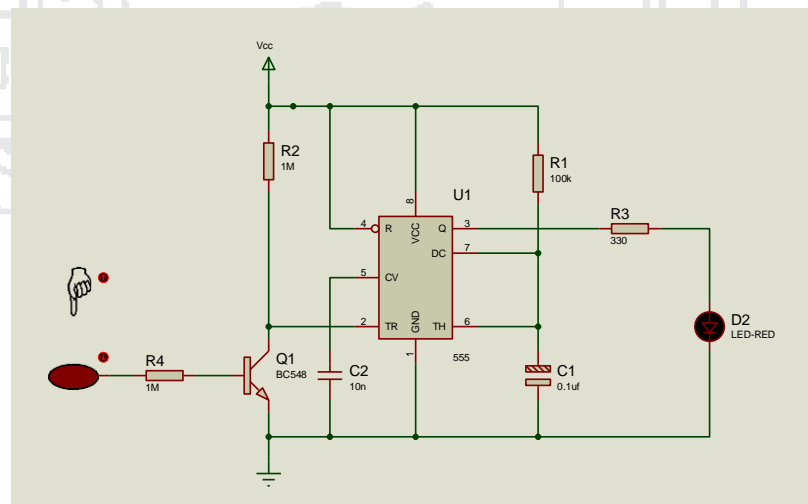


Figura N° 33: Diagrama electrónico sensor táctil

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Según la fórmula calcularemos el tiempo que tiene que estar activado el sensor, el cual tiene que ser mínimo alrededor de los ms; para que se accione cuando toquemos la placa metálica que ira conectado al pin 2 y deje de accionarse cuando dejemos de tocar la placa metálica.

$$t = 1,1 * R * C1$$

$$t = 1,1 * 100k * 0,1\mu f$$

$$t = 10ms$$

2.2.6.1.1.3. Configuración del Teclado

Los teclados matriciales son por lo general de 3x4 (7 pines del microcontrolador), 4x4 (8 pines del microcontrolador); en nuestra aplicación el número de pulsadores es ocho (un pulsador por pictograma), la configuración matricial más cercana es de 3x3 (6 pines del microcontrolador); utilizando una configuración directa con un codificador se reduce el número de pines.

Los codificadores Identifican la línea de entrada activa y producen un código equivalente a la salida. Generalmente, poseen 2^n entradas y n salidas

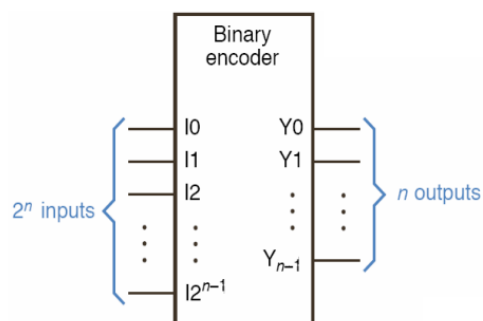


Figura N° 34: Diagrama de bloques codificador

Fuente: Facultad de UNER Ingeniería – blog

Los 8 pulsadores se conectan directamente a las entradas del circuito integrado 74147, dependiendo del estado de la entrada el codificador enviara al microcontrolador una salida en código BCD (4 Pines); reduciendo de esta forma el número de pines a utilizar y facilitando la programación en el microcontrolador, en la figura 8 se representa un esquema de conexión con pulsadores mecánicos para entender su funcionamiento.

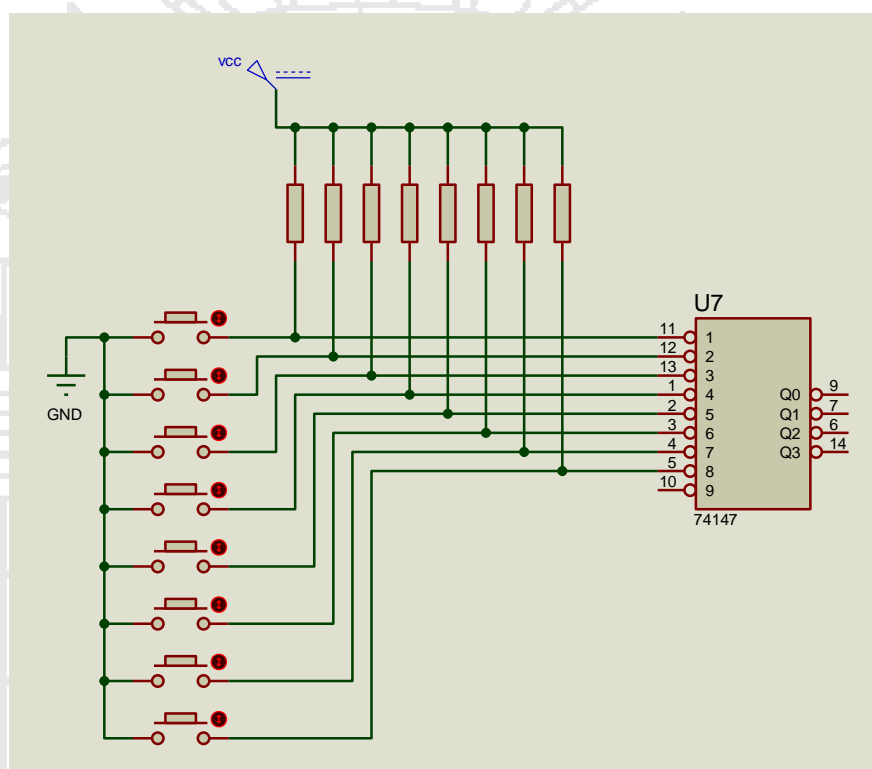


Figura N° 35: Pulsadores en configuración directa usando un codificador

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Se representa la tabla de función del circuito 74147 (codificador de prioridad de decimal a BCD).

FUNCTION TABLE - '147, 'LS147

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	L	H	H	H	H	H	L	L	H
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	X	L	H	H	H	H	H	H	L	H	H
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

H = high logic level, L = low logic level, X = irrelevant

Tabla N° 7: Tabla de función 74147

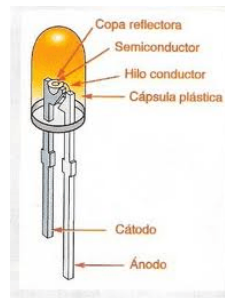
Fuente: Datasheet 74147

2.2.6.1.2. Selección Indirecta

Para el acceso indirecto el sistema de barrido de luces ubicadas sobre cada pictograma, se utilizó iluminación con 8 LED's (un led por pictograma), al igual que los pulsadores se utiliza una configuración directa, en este caso un decodificador para reducir el número de pines a usar en el microcontrolador.

2.2.6.1.2.1. Diodo Led.

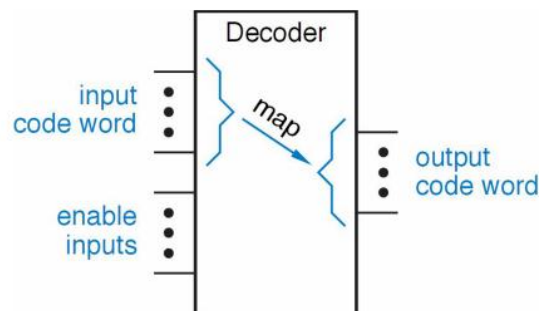
Los diodos son componentes electrónicos que permiten el paso de la corriente en un solo sentido, en sentido contrario no deja pasar la corriente (como si fuera un interruptor abierto). Un diodo Led es un diodo que además de permitir el paso de la corriente solo un sentido, en el sentido en el que la corriente pasa por el diodo, este emite luz. Cuando se conecta un diodo en el sentido que permite el paso de la corriente se dice que está polarizado directamente.

**Figura N° 36: Diodo Led**

Fuente: Blog tecnología

2.2.6.1.2.2. Decodificador

Identifican el código a la entrada, Aceptan un código de entrada de m bits y producen un estado activo en una sola de n líneas de salida.

**Figura N° 37: Diagrama bloque decodificador**

Fuente: Facultad de UNER Ingeniería – Blog

El circuito integrado 7442 es un codificador BCD a decimal, codifica 4 líneas BCD a 10 líneas en sistema decimal. La aplicación de este circuito combinacional es hacer una traducción de código.

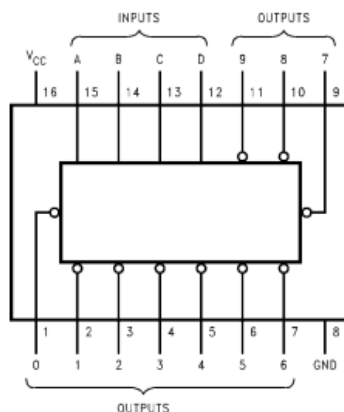


Figura N° 38: Distribución de pines 7442

Fuente: Fuente: Facultad de UNER Ingeniería – Blog

En las entradas A,B,C,D introducimos un código binario que es representado por las salidas 0,1,2,3,4,5,6,7,8,9 con un nivel bajo en la salida que le corresponda. Si el código introducido no está en el rango decimal todas las salidas estarán a nivel alto, no habrá ninguna activa a nivel bajo.

No.	BCD Input				Decimal Output									
	D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H
1	L	L	L	H	H	L	H	H	H	H	H	H	H	H
2	L	L	H	L	H	H	L	H	H	H	H	H	H	H
3	L	L	H	H	H	H	H	L	H	H	H	H	H	H
4	L	H	L	L	H	H	H	H	L	H	H	H	H	H
5	L	H	L	H	H	H	H	H	H	L	H	H	H	H
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H
8	H	L	L	L	H	H	H	H	H	H	H	H	L	H
9	H	L	L	H	H	H	H	H	H	H	H	H	H	L
I	H	L	H	L	H	H	H	H	H	H	H	H	H	H
N	H	L	H	H	H	H	H	H	H	H	H	H	H	H
V	H	H	L	L	H	H	H	H	H	H	H	H	H	H
A	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	H	H	H	L	H	H	H	H	H	H	H	H	H	H
I	H	H	H	H	H	H	H	H	H	H	H	H	H	H
D					H	H	H	H	H	H	H	H	H	H

H – HIGH Level
L – LOW Level

Tabla N° 8: Distribución de pines 7442

Fuente: Datasheet 7442

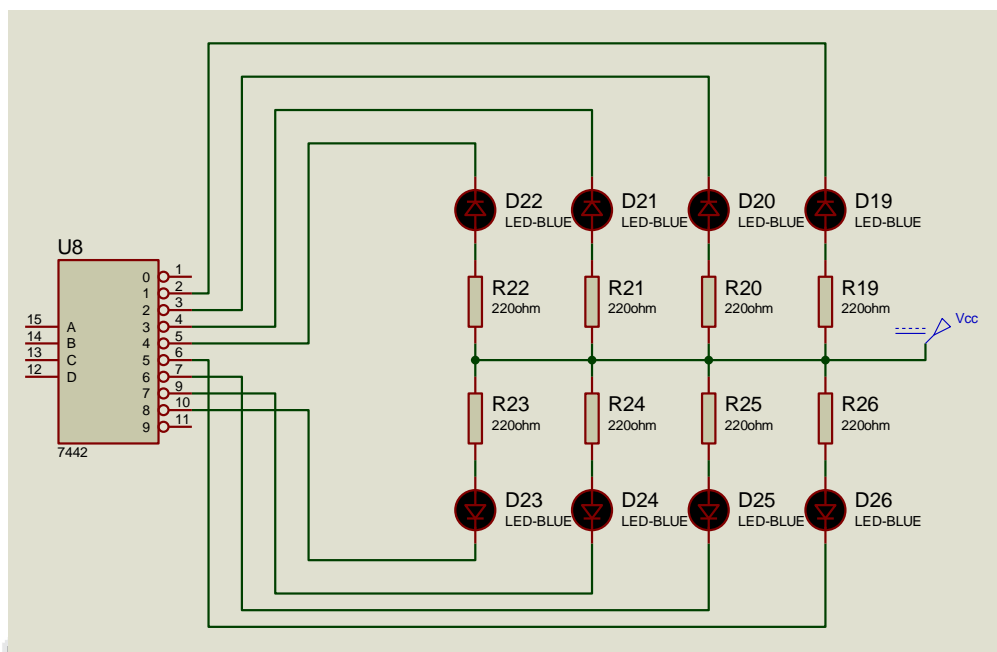


Figura N° 39: Circuito electrónico arreglo de led selección indirecta.

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Calculo corriente para leds, se utilizaron resistencias de 220 ohms

$$I = V/R$$

$$I = 5V/220\Omega$$

$$I = 22,72 \text{ mA}$$

Por los led está circulando una corriente de 22,72 mA

2.2.6.1.2.3. Pulsador Externo

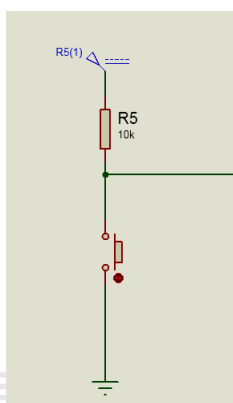


Figura N° 40: Circuito electrónico pulsador externo a microcontrolador.

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.6.2. Microcontrolador

El microcontrolador se encargara de procesar todas las entradas (selección de pictogramas) e interactuara con el circuito ISD 2590 para grabar y reproducir mensajes.

Describiremos las conexiones a la etapa de selección de Pictograma.

2.2.6.2.1. Selección Directa

Las entradas de los pulsadores capacitivos táctiles, se conectan directamente al codificador 74147, las salidas del codificador se conectan a las PINES E0, E1, E2, E3.

PIN E0	ENTRADA DIGITAL	C.I. 74147 / Q0	8 Pulsadores Capacitivos Táctiles
PIN E1	ENTRADA DIGITAL	C.I. 74147 / Q1	
PIN E2	ENTRADA DIGITAL	C.I. 74147 / Q2	
PIN E3	ENTRADA DIGITAL	C.I. 74147 / Q3	

Tabla N° 9: Asignación de Pines Selección directa

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En la figura se coloca pulsadores mecánicos (en su lugar se colocó los sensores capacitivos táctiles)

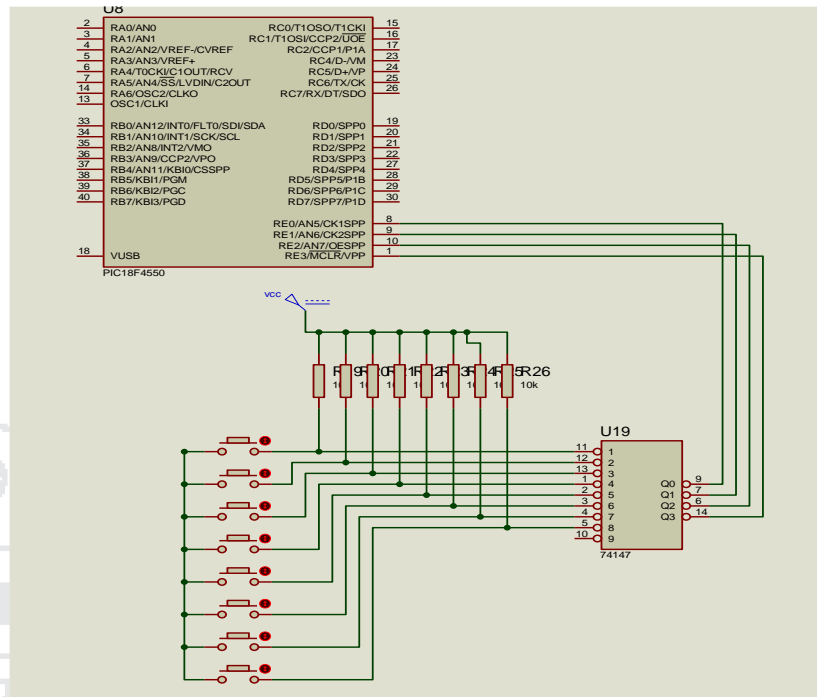


Figura N° 41: Circuito electrónico selección directa

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.6.2.2. Selección Indirecta

La salida de los pines A0, A1, A2, A3 se conectan a las entradas de decodificador A, B, C, D; como muestra en la tabla, las salidas Q1 - Q9 se conectan a los 8 leds respectivamente como muestra la tabla 12.

PIN A0	SALIDA DIGITAL	C.I. 7442 / A	8 Leds indicadores luminosos para cada pictograma
PIN A1	SALIDA DIGITAL	C.I. 7442 / B	
PIN A2	SALIDA DIGITAL	C.I. 7442 / C	
PIN A3	SALIDA DIGITAL	C.I. 7442 / D	
PIN B0	INTERRUPCION EXT 0	Pulsador Selección Pictograma	Pulsador externo

Tabla N° 10: Asignación de Pines Selección Indirecta

Elaborado por: Tesistas Denisse Mntalvo y Dino Quispe

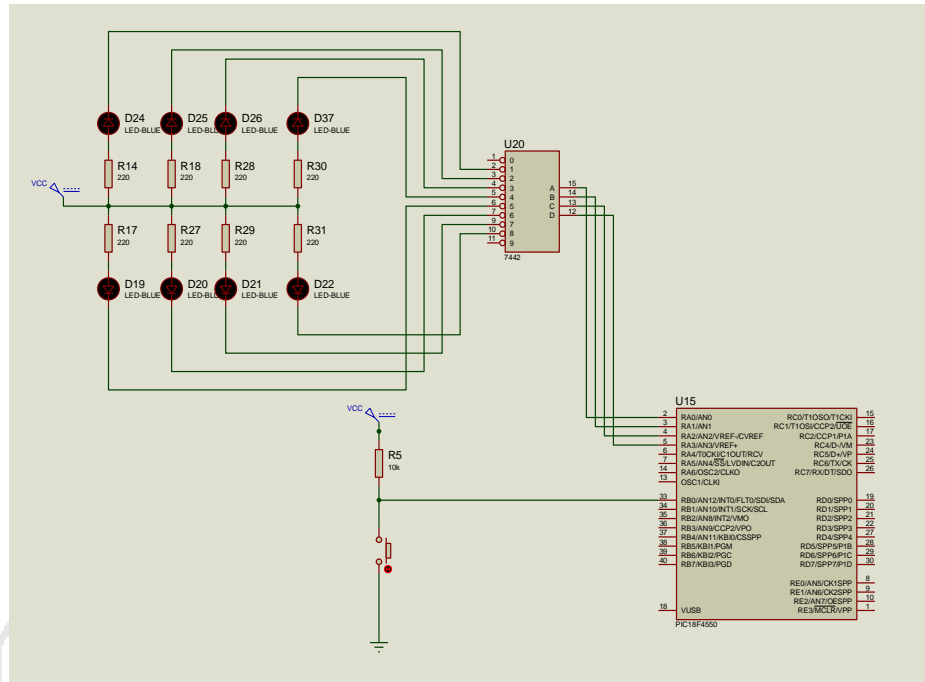


Figura N° 42: Circuito electrónico selección indirecta

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.6.2.3. Display Modo Operación – Modo Tiempo / Velocidad Barrido

A. Modo de Operación

PIN B1	INTERRUPCION EXT 1	Pulsador Modo de Operación	Display 7 segmentos (Modo Operación)
PIN D4	SALIDA DIGITAL	C.I. 7447 (2) / A	
PIN D5	SALIDA DIGITAL	C.I. 7447 (2) / B	
PIN D6	SALIDA DIGITAL	C.I. 7447 (2) / C	
PIN D7	SALIDA DIGITAL	C.I. 7447 (2) / D	

Tabla N° 11: Asignación de Pines Modo Operación

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

B. Velocidad / Tiempo Barrido:

PIN B2	INTERRUPCION EXT 2	Pulsador Velocidad / Tiempo	Display 7 segmentos (Velocidad / Tiempo)
PIN D0	SALIDA DIGITAL	C.I. 7447 (1) / A	
PIN D1	SALIDA DIGITAL	C.I. 7447 (1) / B	
PIN D2	SALIDA DIGITAL	C.I. 7447 (1) / C	
PIN D3	SALIDA DIGITAL	C.I. 7447 (1) / D	

Tabla N° 12: Asignación de Pines Velocidad tiempo barrido

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

C. Display 7 segmentos

Un display de este tipo está compuesto por siete u ocho leds de diferentes formas especiales y dispuestas sobre una base de manera que puedan representarse todos los símbolos numéricos y algunas letras. Los primeros siete segmentos son los encargados de formar el símbolo y con el octavo podemos encender y apagar el punto decimal.

- **Display de ánodo común:** en este caso la parte común de los 8 leds es el ánodo, por lo que habrá que alimentar el display de 7 segmentos con tensión positiva y encender cada segmento tirando a masa su pin correspondiente.
- **Display de cátodo común:** en este caso la parte común de los 8 leds es el cátodo, por lo que habrá que tirar a masa el punto común, y alimentar cada segmento con tensión por su pin correspondiente.

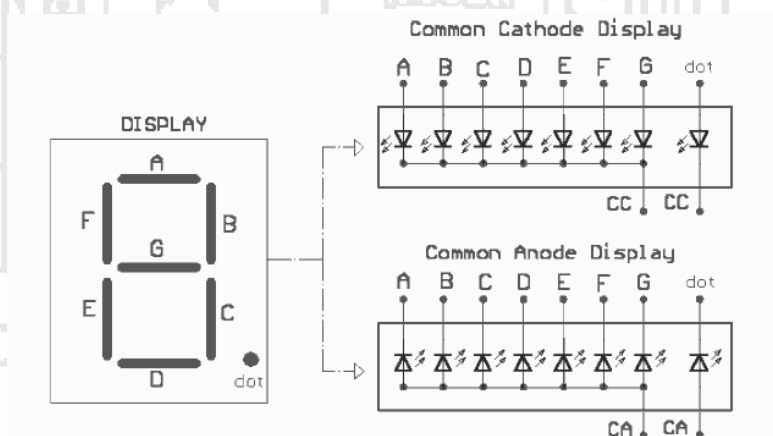


Figura N° 43: Configuración display siete segmentos

Fuente: MicroPIC - Blog

Se deberá limitar la corriente que circula por cada segmento a unos 15 mA aproximadamente, para una intensidad de luz aceptable.

D. Decodificador 7447

El decodificador integrado 7447 es un circuito lógico que convierte el código binario de entrada en formato BCD a niveles lógicos que permiten activar un display de 7 segmentos en donde la posición de cada barra forma el número decodificado.

Decimal or Function	Inputs						BI/RBO (Note 1)	Outputs							Note
	LT	RBI	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	L	L	L	L	L	L	H	
1	H	X	L	L	L	H	H	H	L	L	L	H	H	H	
2	H	X	L	L	H	L	H	L	L	H	L	L	H	L	
3	H	X	L	L	H	H	H	L	L	L	L	H	H	L	
4	H	X	L	H	L	L	H	H	L	L	H	H	L	L	
5	H	X	L	H	L	H	H	L	H	L	L	H	L	L	
6	H	X	L	H	H	L	H	H	H	L	L	L	L	L	
7	H	X	L	H	H	H	H	L	L	L	H	H	H	H	
8	H	X	H	L	L	L	H	L	L	L	L	L	L	L	
9	H	X	H	L	L	H	H	L	L	L	H	H	L	L	
10	H	X	H	L	H	L	H	H	H	H	L	L	H	L	
11	H	X	H	L	H	H	H	H	H	L	L	H	H	L	
12	H	X	H	H	L	L	H	H	L	H	H	H	L	L	
13	H	X	H	H	L	H	H	L	H	H	L	H	L	L	
14	H	X	H	H	H	L	H	H	H	H	L	L	L	L	
15	H	X	H	H	H	H	H	H	H	H	H	H	H	H	
BI	X	X	X	X	X	X	L	H	H	H	H	H	H	H	
RBI	H	L	L	L	L	L	L	H	H	H	H	H	H	H	
LT	L	X	X	X	X	X	H	L	L	L	L	L	L	L	

H = HIGH level, L = LOW level, X = Don't Care

Tabla N° 13: Tabla Funciones 7447

Fuente: Datasheet 7447

Calculo corriente para display de 7 segmentos, se utilizaron resistencias de 330 ohms

$$I = V/R$$

$$I = 5V/330hm$$

$$I = 15,15 mA$$

Por el display de 7 segmentos está circulando una corriente de 15,15 mA

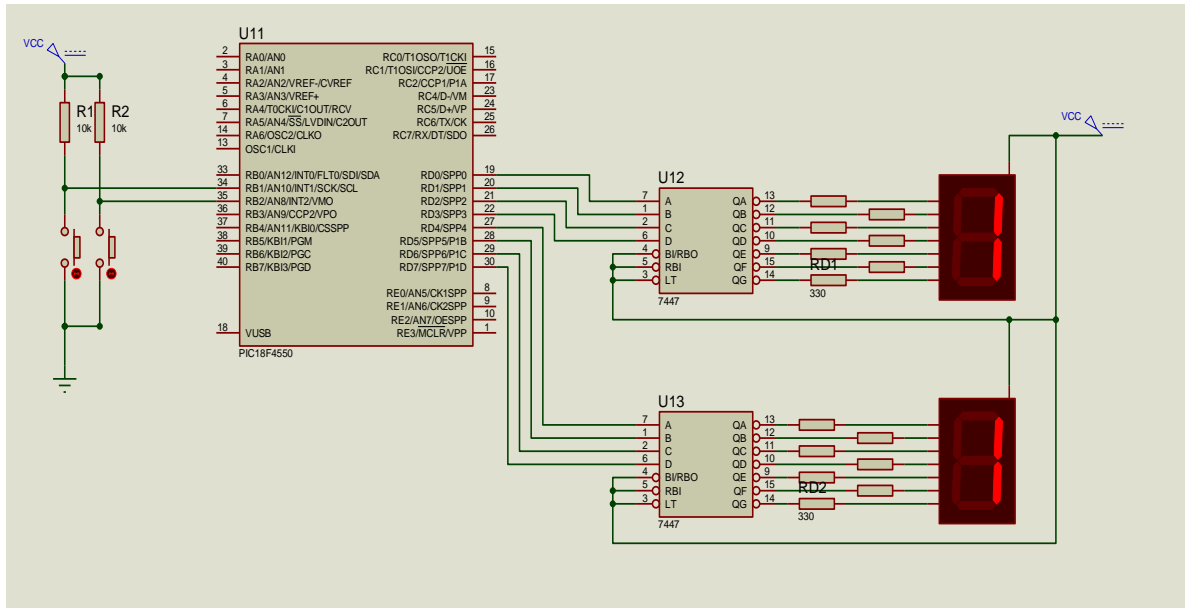


Figura N° 44: Circuito electrónico selección indirecta

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.6.2.4. Selección Reproducir / Grabar

PIN B3	ENTRADA DIGITAL	Selector PLAY / REC
--------	-----------------	---------------------

Tabla N° 14: Asignación pin reproducir / grabar

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

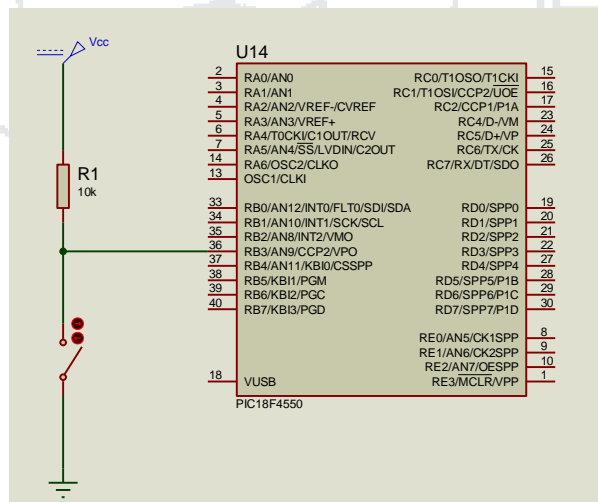


Figura N° 45: Circuito electrónico pulsador externo

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.6.2.5. Microcontrolador - ISD 2590

El circuito ISD2590 se utilizó en modo dirección, tiene un total de espacio en su memoria de 600 y 90 segundos; $90/600=0.15$; cada incremento desde la dirección es de 0.15, en nuestro caso cada duración de mensaje tendrá un espacio de memoria de 4,8 segundos como se muestra en la tabla 4. Los PINES A5, A6, A7, A8 son los encargados de direccionar cada mensaje en el espacio de memoria del ISD; los PINES A0, A1, A2, A3, A4, A9 trabajan con un estado lógico bajo, en nuestro caso los conectamos a tierra.

DEC	A9	A8	A7	A6	A5	A4	A3	A2	A1	A0	HEX	TEMP
32	0	0	0	0	1	0	0	0	0	0	20	4,8
64	0	0	0	1	0	0	0	0	0	0	40	9,6
96	0	0	0	1	1	0	0	0	0	0	60	14,4
128	0	0	1	0	0	0	0	0	0	0	80	19,2
160	0	0	1	0	1	0	0	0	0	0	A0	24
192	0	0	1	1	0	0	0	0	0	0	C0	28,8
224	0	0	1	1	1	0	0	0	0	0	E0	33,6
256	0	1	0	0	0	0	0	0	0	0	100	38,4

Tabla N° 15: Direccionamiento ISD 2590

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

El microcontrolador envía un código binario en sus pines A0, A1, A2, A3; dependiendo del pictograma seleccionado tanto en selección directa e indirecta hacia los pines A5, A6, A7, A8 del ISD respectivamente como se muestra en la Tabla 4.

El pin 27 P/R (Play/Rec) se conecta en paralelo al selector de la entrada PINB3 del PIC (Play/Rec); el pin 24 PD (Power Down) se conecta a un selector para activar y desactivar el ISD según el usuario docente, el pin 23 CE (Chip enable) se conecta al PIN B6 del microcontrolador.

PIN A0	SALIDA DIGITAL	Circuito de Audio ISD2590 / A5
PIN A1	SALIDA DIGITAL	Circuito de Audio ISD2590 / A6
PIN A2	SALIDA DIGITAL	Circuito de Audio ISD2590 / A7
PIN A3	SALIDA DIGITAL	Circuito de Audio ISD2590 / A8
PIN B6	SALIDA DIGITAL	Activar CHIP ENABLE de ISD

Tabla N° 16: Asignación Pines Microcontrolador a ISD2590

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.6.3. Circuito de Audio

2.2.6.3.1. Integrado ISD

El circuito de audio está basado en el circuito integrado ISD2590 se menciona cada función de los pines a utilizar basándonos en la hoja de datos del dispositivo, la figura muestra el circuito eléctrico. La tensión de alimentación es de 5 voltios.

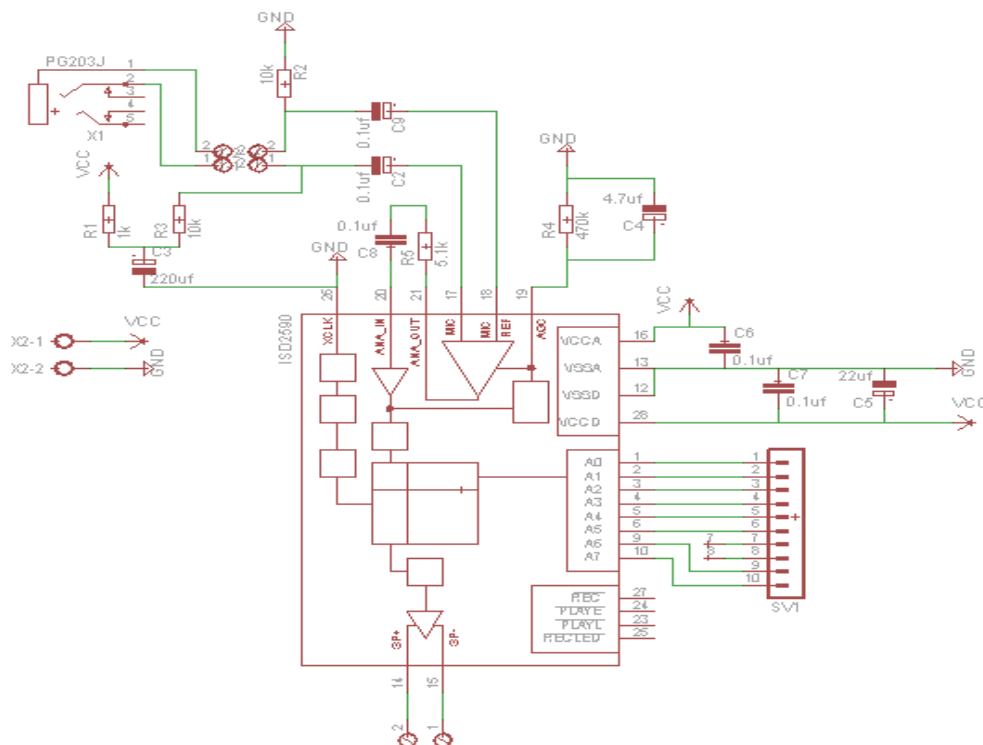


Figura N° 46: Circuito ISD 2590

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe.

- **Entrada de micrófono (MIC).**

La entrada va conectada a un preamplificador integrado junto con un control automático de ganancia (AGC) que regula la ganancia de éste desde -15 hasta 24 dB. La conexión de un micrófono externo deberá hacerse a través de un condensador serie de desacoplo que, junto con la resistencia interna de 10 K Ω de la entrada, determina la frecuencia de corte inferior.

- **Entrada de referencia de micrófono (MIC REF)**

Es la entrada no inversora del preamplificador para la conexión del micrófono y proporciona una cancelación de ruido gracias a su elevado grado de rechazo al modo común.

- **Entrada del Control Automático de Ganancia (AGC)**

El control automático de ganancia permite cubrir un amplio margen de niveles de entrada procedentes del micrófono, que van desde un pequeño susurro hasta sonidos muy altos. El tiempo de *activación* viene determinado por la constante de tiempo que conforma un condensador externo conectado entre AGC y V_{SSA} y la resistencia interna de 5 K Ω . El tiempo de *desactivación* viene determinado por la constante de tiempo asociada al condensador externo anterior junto con una resistencia externa conectada en paralelo con él. Los valores de 4.7 μ F y 470 K Ω para el condensador y la resistencia respectivamente dan en la mayoría de los casos un resultado satisfactorio.

- **Entrada de Reloj externo**

La tolerancia del reloj interno es de $\pm 5\%$. En caso de no usarse, esta entrada deberá conectarse a masa.

- Salidas de Altavoz SP+ y SP-

Todos los dispositivos de esta familia disponen de una salida diferencial para altavoces capaz de proporcionar 50 mW sobre un altavoz con impedancia de 16Ω si la señal procede de **AUX IN** o 12.2 mW si procede de la memoria.

2.2.6.3.2. Amplificador de Audio

El LM386 es un amplificador de potencia diseñado para su uso en aplicaciones de bajo voltaje. La ganancia se ajusta internamente a 20, pero la adición de una resistencia y un condensador entre los pines 1 y 8 aumentarán la ganancia a cualquier valor entre 20 y 200.

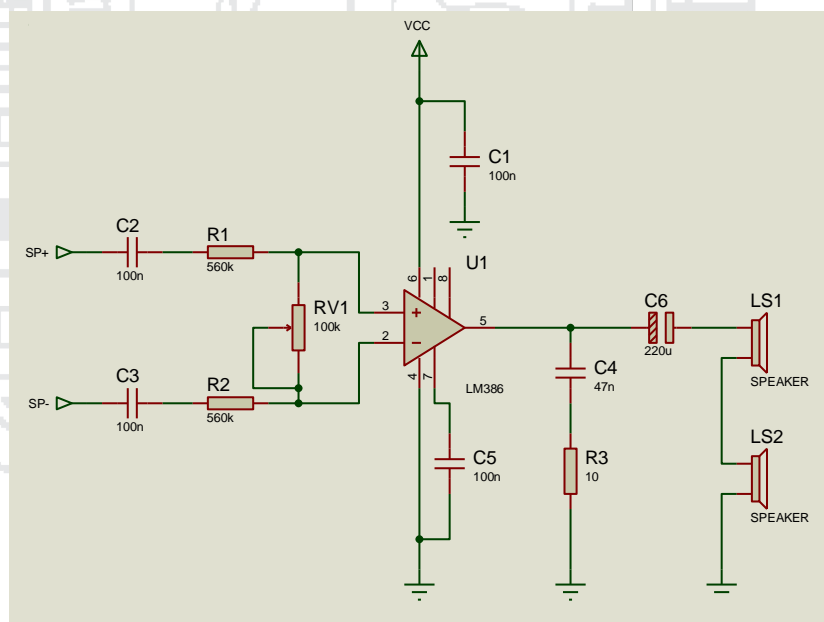


Figura N° 47: Circuito electrónico amplificador

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

2.2.6.4. Fuente de Alimentación

Para la fuente de alimentación se utilizó un regula de voltaje 7805, para alimentar las tarjetas de control y sonido; esta se puede conectar a una baterías recargables o a una fuente alimentación dc de 7.5 a 9v.

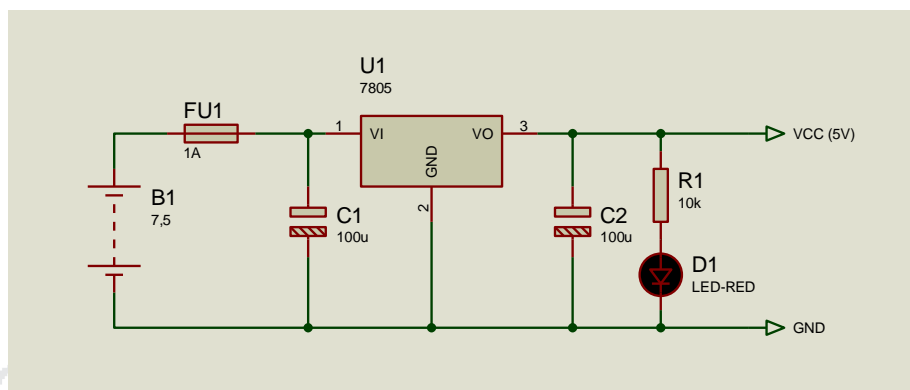


Figura N° 48: Fuente de alimentación

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

2.2.7. Diseño de Software

El programa de control para el microcontrolador 18f4550 se desarrolló en lenguaje C, utilizando el compilador PCWHD CCS.

2.2.7.1. Modo Operación

La selección se realizara mediante un pulsador y mostrada en un display de 7 segmentos, la subrutina se desarrolló utilizando una interrupción externa EXT1, al presionar el pulsador conectado al pin RB1 cambia el modo de operación, en la fig se muestra el diagrama de flujo de la subrutina EXT1.

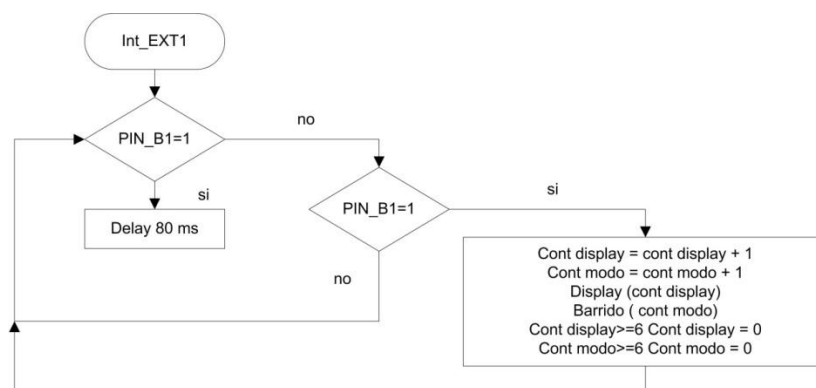
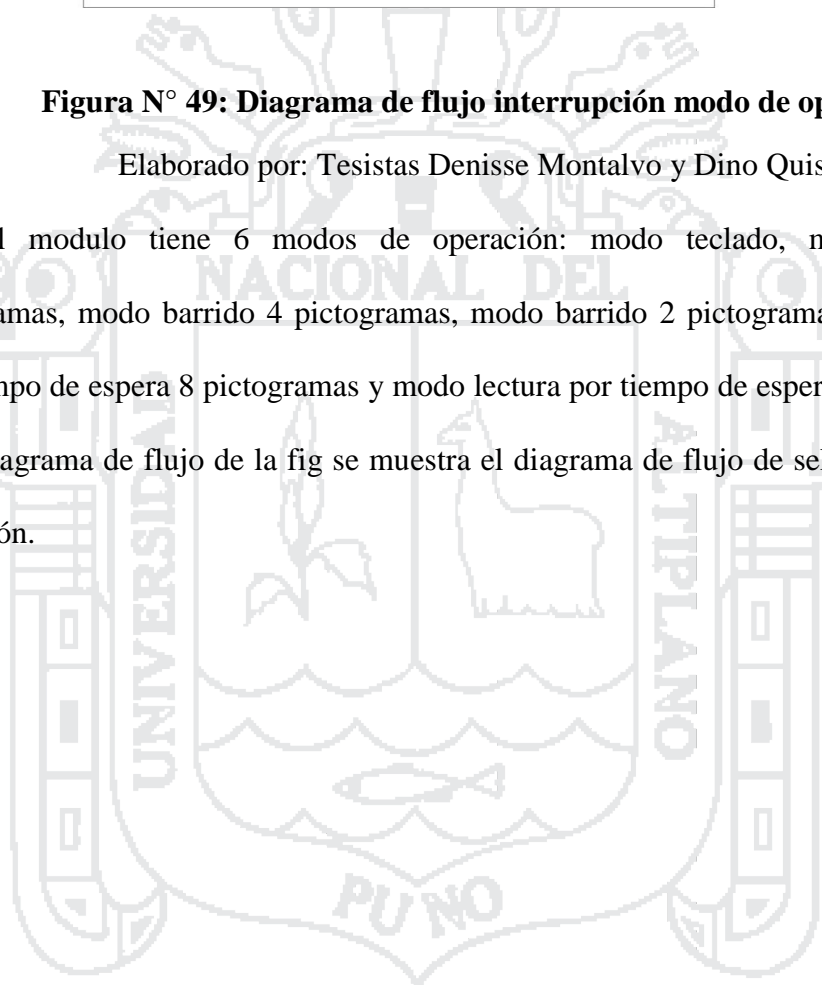


Figura N° 49: Diagrama de flujo interrupción modo de operación

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

El modulo tiene 6 modos de operación: modo teclado, modo barrido 8 pictogramas, modo barrido 4 pictogramas, modo barrido 2 pictogramas, modo lectura por tiempo de espera 8 pictogramas y modo lectura por tiempo de espera 4 pictogramas, en el diagrama de flujo de la fig se muestra el diagrama de flujo de selección modo de operación.



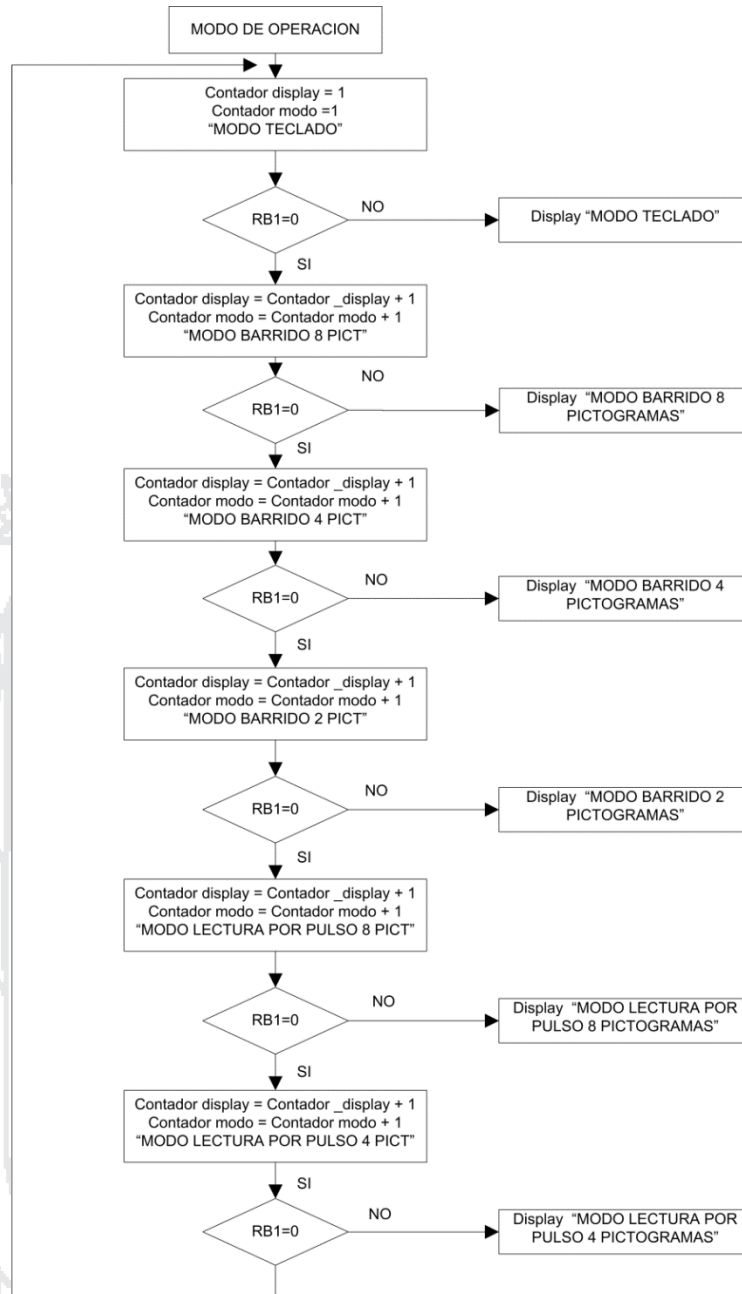


Figura N° 50: Diagrama de flujo modo operación

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

2.2.7.2. Velocidad / Tiempo Barrido

La selección se realizara mediante un pulsador y mostrada en un display de 7 segmentos, la subrutina se desarrolló utilizando una interrupción externa EXT2, al

presionar el pulsador conectado al pin RB2 cambia la velocidad/tiempo barrido, en la fig se muestra el diagrama de flujo de la subrutina EXT2.

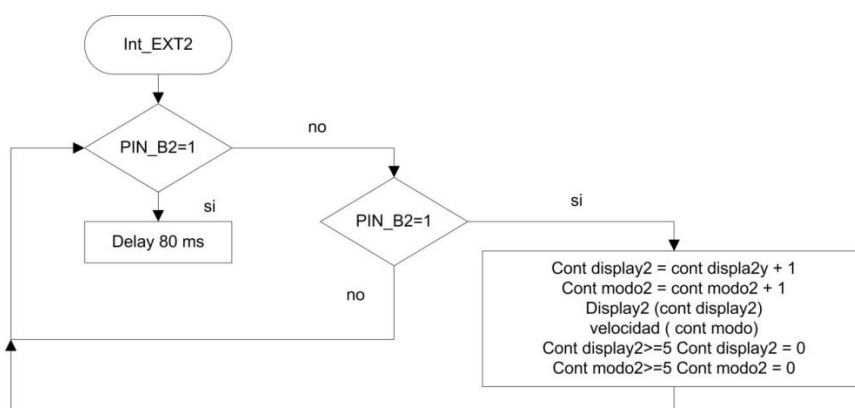


Figura N° 51: Diagrama de flujo interrupción velocidad tiempo

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

El modulo consta de 5 velocidades (tiempo de barrido): velocidad 1 (1seg), velocidad 2 (2 seg), velocidad 3 (4 seg), velocidad 4 (6 seg), velocidad 5 (8seg), en el diagrama de flujo de la fig se muestra el diagrama de flujo de selección velocidad.

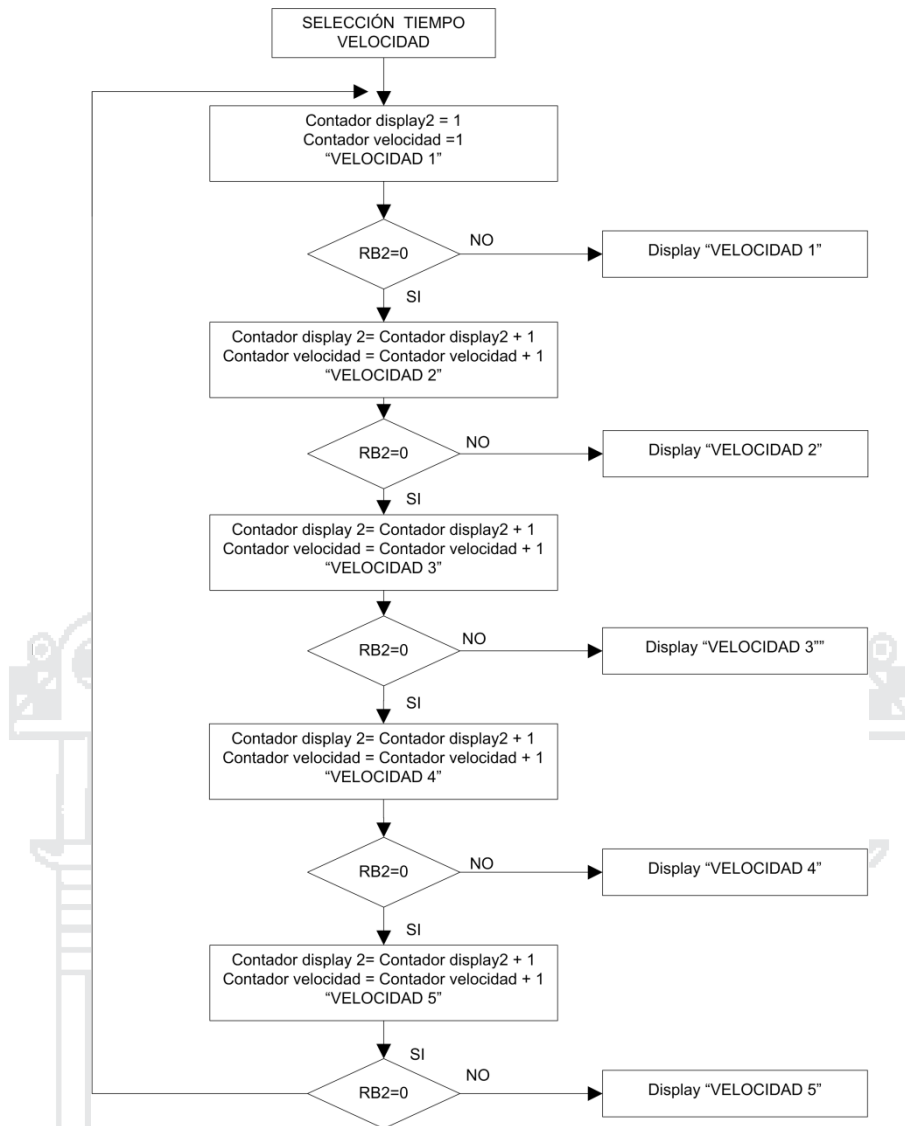


Figura N° 52: Diagrama de flujo velocidad tiempo

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.7.3. Selección Play (reproducir) / Rec (grabar)

La selección de la función reproducir grabar depende del valor de la entrada digital del pin RB3, cuando la entrada RB3 se encuentre con un valor de 1 el modulo estará en Modo Reproducir, caso contrario se encontrara modo Grabar. En el diagrama de flujo Fig 52. Muestra la selección de la función Play (reproducir) y Rec (grabar);

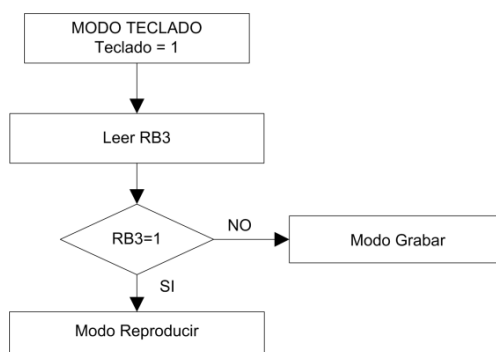


Figura N° 53: Diagrama de flujo seleccion play / rec

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.7.4. Selección Directa

La selección directa se aplica al modo de operación 1 (modo teclado), mientras la variable “teclado” sea igual a 1 entonces cumplirá la subrutina, cuando el valor del PIN B3 sea 1 se encontrara en la función reproducir sonido, caso contrario se encontrara en la función grabar sonido; los pines E0, E1, E2, E3 del microcontrolador se configuran como entradas dependiendo del valor de cada pin se seleccionara uno de los 8 pictogramas. El diagrama de flujo de la figura muestra la selección de pictogramas en modo teclado.

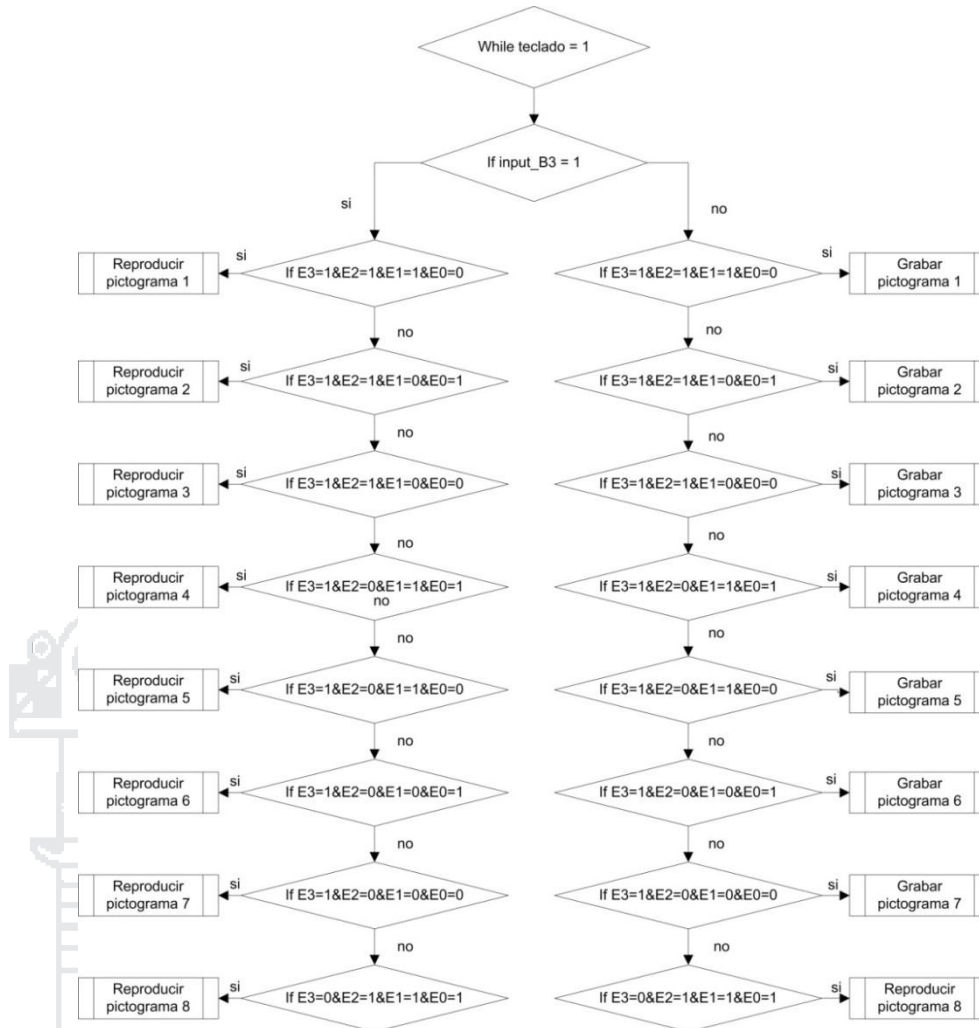


Figura N° 54: Diagrama de flujo selección directa

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.7.5. Selección Indirecta

La selección indirecta aplica al modo de operación 2 (modo barrido 8 pictogramas) valor de la variable “teclado” sea igual a **2**, modo de operación 3 (modo barrido 4 pictogramas) variable “teclado” sea igual a **3**, modo de operación 4 (modo barrido 2 pictogramas) variable “teclado” sea igual a **4**, modo de operación 5 (modo lectura por tiempo de espera 8 pictogramas) variable “teclado” sea igual a **5**, modo de operación 6 (modo lectura por tiempo de espera 4 pictogramas) variable “teclado” sea

igual a 6, no afecta al Modo 1 (teclado). El diagrama de flujo de la figura muestra la selección indirecta.

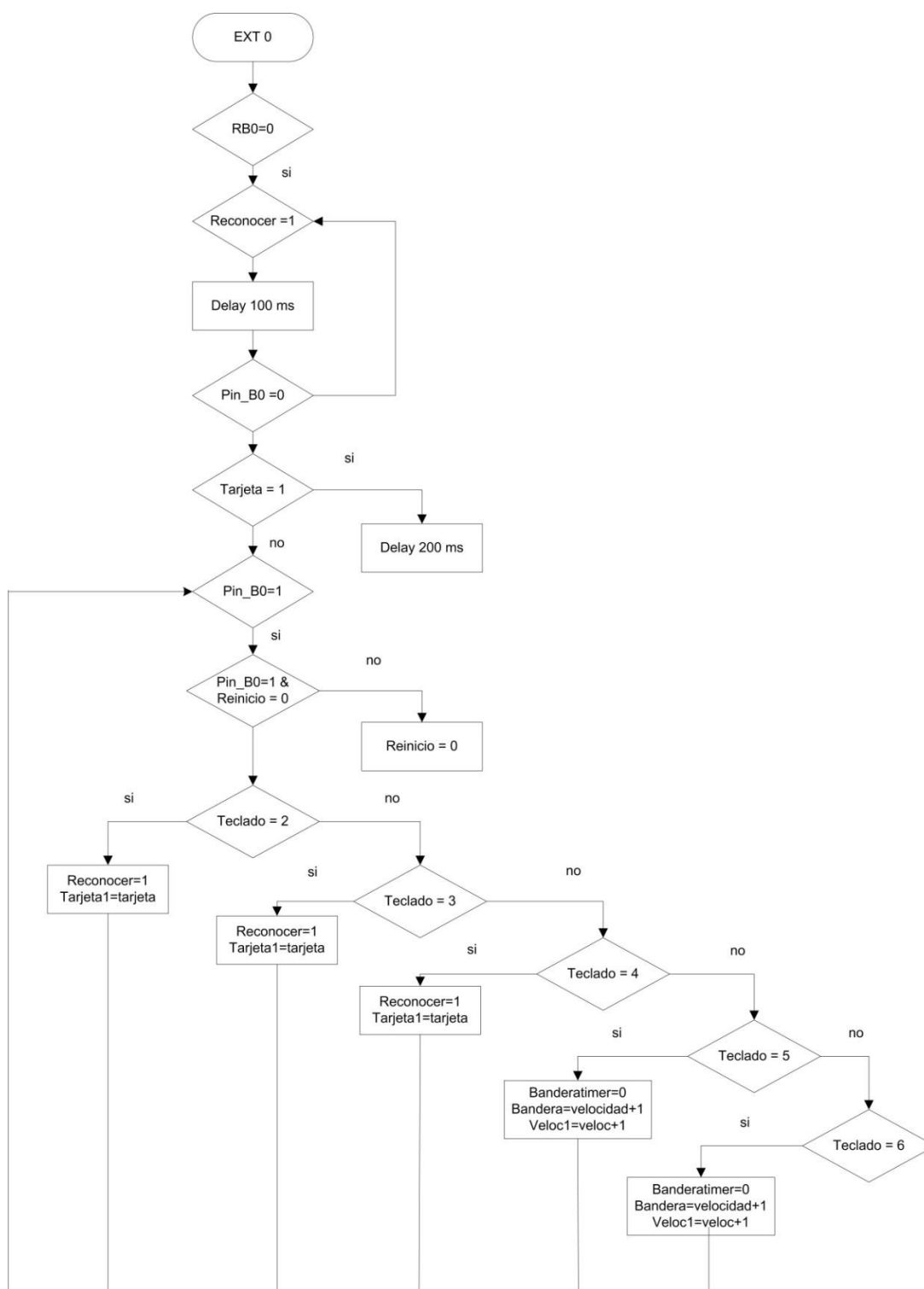


Figura N° 55: Diagrama de flujo interrupción selección indirecta RB0

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En modo de operación 2, 3 y 4; hará un barrido de los pictogramas de acuerdo al tiempo seleccionado en modo velocidad; al presionar el pulsador conectado al pin RB0 del microcontrolador subrutina de interrupción externa EXT0, verificara en el modo de operación que se encuentre de acuerdo a la variable **“teclado”**, por ejemplo en la figura se muestra el diagrama de flujo cuando la variable teclado es igual a 2; la variable selección representa el pictograma a ser seleccionado dependiendo del valor se ejecutara la subrutina **“modo lectura”**, la figura muestra el diagrama de flujo de la subrutina modo lectura, según el valor de la variable i1 y la variable tarjeta; envía un valor BCD a la salida del puerto A, la cual se encargara de la reproducción de sonido e iluminar el pictograma seleccionado, la variable alarma se utiliza para los leds indicadores frontales.

El modo de operación 3 y 4, se realiza de manera similar se ejecuta la subrutina **“modo lectura medio”** y **“modo lectura 2 pictogramas”** respectivamente.

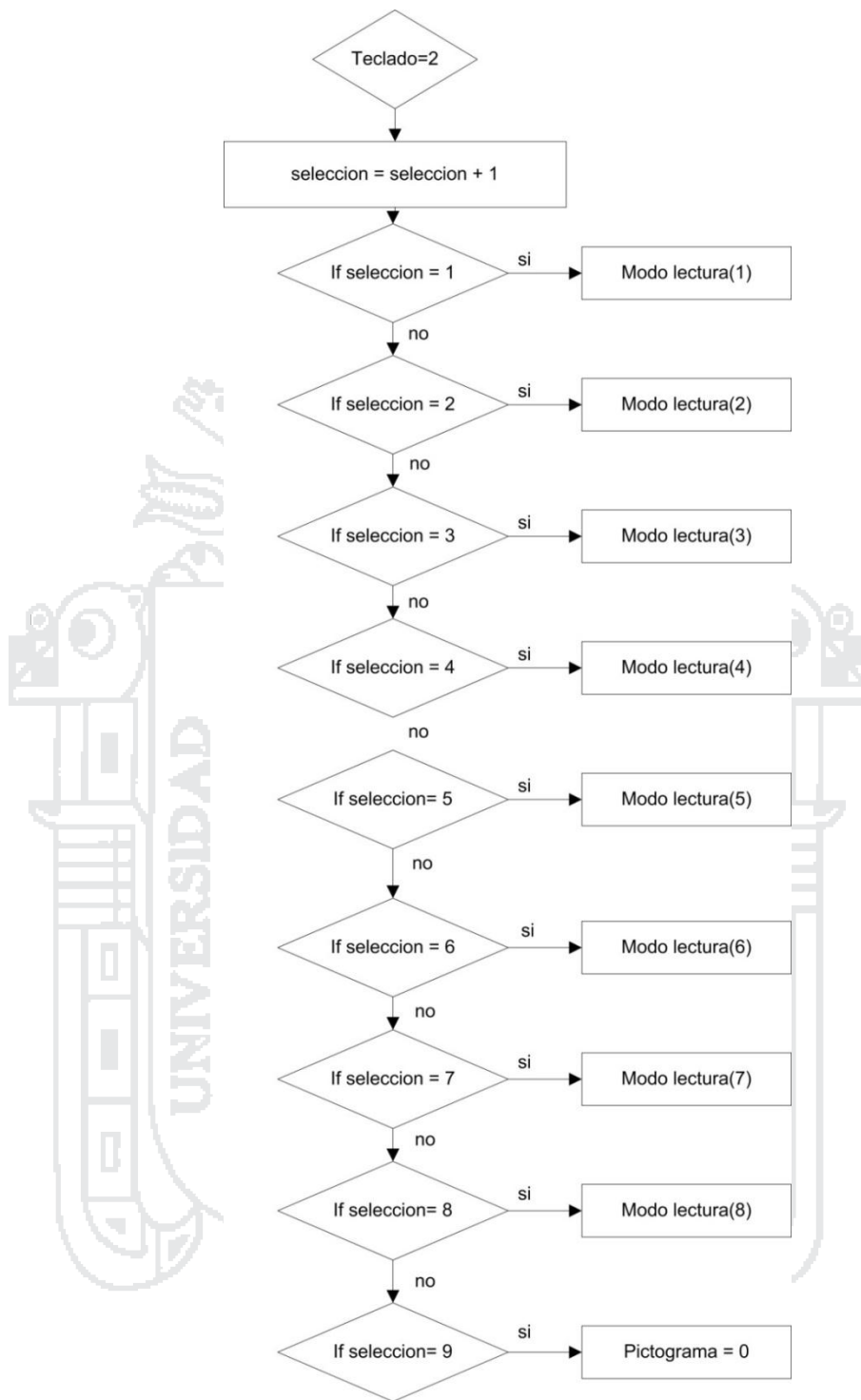


Figura N° 56: Diagrama de flujo función modo de operación 2

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

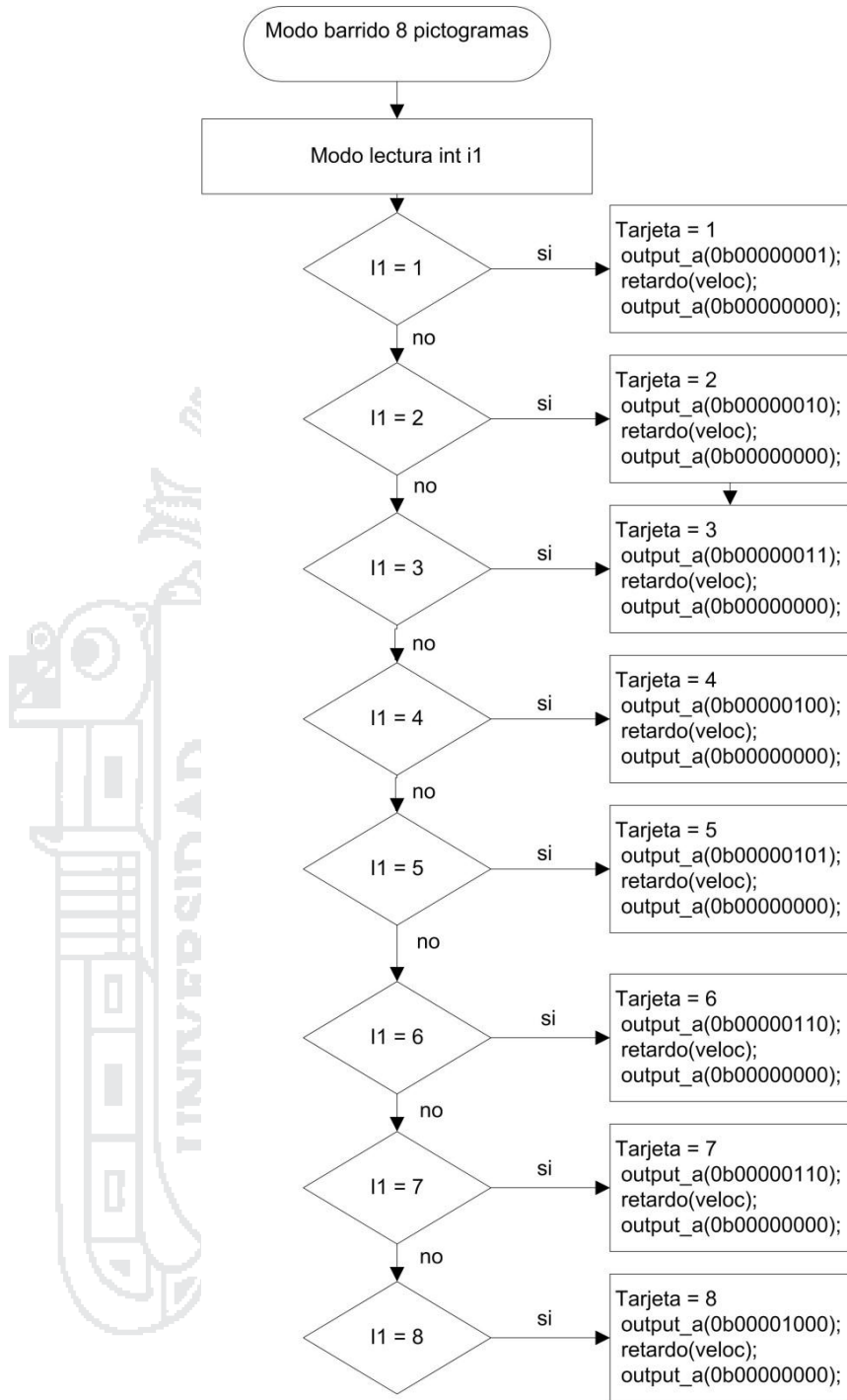


Figura N° 57: Diagrama de modo lectura 8 pictogramas

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En modo de operación 5 y 6, al presiona el pulsador conectado al PIN RB0 se seleccionara manualmente cada pictograma, al dejar de presionar comenzara el conteo de la **interrupción interna por timer 1** cuando sea igual al valor variable velocidad (modo velocidad tiempo barrido) se activara el pictograma seleccionado dependiendo de la subrutina “**Modo lectura2.**” En la fig muestra el diagrama de flujo de la interrupción interna timer 1, la fig muestra la subrutina cuando la variable teclado es igual a 5 (modo operación por tiempo de espera 8 pictogramas).

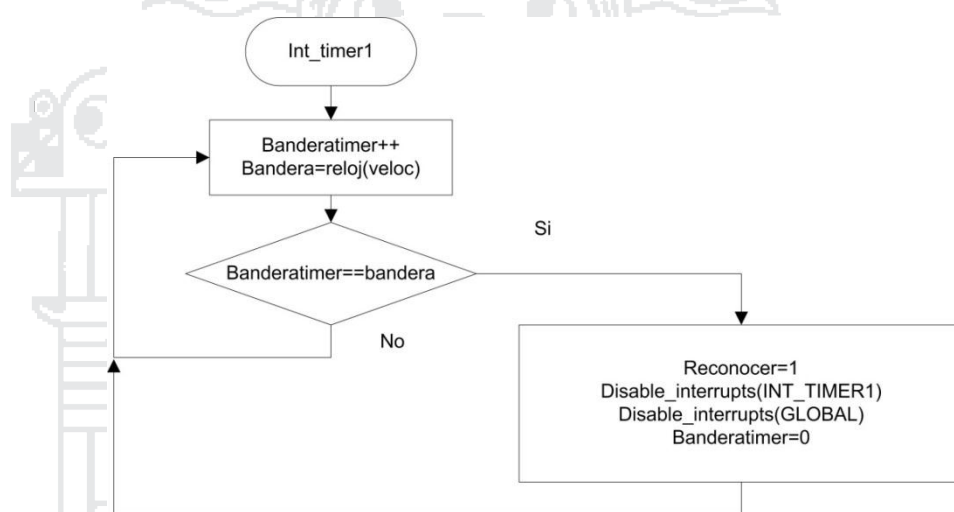


Figura N° 58: Diagrama de flujo interrupción interna timer 1

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Cuando la variable **teclado** es igual a 6 es decir modo de operación 6 se ejecuta la subrutina **modo lectura2 medio**

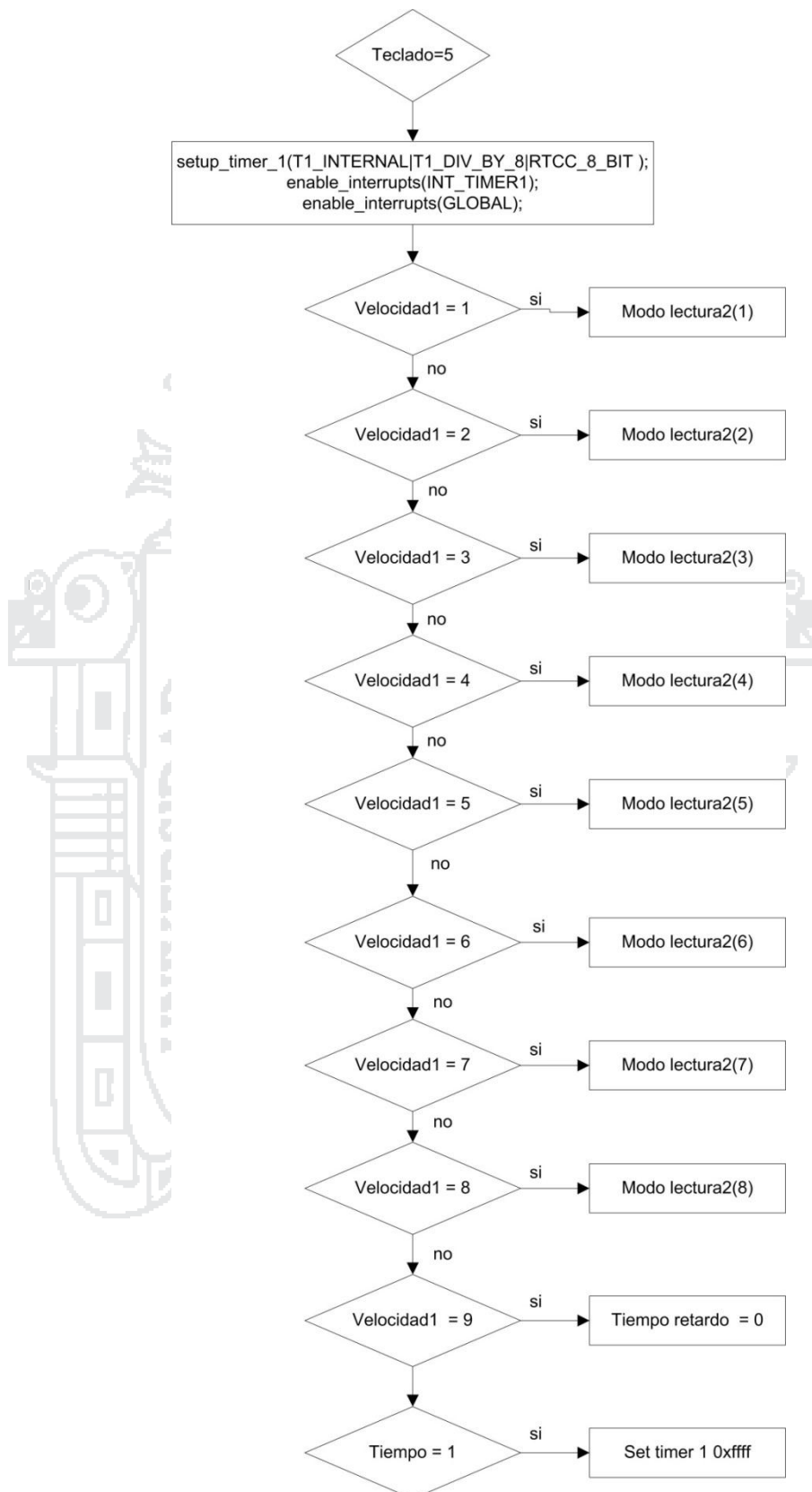


Figura N° 59: Diagrama de flujo función modo de operación 5

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

La figura muestra el diagrama de flujo de la subrutina modo lectura2, según el valor de la variable i4 y la variable tarjeta; envía un valor BCD a la salida del puerto A, la cual se encargara de la reproducción de sonido e iluminar el pictograma seleccionado, la variable alarma se utiliza para los leds indicadores frontales.

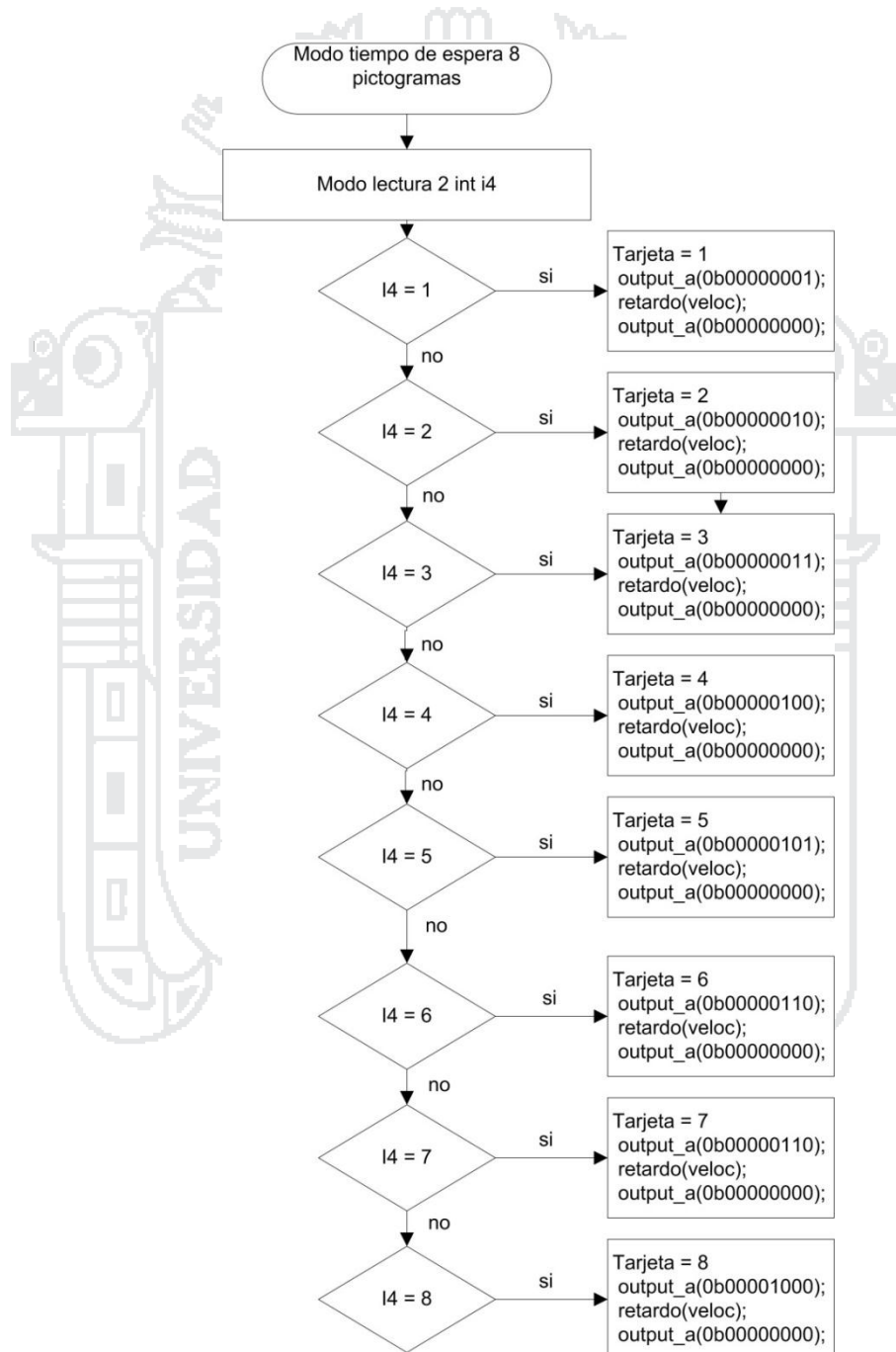


Figura N° 60: Diagrama de flujo función tiempo de espera 8 pictogramas

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.8. Implementación del Proyecto.

Considerando las características descritas en el apartado de diseño en esta sección se describe el proceso de ensamblado del módulo, ensamblado de hardware, pruebas de software, ensamblaje final del módulo.

2.2.8.1. Gabinete Módulo Electrónico

Para la construcción física del módulo se usó plástico acrílico transparente de 3mm, entre las principales características del acrílico tenemos:

- Resistente al impacto.
- Transmisión de luz.
- Peso liviano.
- Resistencia a la intemperie.
- Aislante eléctrico.
- Termoformado.

En la figura 61 se observa el gabinete de acrílico.



Figura N° 61: Gabinete de acrílico.

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe.

Para la tapa superior del gabinete del módulo se utilizó acrílico transparente 3mm, el calado para cada pictograma, parlantes, micrófono se realizó utilizando una impresora láser, para obtener un mejor acabado.

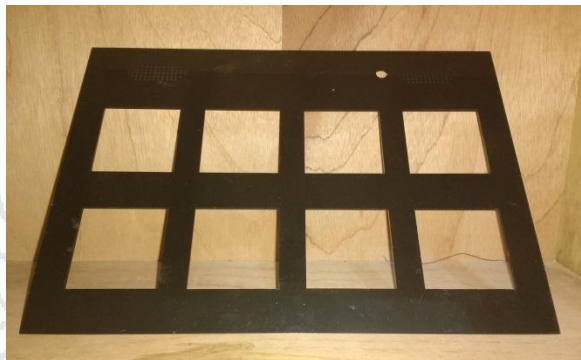


Figura N° 62: Tapa superior acrílica.

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En la figura 62, se puede observar la tapa de gabinete, se utilizó pintura en spray para pintar el gabinete, el spray se coloca en la parte interna del gabinete y en la parte interna tapa del gabinete, ver figura 63.



Figura N° 63: Gabinete módulo electrónico.

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe.

2.2.8.2. Hardware

El desarrollo de hardware consiste simular el circuito de control utilizando el programa PROTEUS 8, desarrollo de las placas electrónicas utilizando el programa EAGLE 7.2, elaboración de placas electrónicas.

Simulación de Circuito

En la figura 64, se muestra el circuito electrónico de control del módulo electrónico simulado en PROTEUS 7.2, para la representación de los datos que envía el microcontrolador al circuito integrado ISD2590 se colocó el circuito integrado IC74244, el PIN CE (Chip Enable ISD2590) se representa por el pin OE (IC74244).

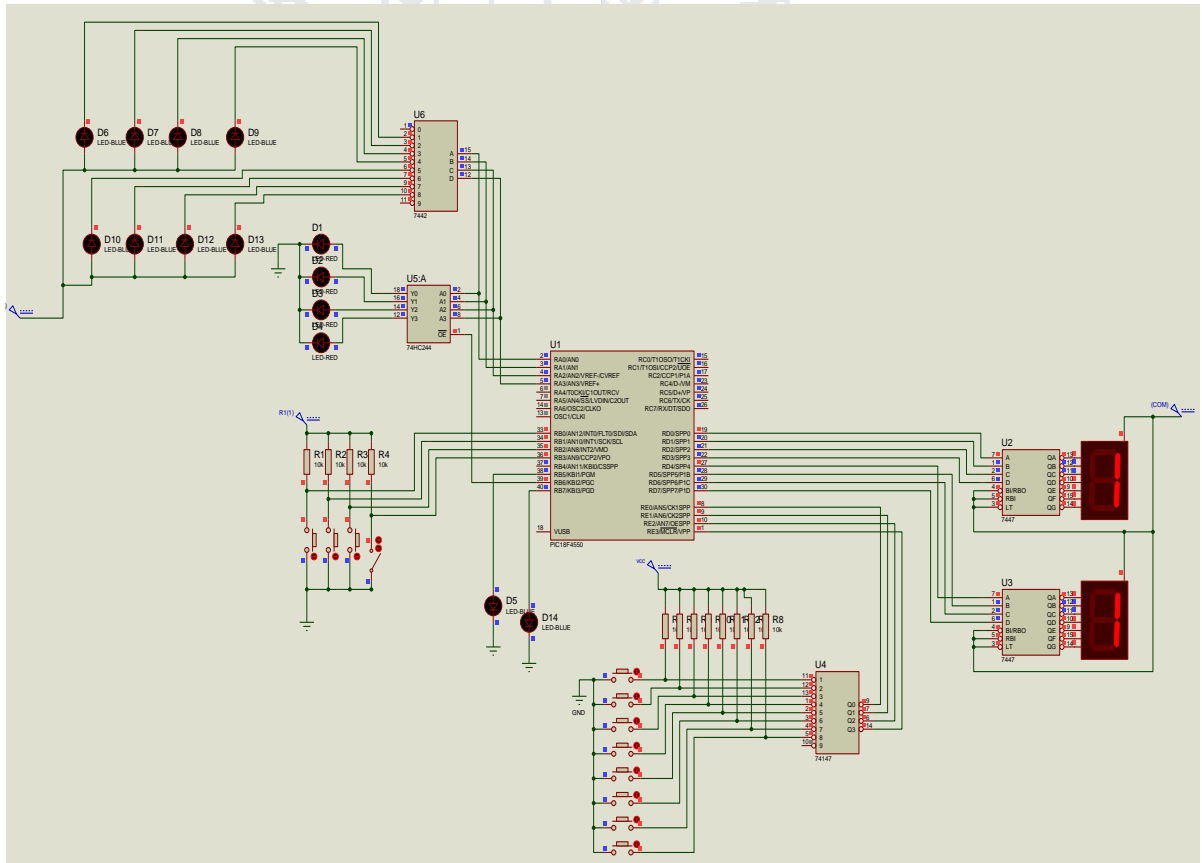


Figura N° 64: Circuito de Control.

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Elaboracion de Placas

El diseño de las placas se desarrolló en programa EAGLE 7.2, en la figura 65 se muestra el desarrollo del circuito de control, el diseño de la placa de control es modular cada circuito integrado se encuentra separado las conexiones se realizan mediante cable flat.

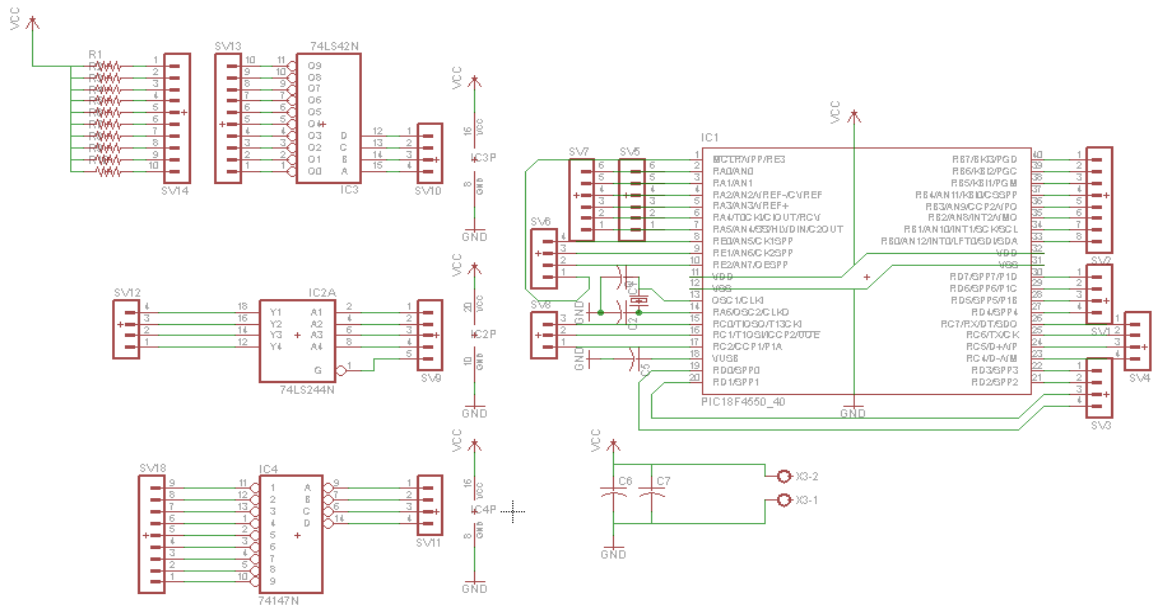


Figura N° 65: Esquemático circuito de control

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En la figura 66 se puede observar el esquema en pcb para quemado de placa

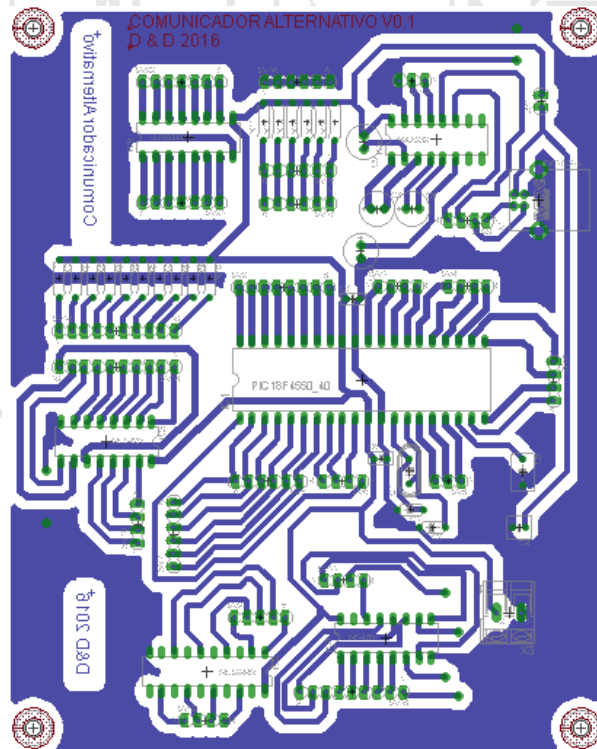


Figura N° 66: Circuito Impreso PCB

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Elaboracion de Placas electronicas

El proceso de elaboración de placas se desarrolló utilizando el método de **transferencia de tonner**, se realizan los siguientes pasos.

- Diseño de circuito PCB (printed circuit board).
- Impresión de circuito en papel couché (utilizando impresora láser).
- Preparación de la placa (corte placa, limpiado de placa).
- Grabado de la placa.
- Retocado de placa.
- Quemado de placa.
- Perforado de placa.
- Montaje de componentes.

En la figura 67, se muestra el acabado de la placa de control, placa display y placa audio, con sus conexiones utilizando cables flat.

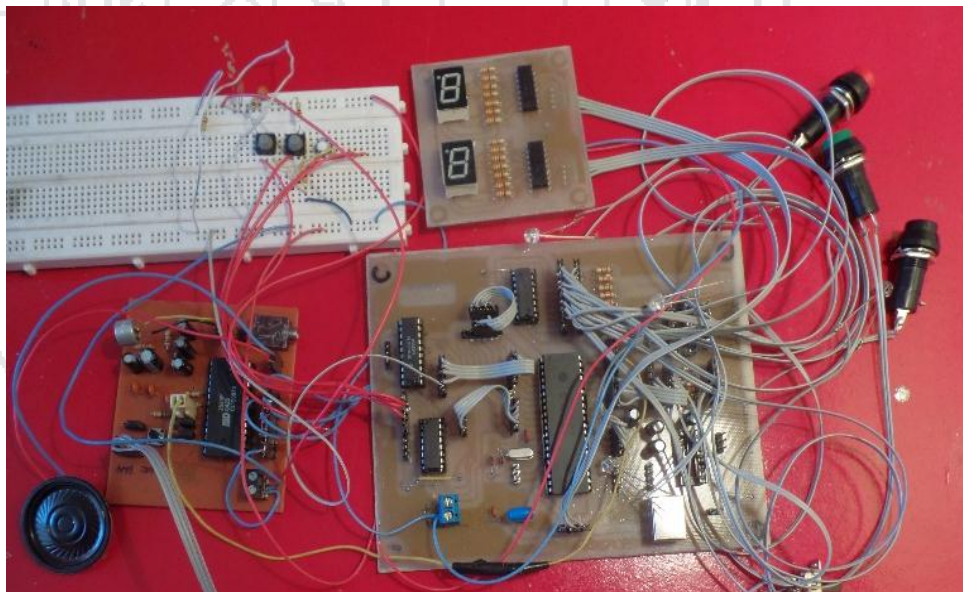
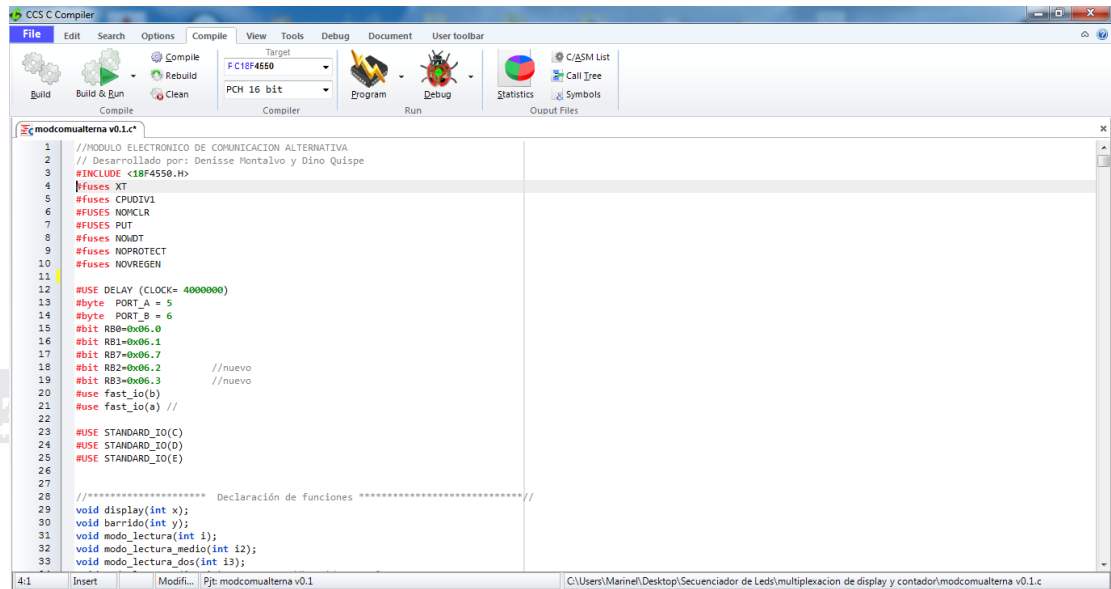


Figura N° 67: Placa Control de Modulo

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

2.2.8.3. Software

La programación del microcontrolador se desarrolló en lenguaje C, utilizando el programa PCWHD CCS C v5.008, en la figura 68 se muestra el software utilizado.



```

1 //MODULO ELECTRONICO DE COMUNICACION ALTERNATIVA
2 // Desarrollado por: Denisse Montalvo y Dino Quispe
3 #INCLUDE <18F4550.H>
4 #fuses XT
5 #fuses CPUDIV1
6 #FUSES NOWCLR
7 #FUSES PUT
8 #fuses NOWDT
9 #fuses NOPROTECT
10 #fuses NOVREGEN
11
12 #USE DELAY (CLOCK= 4000000)
13 #byte PORT_A = 5
14 #byte PORT_B = 6
15 #bit RB0=0x06.0
16 #bit RB1=0x06.1
17 #bit RB7=0x06.7
18 #bit RB2=0x06.2 //nuevo
19 #bit RB3=0x06.3 //nuevo
20 #use fast_io(b)
21 #use fast_io(a) //
22
23 #USE STANDARD_IO(C)
24 #USE STANDARD_IO(D)
25 #USE STANDARD_IO(E)
26
27
28 //***** Declaración de funciones *****/
29 void display(int x);
30 void barrido(int y);
31 void modo_lectura(int i);
32 void modo_lectura_medio(int i2);
33 void modo_lectura_dos(int i3);

```

Figura N° 68: Programa módulo electrónico

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

Programación del Microcontrolador

La herramienta utilizada para grabar el microcontrolador PIC 18F4550 es el grabador PICKit2 ver figura 68 perteneciente a la empresa microchip, en la figura 69 se muestra la descripción de los pines del grabador PICKit2; el pin 1 Vpp (grabador) se conecta al pin 1 Vpp (microcontrolador), el pin 2 Vdd target (grabador) se conecta al pin 11 Vdd (microcontrolador), el pin 3 Vss (grabador) se conecta al pin 12 Vss (microcontrolador), el pin 4 ICSPDAT/PGD (grabador) se conecta al pin 40 PGD (microcontrolador), el pin 4 ICSPCLK/PGC (grabador) se conecta al pin 39 PGC (microcontrolador), no se conecta el pin 6 del grabador.

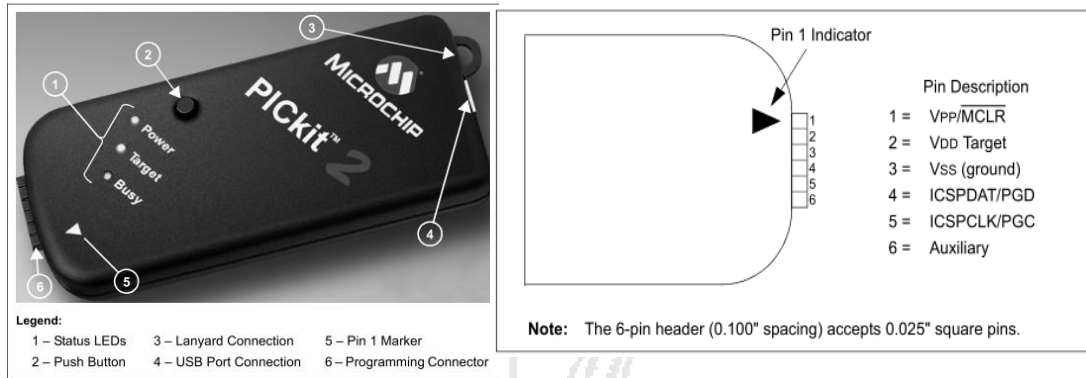


Figura N° 69: Grabador PICkit 2

Fuente: Pickit 2, User guide

Figura N° 70: Conexiones Grabador PICkit 2

Fuente: Pickit 2, User guide

Al realizar la compilación del programa este genera varios archivos, para programar el microcontrolador 18f4550 utilizando el PICkit2 seleccionamos el archivo con extensión **.hex**.

2.2.8.4. Ensamblaje Modulo Electrónico

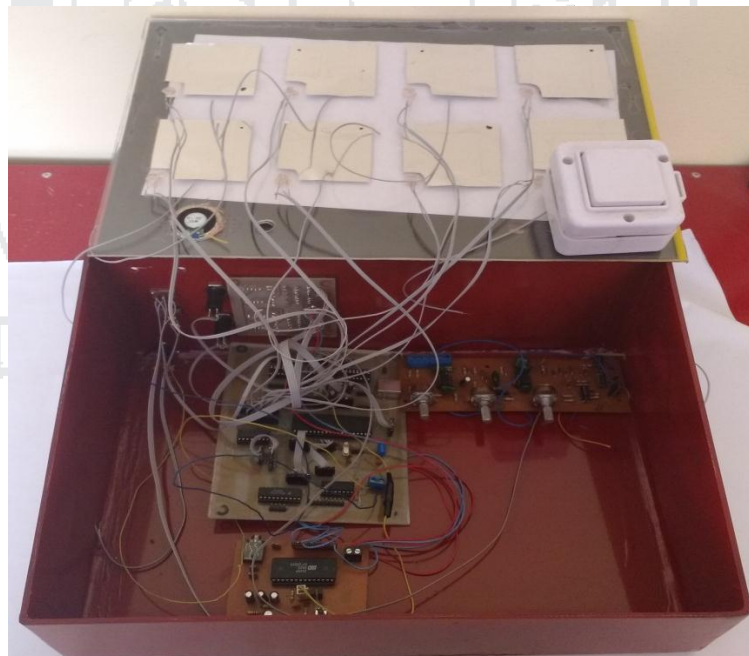


Figura N° 71: Proceso de Ensamblado de Modulo

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

En la figura 71 se muestra el ensamblaje del módulo, para los sensores capacitivos se utilizó papel metálico del tamaño de los pictogramas para que se comporte como botones táctiles capacitivos, en la figura 72 ,73 se muestra el acabado del módulo electrónico de comunicación alternativa.



Figura N° 72: Módulo Electrónico vista superior

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe



Figura N° 73: Módulo Electrónico vista frontal

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

2.3. Glosario de términos básicos

Ayudas Técnicas.- Se trata de cualquier producto (incluyendo dispositivos, equipamiento, instrumentos, tecnología y software), fabricado especialmente, o disponible en el mercado, para prevenir, compensar, controlar, mitigar o neutralizar deficiencias, limitaciones de la actividad o restricciones en la participación.

Circuito Integrado. En la electrónica, un circuito integrado es una combinación de elementos de un circuito que están miniaturizados y que forman parte de un mismo chip o soporte. La noción, por lo tanto, también se utiliza como sinónimo de chip o microchip.

Comunicación.- La comunicación es una de las habilidades básicas de los seres vivos para su desarrollo y evolución. En el caso de los seres humanos, la comunicación es el proceso por el que una persona formula y envía un mensaje a otra, la cual lo recibe, lo descifra y lo procesa.

Parálisis Espástica: es el tipo de parálisis más frecuente, pues muchos de los pacientes con una lesión en la corteza cerebral presentan espasticidad; se da básicamente por tener dificultades al realizar una acción, suelen ser muy tensos en sus movimientos musculares, la causa de esto es por una lesión de la corteza cerebral, que afecta los centros motores.

Señal de Audio. Una señal de audio es una señal analógica eléctricamente exacta a una señal sonora; normalmente está acotada al rango de frecuencias audibles por los seres humanos, que está aproximadamente entre los 20 y los 20.000 Hz (el equivalente, casi exacto a 10 octavas).

Sistemas aumentativos de comunicación.- Complementan el lenguaje oral cuando, por sí sólo, no es suficiente para entablar una comunicación efectiva con el entorno.

Sistemas alternativos de comunicación.- Sustituyen al lenguaje oral cuando éste no es comprensible o está ausente.

Sistemas pictográficos.-Un sistema pictográfico es la representación del lenguaje mediante dibujos, fotos o imágenes.

Tablero de Comunicación.- Es un soporte en el que están organizados aquellos elementos que utilizamos para comunicarnos: pictogramas, letras, sílabas, etc.

Voz digitalizada. Es la voz previamente grabada para integrarla en el comunicador. Cada una de las casillas del comunicador, que generalmente son una palabra o gráfico, al ser pulsada activa el correspondiente archivo de sonido, emitiéndose la palabra deseada.

Voz sintetizada. Es aquella que crea el ordenador a partir de algoritmos de programación. Las casillas de un comunicador con voz sintetizada, representan el alfabeto (aunque algunas pueden presentar palabras o incluso frases), y el usuario, irá pulsando las diferentes casillas hasta formar los mensajes que desee enviar, los cuales se escucharán al ser seleccionados.

2.4. Hipótesis de la investigación

2.4.1. Hipótesis General:

El uso del módulo electrónico mejora la comunicación alternativa de los niños con parálisis cerebral del CEBE “Niño Jesús de Praga” Puno

2.4.2. Hipótesis Específicos:

La situación actual de la comunicación alternativa de los niños que presentan parálisis cerebral con su entorno es deficiente, utilizando el módulo electrónico mejora.

El módulo electrónico mejora al tablero de comunicación no electrónica, teniendo como ventajas un mejor tiempo de respuesta, facilidad de reconocimiento de pictogramas, voz digitalizada por mensaje.

2.5. Operacionalización de variables

2.5.1. Variable Independiente

- Módulo Electrónico.

2.5.1.1. Dimensión 1: Diseño de Modulo

2.5.1.1.1. Indicadores:

- Dimensiones.
- Acceso Directo.
- Acceso Indirecto.
- Resistente.
- Facilidad de cambio pictogramas.
- Portabilidad.
- Sonido.
- Seguridad.

2.5.1.2. Dimensión 2: Diseño de Software y Hardware

2.5.1.2.1. Indicadores

- Teclado Táctil.
- Barrido Secuencial de Pictogramas.
- Velocidad de Barrido.
- Mensaje de voz por pictograma.
- Mensajes Regrabables.

2.5.2. Variable Dependiente

- Comunicación Alternativa.

2.5.2.1. Dimensión 1: Situación Actual.

2.5.2.1.1. Indicadores:

- Tipos de Parálisis Cerebral.
- Trastornos Asociados.
- Reconocimiento de animales.
- Reconocimiento de Colores.
- Reconocimiento de Frutas.
- Reconocimiento de Alimentos.
- Reconocimiento de Bebidas.
- Reconocimiento de Juguetes.
- Reconocimiento de acciones rutinarias.
- Reconocimiento de estado de animo.

2.5.2.2. Dimensión 2: Tableros de Comunicación

2.5.2.2.1. Indicadores:

- Facilidad de Reconocimiento de Pictogramas.
- Tiempo de respuesta reconocimiento de Pictograma.
- Comprensión Voz digitalizada.
- Iluminación Led por Pictograma.
- Motivación.

2.5.3. Variable Interviniente

- Discapacidad Motora, Discapacidad Cognitiva



DISEÑO METODOLÓGICO DE INVESTIGACIÓN

3.1. Tipo y diseño de investigación

3.1.1. Tipo de investigación

Según el propósito de investigación corresponde al tipo aplicado y según al criterio “estrategias de investigación”, es una investigación experimental. Estos tipos de Investigación se deben explicar en qué consisten y cuáles son las razones, basándose en fuentes confiables (Charaja, 2011).

3.1.2. Diseño de investigación

De acuerdo a Sampieri (2006) los diseños cuasiexperimentales manipulan deliberadamente al menos una variable independiente para observar su efecto y relación con una o más variables dependientes, sólo que difieren de los experimentos en el grado de confiabilidad que se pueda tener sobre la equivalencia inicial en los grupos, puesto que son grupos intactos.

Se utilizara el diseño cuasiexperimental de un solo grupo con una serie de varias prepruebas, antes de aplicarse el experimento, y con una serie de varias pospruebas, después de aplicarse el experimento, y con algunas variables extrañas controladas (Charaja, 2011).

$$O_1, O_2, O_3 - G - (x) \rightarrow O_4, O_5, O_6$$

Dónde:

O = Prueba

G = Grupo de investigación

(x) = Experimento

3.2. Población y muestra de investigación

3.2.1. Población de la investigación

Se considera como población a 7 niños con parálisis cerebral del Centro Educativo Básica Especial “Niño Jesús de Praga” de la ciudad de Puno.

3.2.2. Muestra de la investigación

- La muestra es igual a la población por ser de tamaño reducido.

3.3. Ubicación y descripción de la población

3.3.1. Ubicación de la población

El presente proyecto de investigación se aplica en el Centro de Educación Básica Especial “Niño Jesús de Praga” ubicado en la Av. Ejército N° 670, Chanu Chanu perteneciente al distrito de Puno, provincia de Puno, departamento de Puno.

3.3.2. Descripción de la población

La población de la investigación son niños con parálisis cerebral que presentan limitación de para hablar o comunicarse (no se entiende su habla).

3.4. Material Experimental

- Software para el diseño, forma y dimensiones del módulo electrónico.
- Maquetas del módulo electrónico.
- Software para el diseño de los circuitos electrónicos, programación del microcontrolador.
- Componentes para implementar el Modulo Electrónico.

3.5. Técnicas e instrumentos para recolectar información

Técnicas	Instrumentos
1. Observación	1. Cuadro de Registros

Tabla N° 17: Técnicas e instrumentos

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

3.6. Técnicas para el procesamiento y análisis de datos

- El diseño del módulo se realizó mediante Observación por ser un método fiable, según la comunicación alternativa actual que presenta los niños.
- Las pruebas del uso del módulo electrónico se realizó mediante Observación por ser un método fiable.

3.7. Procedimiento del experimento

Primero.- Se presentó una solicitud a la dirección del Centro de Educación Básica Especial “Niño Jesús de Praga” – Puno, para que se autorice la realización de la Investigación, adjuntando un oficio emitido por la dirección de investigación de la facultad, que avale la investigación.

Segundo.- Se coordinó con el director y con los docentes para realizar la investigación. En cuanto al director se le informo acerca de los pormenores de la investigación, en tanto que a los docentes se les explico cómo se quiere que colaboren en el trabajo de investigación. Además se les brindo las informaciones que sean necesarias (presentación del proyecto de investigación a los docentes).

Tercero.- Se identificó los niños con parálisis cerebral que tengan la necesidad de utilizar el modulo electrónico para comunicarse.

Cuarto.- Se realizará las siguientes pruebas iniciales.

- O1.- Se observó la situación actual de la comunicación alternativa empleada por los niños que presentan parálisis cerebral con deficiencia del habla.
- O2.- Se observó los requerimientos para desarrollar el modulo electrónico tomando en cuenta trastornos asociados a la parálisis cerebral (discapacidad motora, discapacidad cognitiva), utilizando maquetas se definirá las características apropiadas como la forma, material, dimensiones de teclas,

espacio entre teclas, calidad de sonido, resistencia a golpes, pictogramas modificables, adaptabilidad, costo.

- O3.- Mediante el uso del tablero de comunicación se verifica la expresión de sentimientos; reconocimiento de objetos cotidianos; reconocimientos de colores, formas, animales; reconocimiento de personas familiares, reconocimiento de acciones (comer, ir al baño, etc.), reconocimiento de estado de ánimos. Se tomara en cuenta el tiempo de respuesta que se demora el niño para ubicar las acciones mencionadas, la distracción del niño, la respuesta de atención de la persona en su entorno.

Quinto.- Según las pruebas realizadas se diseña e implementa el modulo siguiendo los siguientes pasos:

- Diseño ergonómico de modulo
- Diseño estético de modulo
- Selección de Componentes Electrónicos
- Diseño del circuito de control, audio
- Diagrama de Flujo y Código de Programa
- Implementación del Modulo

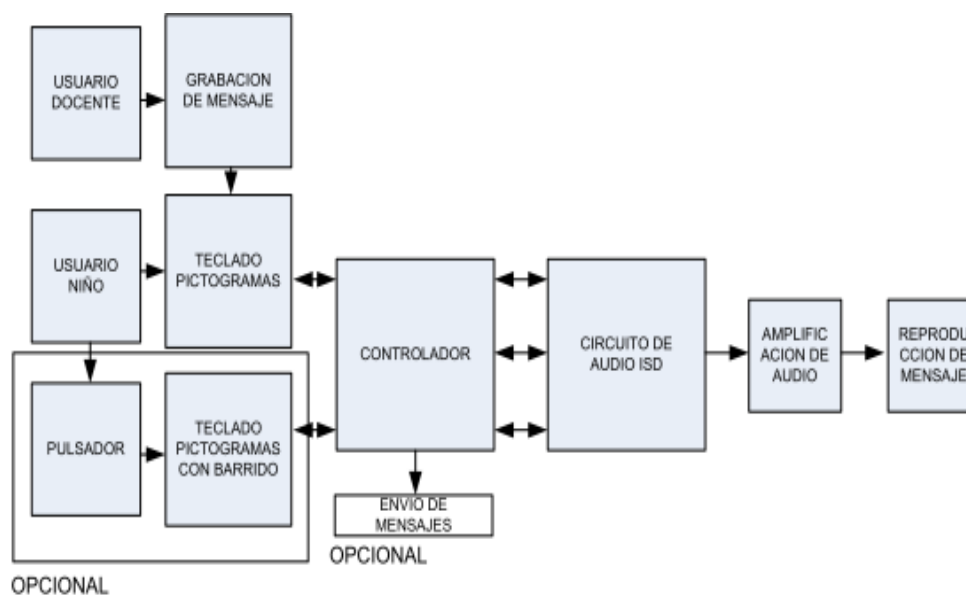


Figura N° 74: Diagrama de Bloques de Modulo Electrónico

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

Sexto.- Se realizó las siguientes pruebas utilizando el módulo electrónico con el grupo de niños con parálisis cerebral del CEBE Niño Jesús de Praga – Puno, mediante la observación se verifica las ventajas del módulo electrónico con respecto al uso de los tableros de comunicación.

- O4.- Se observa la comunicación alternativa de niños que presentan parálisis cerebral con deficiencia del habla.
- O5.- Utilizando el modulo electrónico se verifica que las características sean las apropiadas para su uso como la forma, material, dimensiones de teclas, espacio entre teclas, calidad de sonido, resistencia a golpes, pictogramas modificables, adaptabilidad, costo.
- O6.- Mediante el uso módulo electrónico se verifica la expresión de sentimientos; reconocimiento de objetos cotidianos; reconocimientos de colores, formas, animales; reconocimiento de personas familiares, reconocimiento de acciones (comer, ir al baño, etc.), reconocimiento de estado de ánimos. Se tomara en cuenta el tiempo de respuesta que se demora el niño para ubicar las

acciones mencionadas, la distracción del niño, la respuesta de atención de la persona en su entorno.

Séptimo.- Terminado las pruebas de uso del módulo electrónico, se realiza una encuesta a los docentes, referente a los beneficios que tiene con respecto a los tableros de comunicación.

3.8. Plan de tratamiento de los datos

- Se tabulan y organizan los datos según los indicadores que se determinaron para la presente investigación, utilizando métodos estadísticos.
- Se utilizara el software SPSS (software estadístico).

3.9. Diseño estadístico para la prueba de Hipótesis

Se aplicara la prueba T student de muestras relacionadas, es una prueba estadística que compara las medias de un mismo grupo y calcula las diferencias entre la primera y la segunda medición. Se suele conocer como prueba “Ex – Post” (antes y después).



ANÁLISIS, E INTERPRETACIÓN DE RESULTADOS DE LA INVESTIGACIÓN

4. Prueba de Hipótesis

Según Charaja (2011); una prueba de hipótesis tiene por finalidad comprobar estadísticamente la verdad de la hipótesis planteada. La prueba estadística significa que los datos recogidos concuerdan con la Hipótesis Planteada, de lo contrario se debe asumir que la hipótesis no es verdadera.

En nuestro caso utilizaremos la prueba T student, por que la población es $> a 30$, el tratamiento de datos lo realizamos utilizando el software IBM SPSS (software estadístico).

4.1 Dimensión 1: Situación Actual Comunicación Alternativa

Esta capacidad se mide en base al vocabulario que presentan los niños, identificando cada pictograma que les pregunta el docente.

Los indicadores de esta dimensión son:

- Reconocimiento de Animales.
- Reconocimiento de Colores.
- Reconocimiento de Frutas.
- Reconocimiento de Alimentos.
- Reconocimiento de Bebidas.
- Reconocimiento de Juguetes.
- Reconocimiento de Acciones rutinarias.

- Reconocimiento de estado de animo.

a) Se define H_0 como hipótesis nula y H_1 como hipótesis alterna donde:

H_0 = **No hay diferencia significativa** entre la comunicación alternativa antes y después del módulo.

H_1 = **Hay una diferencia significativa** entre la comunicación alternativa antes y después del módulo.

b) Se define el nivel de significancia $\text{Alfa}=0.05$ (5%); viene a ser el margen de error que estamos dispuestos a correr al realizar nuestra prueba, lo que quiere decir que el nivel de confiabilidad es del 95%.

c) Se selecciona la Prueba T student de dos muestras relacionadas

d) Calculo de P – Valor (Normalidad)

Criterios para determinar Normalidad

P – valor \Rightarrow alfa aceptar **H_0** = Los datos tienen una distribución normal

P – valor $<$ alfa aceptar **H_1** = Los datos no tienen una distribución normal

La muestra es 7 niños menor a 30, por lo tanto se elige los datos de Chapiro Wilk (muestras pequeñas, menor a 30 individuos) de la tabla 18, los datos los obtuvimos del software SPSS

	Kolmogorov-Smirnov ^a			Shapiro-Wilk		
	Estadístico	gl	Sig.	Estadístico	gl	Sig.
Reconocimiento Pictograma	,194	7	,200*	,928	7	,534
Reconocimiento Pictograma Modulo	,259	7	,171	,864	7	,164

*. Este es un límite inferior de la significación verdadera.

a. Corrección de la significación de Lilliefors

Tabla N° 18: Pruebas de normalidad

Fuente: software SPSS

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En la tabla 19, Se compara los datos obtenidos mediante software SPCC tabla 18

NORMALIDAD		
P – Valor (Comunicación alternativa antes) = 0.534	>	Alfa = 0.05
P – Valor (Comunicación alternativa antes) = 0.164	>	Alfa = 0.05
CONCLUSION: Los datos del peso provienen de una distribución normal		

Tabla N° 19: Conclusión de normalidad.

Fuente: software SPSS

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

e) Contraste de hipótesis

Según la tabla 20 la media de la comunicación alternativa en los niños antes del uso del módulo (reconocimiento pictograma tablero) es 35,7, después del uso del módulo es 47.9.

Si la probabilidad obtenida $P - \text{valor} \leq \alpha$, rechace H_0 (Se acepta H_1)

Si la probabilidad obtenida $P - \text{valor} > \alpha$, no rechace H_0 , (Se acepta H_0)

Según la tabla 21. La significancia bilateral es 0,000 siendo $< \alpha$, por lo que decimos que $P - \text{valor} \leq \alpha$; por lo tanto en el presente proyecto se acepta H_1

Existe una diferencia significativa en la comunicación alternativa antes y después de usar el módulo. **Por lo tanto se concluye que el uso del módulo electrónico mejora la comunicación alternativa de los niños.**

	Media	N	Desviación típ.	Error típ. de la media
Reconocimiento Pa Pictograma Tablero	35,71	7	8,674	3,278
r 1 Reconocimiento Pictograma Modulo	47,29	7	8,674	3,278

Tabla N° 20: Estadísticos de muestras relacionadas.

Fuente: software SPSS

Elaborado por: Tesisistas Denisse Montalvo y Dino Quispe

		Diferencias relacionadas					t	gl	Sig. (bilateral)
		Media	Desviación típ.	Error típ. de la media	95% Intervalo de confianza para la diferencia				
					Inferior	Superior			
Par 1	Reconocimiento Pictograma Tablero - Reconocimiento Pictograma Modulo	-11,571	3,207	1,212	-14,54	-8,605	-9,546	6	0

Tabla N° 21: Prueba de Muestras Relacionadas.

Fuente: software SPSS

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

4.1 Dimensión 2: Tablero de Comunicación

Esta capacidad se mide mediante el uso del tablero de comunicación y el uso del módulo electrónico.

Los indicadores de esta dimensión son:

- Facilidad de Reconocimiento de Pictogramas.
- Tiempo de respuesta reconocimiento de pictogramas.
- Comprensión voz digitalizada.
- Facilidad de reconocimiento de pictogramas.
- Iluminación led por pictograma.
- Motivación.

a) Definimos H0 como hipótesis nula y H1 como hipótesis alterna donde:

- H0= **No hay diferencia significativa** entre el uso del tablero de comunicación no electrónico antes y modulo electrónico después.

- H_1 = **Hay una diferencia significativa** entre el uso del tablero de comunicación no electrónico antes y modulo electrónico después.
- b) Luego definimos el nivel de significancia $\text{Alfa}=0.05$ (5%); viene a ser el margen de error que estamos dispuestos a correr al realizar nuestra prueba, lo que quiere decir que el nivel de confiabilidad es del 95%.
- c) Se seleccionara la Prueba T student de dos muestras relacionadas.
- d) Calculo de P – Valor (Normalidad).

Criterios para determinar Normalidad

- **P – valor** => **alfa** aceptar **H_0** = Los datos tienen una distribución normal
- **P – valor** < **alfa** aceptar **H_1** = Los datos no tienen una distribución normal

Como nuestra muestra es 7 niños, menor a 30 elegimos los datos de Chapiro Wilk (muestras pequeñas, menor a 30 individuos) de la tabla 22, los datos los obtuvimos del software SPSS.

	Kolmogorov-Smirnov ^a			Shapiro-Wilk		
	Estadístico	gl	Sig.	Estadístico	gl	Sig.
tablero no electrónico	,237	7	,200*	,832	7	,083
modulo comunicador electrónico	,132	7	,200*	,970	7	,895

*. Este es un límite inferior de la significación verdadera.

a. Corrección de la significación de Lilliefors

Tabla N° 22: Pruebas de normalidad.

Fuente: software SPSS

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

En la tabla 23, se compara los datos de la tabla 22

NORMALIDAD		
P – Valor (Tablero de comunicación antes) = 0.083	>	Alfa = 0.05
P – Valor (Modulo electrónico después) = 0.895	>	Alfa = 0.05
CONCLUSION:		
Los datos del peso provienen de una distribución normal		

Tabla N° 23: Conclusión de normalidad.

Fuente: software SPSS

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

e) Contraste de hipótesis

Según la tabla 24 la media del uso de tablero de comunicación no electrónico es 14,6 antes, con el uso del módulo comunicación electrónico es 17.81 después.

- Si la probabilidad obtenida P – valor \leq alfa , rechace H_0 (Se acepta H_1).
- Si la probabilidad obtenia P – valor $>$ alfa, no rechace H_0 , (Se acepta H_0).

Según la tabla 25. La significancia bilateral es 0,004 siendo $<$ a Alfa, por lo que decimos que P – valor \leq alfa; por lo tanto en el presente proyecto se acepta H_1 .

Existe una hay una diferencia significativa en el uso del módulo comunicación electrónico (después) y el tablero de comunicación no electrónico (antes) **Por lo tanto se concluye que el uso del módulo comunicación electrónico tiene más ventajas en el uso que el tablero de comunicación no electrónico.**

Estadísticos de muestras relacionadas

		Media	N	Desviación típ.	Error típ. de la media
Par 1	tablero no electrónico	14,86	7	2,478	,937
	modulo comunicador electrónico	18,71	7	3,638	1,375

Tabla N° 24: Estadísticos de muestras relacionadas.

Fuente: software SPSS

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

		Diferencias relacionadas				t	gl	Sig. (bilateral)	
		Media	Desviación típ.	Error típ. de la media	95% Intervalo de confianza para la diferencia				
					Inferior				Superior
Par 1	tablero no electrónico - modulo comunicador electrónico	3,857	2,268	0,857	-5,954	-1,76	-4,5	6	0

Tabla N° 25: Prueba de Muestras Relacionadas

Fuente: software SPSS

Elaborado por: Tesistas Denisse Montalvo y Dino Quispe

CONCLUSIONES

Primero: El diseño del módulo electrónico de comunicación alternativa se realiza observando las necesidades, informe psicopedagógico, informe psicológico de los niños con parálisis cerebral del CEBE – Puno, mediante sesiones de trabajo utilizando tablero de comunicación no electrónico con el docente; con el fin de definir los componentes que va tener el modulo (dimensiones, modos de operación) que resulten adecuados, el modulo posee selección directa y selección indirecta mediante pulsador externo (barrido de leds, selección por tiempo de espera), la selección de operación del módulo depende de las habilidades, capacidades que posee cada niño; en caso que la capacidad de movimiento sea muy limitada se debe utilizar selección indirecta a su vez utilizar el mejor soporte para el pulsador externo, los pictogramas son intercambiables, cada pictograma emite un mensaje el cual es regrabable, la selección del vocabulario, pictogramas depende de progreso que presenta cada niño; todas estas características **facilitan el proceso de aprendizaje de cada niño mejorando su comunicación con su entorno.**

Segundo: Mediante sesiones con la docente y los niños con parálisis cerebral del CEBE “Niño Jesús de Praga” - Puno (promedio de edad 7 años); se observa que la comunicación de los niños es mediante gestos, señas; poco uso de tableros de comunicación no electrónicos, en las sesiones iniciales con la docente se utilizó el sistema de comunicación por intercambio de imágenes PECS, posteriormente utilizando la comunicación mediante pictogramas con el uso tableros de comunicación no electrónicos se obtiene las dimensiones, características para el desarrollo del módulo electrónico. Con el uso de las tecnologías de ayuda de comunicación alternativa se mide la comunicación de los niños mediante el acierto de pictogramas entre la interacción

docente – niño, utilizando el tablero de comunicación no electrónico la media de aciertos de un total 8 pictogramas de los 7 niños usuarios es de 35,7 (dato tabulado usando programa estadístico SPSS), haciendo el uso del módulo electrónico la media de aciertos de un total de 8 pictogramas de los 7 niños usuarios es de 47,9 (dato tabulado usando programa estadístico SPSS), **por lo tanto se concluye que utilizando el módulo electrónico, la comunicación alternativa de los niños que presentan parálisis cerebral mejora.**

Tercero: Las ventajas que presenta el módulo electrónico con respecto al uso del tablero de comunicación no electrónico se midieron según los siguientes indicadores: el tiempo de respuesta de reconocimiento de pictograma, facilidad de reconocimiento de pictograma, comprensión de voz digitalizada, comprensión de iluminación leds, motivación; este último indicador se midió de acuerdo al tiempo de uso del módulo; se utilizó la técnica de observación haciendo uso de cuadro de registros, la media del uso del tablero de comunicación antes del módulo fue 14,6 (dato tabulado usando programa estadístico SPSS) y utilizando el módulo electrónico de comunicación alternativa fue de 17,81 (dato tabulado usando programa estadístico SPSS), **por lo tanto se concluye que el módulo de comunicación alternativa mejora y posee mayor ventajas al uso de tableros de comunicación no electrónico.**

RECOMENDACIONES

Primero: Las tecnologías de ayuda para la comunicación alternativa como el uso de los tableros de comunicación no electrónicos, **modulo electrónico de comunicación alternativa** son un medio necesario para que los niños con parálisis cerebral del CEBE – PUNO, puedan aprender nuevas palabras (aumentar su vocabulario), desarrollar sus capacidades, comunicarse e interactuar con el mundo que les rodea, no obstante, el proceso de rehabilitación, enseñanza por parte docente y padres de familia debe ser en **forma continua.**

Segundo: Para impulsar el uso del módulo de comunicación alternativa es lograr que el niño con deficiencia del habla, se encuentren motivado con ganas de aprender y comunicarse; también contar con interlocutores que sepan enseñarle (utilizar los pictogramas adecuados), entenderle y quieran escucharle.

Tercero: El módulo de comunicación alternativa puede ser utilizado por diferentes usuarios como: niños con habilidades diferentes (síndrome de Down, trastorno del espectro autista, retardo mental leve), para los niños en mención el modulo funcionaria como un comunicador alternativo - aumentativo, utilizado como un espacio interactivo de aprendizaje y comunicación con la guía de personal docente.

Cuarto: En el Perú según las encuestas del INEI 2012 sobre discapacidad, 262 mil personas presentan limitaciones de forma permanente para hablar o comunicarse y solo el 0.1% utiliza un aparato de comunicación alternativa, se debe fomentar el uso de tecnologías de ayuda para la comunicación alternativa, de tal forma que más niños y personas adquieran este tipo de productos.

BIBLIOGRAFIA:

- BASIL C, SORO. E, ROSSEL C. (1998): Sistemas de signos y ayudas técnicas para la comunicación aumentativa y la escritura: principios teóricos y aplicaciones, Barcelona, Masson
- CALVOPIÑA A. y CHICAIZA V. (2006). Construcción de un tablero electrónico utilizando las técnicas de comunicación alternativa aumentativa CAA para niños con parálisis cerebral y/o retardo mental de grado leve o moderado. (Tesis de Pregrado). Escuela Politécnica Nacional, Ecuador
- CIEZA J. y Otros, Módulo de comunicación y entrenamiento RIMAY para personas con discapacidad motora del habla. V Congreso Iberoamericano SOCOTE - Soporte del Conocimiento con la Tecnología, 2013
- CHARAJA F. (2011): El Mapic en la metodología de Investigación (2da ed). Puno: Sagitario Impresores
- CEPAT - IMSERSO. (n.d.).Catálogo de pulsadores, soportes y otras adaptaciones. http://www.ceapat.es/InterPresent2/groups/imserso/documents/binario/catalogo_defabricaciones.pdf
- CIRCUITS TODAY (n.d.). 555 Timer – A Complete Basic Guide. Recuperado de: <http://www.circuitstoday.com/555-timer>
- DEL BARRIO, J. y Otros, (2006): Síndromes y apoyos. Panorámica desde la ciencia y desde las asociaciones, Madrid: FEAPS.

DELGADO C. (2012): Mi primer comunicador de pictogramas. CEAPAT – IMSERSO, Madrid.

DISCAPNET (n.d.). Parálisis Cerebral Recuperado de:

<http://salud.discapnet.es/Castellano/Salud/Enfermedades/EnfermedadesDiscapacitantes/P/Paralisis%20cerebral/Paginas/Descripcion.aspx>

ELECTRONICA ESTUDIO (n.d.). Que es un microcontrolador. Recuperado de:

<http://www.electronicaestudio.com/microcontrolador.htm>

FERNANDEZ A. y Otros, Generador Sc@ut: Sistema de Creación de Comunicadores Personalizados para la Integración. Revista Iberoamericana de Tecnologías del Aprendizaje IEEE-RITA, 2009

FAIRCHILD SEMICONDUCTOR™ (2000). Datasheet DM7442A BCD to decimal decoder. http://pdf.datasheetcatalog.com/datasheets/50/231802_DS.pdf

FACULTAD UNER DE INGENIERIA (n.d.). Cátedra de Electrónica Digital. http://bioingenieria.edu.ar/academica/catedras/electronica_digital/

GONZALES T. y otros, Atención educativa a las personas con parálisis cerebral y discapacidades afines. *Confederación Aspace*: 15, 2002

GARCIA F. (2013). Aportaciones didácticas de un tablero digital para personas con dificultades de competencia comunicativa. (Tesis de doctorado). Universidad Santiago de Compostela, España.

HERNANDEZ SAMPIERI R. y Otros. (2006): Metodología de Investigación (4da ed). Colombia: McGRAW-HILL.

- LAZARIDIS G. (2008). How Touch Buttons work, pcbheaven. Recuperado de:
http://pcbheaven.com/wikipages/How_a_Touch_Button_works/
- MICROCHIP (2009). Data Sheet PIC18F2455/2550/4455/4550. Recuperado de:
<http://ww1.microchip.com/downloads/en/DeviceDoc/39632e.pdf>
- MICROCHIP (2008). mTouch™ Sensing Solution User's Guide. Recuperado de:
http://www.microchip.com/stellent/groups/picmicro_sg/documents/devedoc/en534865.pdf
- MICROCHIP (2006). PICkit™ 2 Microcontroller Programmer USER'S GUIDE.
<http://ww1.microchip.com/downloads/en/DeviceDoc/51553B.pdf>
- MICROPIC (2007). Display 7 segmentos. <http://www.micropic.es/mpblog/2007/07/>
- PINEDA C. (2012). Módulo de comunicación para niñas y niños que presentan parálisis cerebral con pérdida del habla. (Tesis de pregrado). Universidad Politécnica Salesiana, Ecuador.
- SOTO, F. y Otros, (2003): Tecnologías de ayuda en personas con trastornos de comunicación, Alcantud.
- SANTILLAN J. y TENTI M. (2011). Comunicador pictográfico de diseño libre, para comunicación alternativa aumentativa. Unidad de Investigación y desarrollo UNITEC - Universidad Nacional de la Plata, Argentina.
- TAMARIT J., Sistemas Alternativos de Comunicación en autismo: algo más que una alternativa. *Alternativas para la Comunicación*, 6: 3-5, 1988

TEXAS INSTRUMENTS (2015). Datasheet LM555 Timer. Recuperado de:
<http://www.ti.com/lit/ds/symlink/lm555.pdf>

TEXAS INSTRUMENTS (1988). Datasheet DM7447A BCD to 7-Segment Decoders / Drivers. Recuperado de: <http://www.ti.com/lit/ds/symlink/sn54ls47.pdf>

VON, A. Y MARTISEN, H. (1993): Introducción a la enseñanza de signos y al uso de ayudas técnicas para la comunicación, Madrid, Aprendizaje-Visor.

TEXAS INSTRUMENTS (2004). Datasheet SN 74147 10 line to 4 line priority encoders. Recuperado de: <http://www.ti.com/lit/ds/symlink/sn54148.pdf>

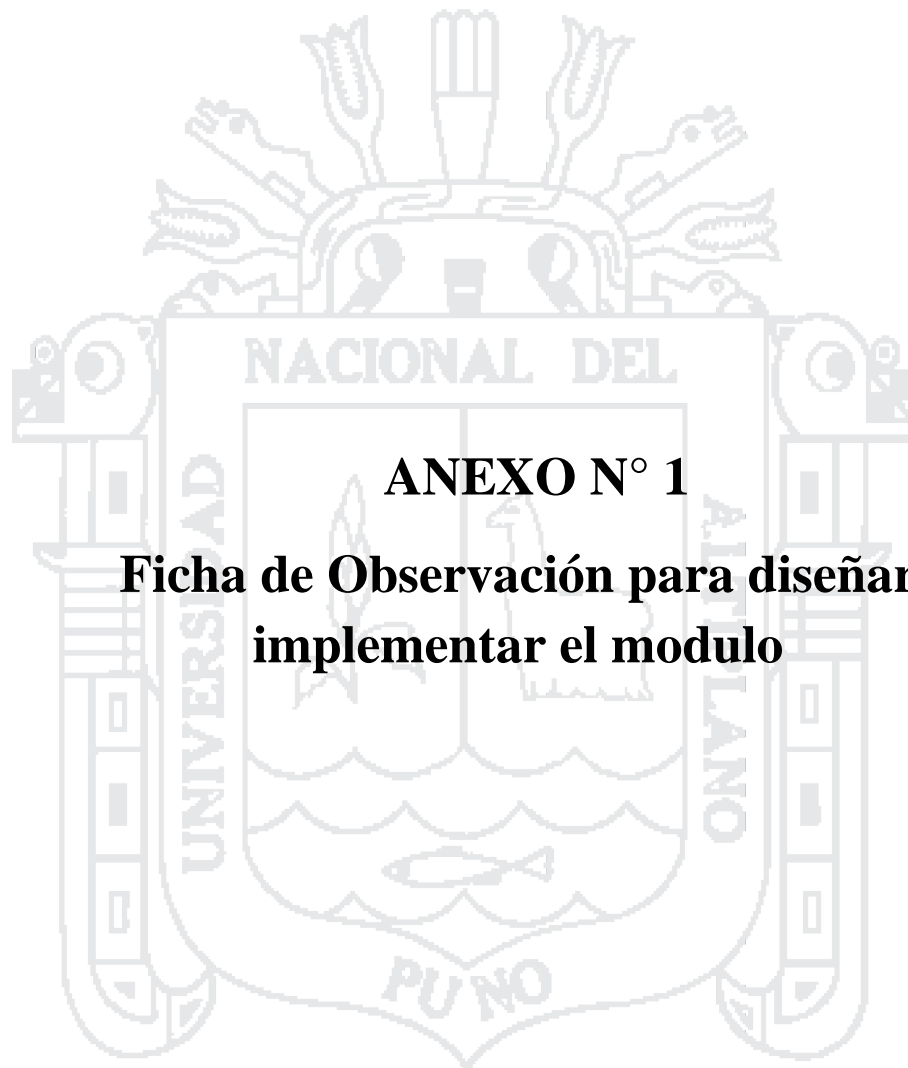
TEXAS INSTRUMENTS (2000). LM386 Low Voltage Audio Power Amplifier.
http://www.ee.ic.ac.uk/pcheung/teaching/DE1_EE/Labs/LM386.pdf

TEXAS INSTRUMENTS (2003). μ A7800 SERIES POSITIVE-VOLTAGE REGULATORS.
<https://www.sparkfun.com/datasheets/Components/LM7805.pdf>

TECNOLOGIA (n.d.). Que es un led. Recuperado de:
<http://www.areatecnologia.com/electronica/como-es-un-led.html>

WINBOND ELECTRONICS CORP (2003). Datasheet ISD 2560/75/90/120.
<http://www.experimentalistsanonymous.com/diy/Datasheets/ISD25xx.pdf>





ANEXO N° 1

Ficha de Observación para diseñar e implementar el modulo

**FICHA DE OBSERVACION PARA EL DISEÑO E IMPLEMENTACION
DEL MODULO ELECTRONICO**

CEBE: “NIÑO JESUS DE PRAGA” – PUNO Fecha: _____ Hora: _____

Niño: _____ Tipo Parálisis:

_____ Edad: _____

Docente:

Responsables:

Esta ficha es llenada por los responsables de la investigación, las preguntas de cada criterio se tomaron de la Revista “Mi Primer Comunicador Pictográfico” CEAPAT-IMSERSO.

1. PICTOGRAMAS Y ASPECTOS RELACIONADOS

CRITERIOS	ANOTACIONES
¿Qué tipo de pictogramas discrimina mejor: color, esquemáticos o blanco y negro? ¿Requeriría la utilización de pictogramas en alto contraste?	
¿Requiere usar fotografías? ¿Qué tamaño tendrían para una adecuada discriminación visual?	
¿Qué tamaño de casillas es adecuado según las funciones visuales del usuario?	
¿Necesita que la palabra escrita acompañe al pictograma? ¿La palabra escrita dificulta la percepción visual del mismo?	
¿El tiempo duración de grabación para	

<p>los mensajes que necesitamos para actividad comunicativa de la persona?</p>	
--	--

2. ACCESO Y MANEJO DEL COMUNICADOR

CRITERIOS	ANOTACIONES
<p>¿Podría realizar la pulsación utilizando sus miembros superiores?</p>	
<p>¿Podría realizar la pulsación sobre las casillas utilizando alguno de los dedos de la/s mano/s?</p>	
<p>¿Qué mano utilizaría? ¿Qué dedo? ¿Tiene amplitud de movimiento suficiente para llegar a todas las casillas del comunicador?</p>	
<p>Precisión: ¿Qué tamaño de casillas necesitaría para pulsar cómodamente? (a mayor superficie, menor n° de casillas)</p>	
<p>¿Tiene fuerza suficiente para presionar las casillas?</p>	
<p>¿Requiere el uso de carcasa o relieve entre las casillas para evitar pulsar las no deseadas?</p>	
<p>¿Con qué parte del cuerpo puede realizar un movimiento controlado y voluntario para accionar un pulsador?</p>	

3. ASPECTOS VISUALES

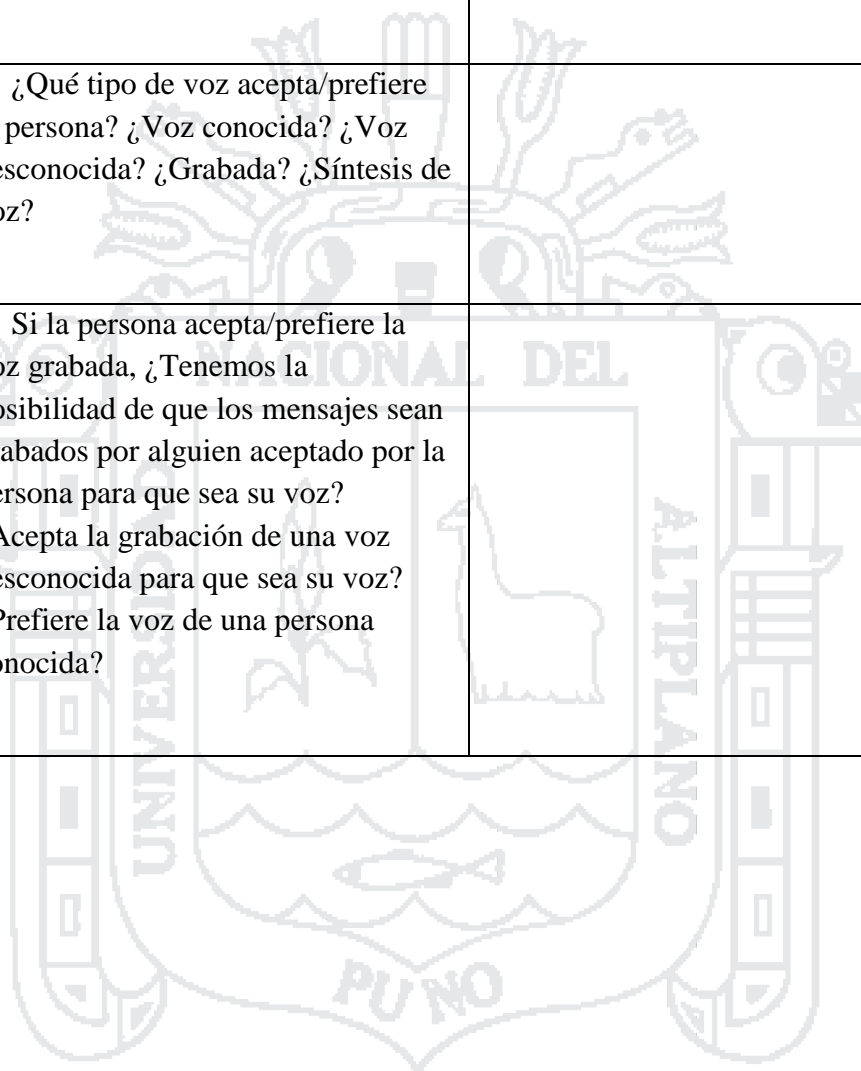
CRITERIOS	ANOTACIONES
¿Tendría dificultad en realizar un seguimiento visual?	
¿En qué posición debe ir el comunicador que la persona pueda acceder sin dificultad?	
¿A qué distancia puede discriminar los pictogramas sin dificultad? ¿En qué posición ha de colocarse el comunicado para que pueda verlo sin dificultad? (por ejemplo plano inclinado)	

4. ACCESO INDIRECTO

CRITERIOS	ANOTACIONES
¿Existirían dificultades para que la persona pudiera realizar un seguimiento visual de un barrido luminoso?	
¿Qué tipo de barrido sería el adecuado para la persona: luminoso, auditivo, ambos?	
¿Qué velocidad de barrido es la adecuada para que la persona pueda accionar el pulsador sin dificultad?	

5. ASPECTOS AUDITIVOS

CRITERIOS	ANOTACIONES
<p>¿La persona presenta deficiencia auditiva? ¿Usa audífono?</p>	
<p>¿Qué tipo de voz acepta/prefiere la persona? ¿Voz conocida? ¿Voz desconocida? ¿Grabada? ¿Síntesis de voz?</p>	
<p>Si la persona acepta/prefiere la voz grabada, ¿Tenemos la posibilidad de que los mensajes sean grabados por alguien aceptado por la persona para que sea su voz? ¿Acepta la grabación de una voz desconocida para que sea su voz? ¿Prefiere la voz de una persona conocida?</p>	





FICHA DE OBSERVACION PARA ANALIZAR EL ESTADO DE LA COMUNICACIÓN ALTERNATIVA

CEBE: “NIÑO JESUS DE PRAGA” – PUNO Fecha: _____ Hora: _____

Niño: _____ Tipo Parálisis: _____

_____ Edad: _____

Docente: _____

Responsables: _____

Esta ficha es llenada por los responsables de la investigación

1. Reconocimiento de Pictogramas

Se utilizaran 8 pictogramas de los ítems más conocidos en cada actividad, se debe seleccionar el tipo de selección directa o selección indirecta, anotar observaciones de ser necesario.

A. Tablero de Comunicación no electrónico

ACTIVIDAD	PICTOGRAMAS								TOTAL DE ACIERTOS
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Reconocimiento de Animales									
Reconocimiento de Frutas									
Reconocimiento de Alimentos									
Reconocimiento de Colores									
Reconocimiento de									

Bebidas									
Reconocimiento de Juguetes									
Reconocimiento de Acciones rutinarias									
Reconocimiento de Estados de animo									
OBSERVACIONES:									

B. Módulo Electrónico de Comunicación Alternativa

ACTIVIDAD	PICTOGRAMAS								TOTAL DE ACIERTOS
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Reconocimiento de Animales									
Reconocimiento de Frutas									
Reconocimiento de Alimentos									
Reconocimiento de Colores									
Reconocimiento de									

Bebidas									
Reconocimiento de Juguetes									
Reconocimiento de Acciones rutinarias									
Reconocimiento de Estados de animo									
OBSERVACIONES:									

2. Modulo Electrónico vs tablero de comunicación

2.1. Facilidad de Reconocimiento de Pictogramas

Se utilizaran 8 pictogramas “Reconocimiento de Animales”, se debe seleccionar el tipo de selección directa o selección indirecta, anotar observaciones de ser necesario.

A. Tablero de Comunicación no electrónico

ACTIVIDAD	PICTOGRAMAS								CANT.
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Facilidad Reconocimiento pictogramas									
Observaciones:									

B. Tablero de Comunicación no electrónico

ACTIVIDAD	PICTOGRAMAS								CANT.
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Facilidad Reconocimiento pictogramas									
Observaciones:									

2.2. Tiempo de Respuesta por Pictograma

Se utilizaran 8 pictogramas “**Reconocimiento de Animales**”, se debe seleccionar el tipo de selección directa o selección indirecta, anotar observaciones de ser necesario.

El promedio de tiempo será calificado de la siguiente manera:

Alto: 3 seg – 8 seg Medio: 10 seg – 20 seg Bajo: Mayor a 20 seg

A. Tablero de Comunicación no electrónico

ACTIVIDAD	PICTOGRAMAS								Tiem poSeg.
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Tiempo de Respuesta reconocimiento por pictograma									
Promedio de Tiempo:									
Observaciones:									

B. Tablero de Comunicación no electrónico

ACTIVIDAD	PICTOGRAMAS								Tiem poSeg.
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Tiempo de Respuesta reconocimiento por pictograma									
Promedio de Tiempo:									
Observaciones:									

2.3. Comprensión de Voz digitalizada

Se utilizaran 8 pictogramas “**Reconocimiento de Animales**”, se debe seleccionar el tipo de selección directa o selección indirecta, anotar observaciones de ser necesario, se considera si el niño necesita una voz familiar o una voz desconocida.

A. Módulo Electrónico

ACTIVIDAD	PICTOGRAMAS								CANT.
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Comprensión de voz digitalizada									
Observaciones:									

2.4. Iluminación Led por Pictograma

Se utilizaran 8 pictogramas “Reconocimiento de Animales”, se debe seleccionar el tipo de selección directa o selección indirecta, anotar observaciones de ser necesario.

B. Módulo Electrónico

ACTIVIDAD	PICTOGRAMAS								CANT.
	P 1	P 2	P 3	P 4	P 5	P 6	P 7	P 8	
Iluminación Led por pictograma									
Observaciones:									

2.5. Motivación

Se debe seleccionar el tipo de selección directa o selección indirecta, anotar observaciones de ser necesario.

El promedio de tiempo de uso será calificado de la siguiente manera:

Alto: Mayor a 1 hora Medio: 59 min – 15 min Bajo: Menor a 10 min

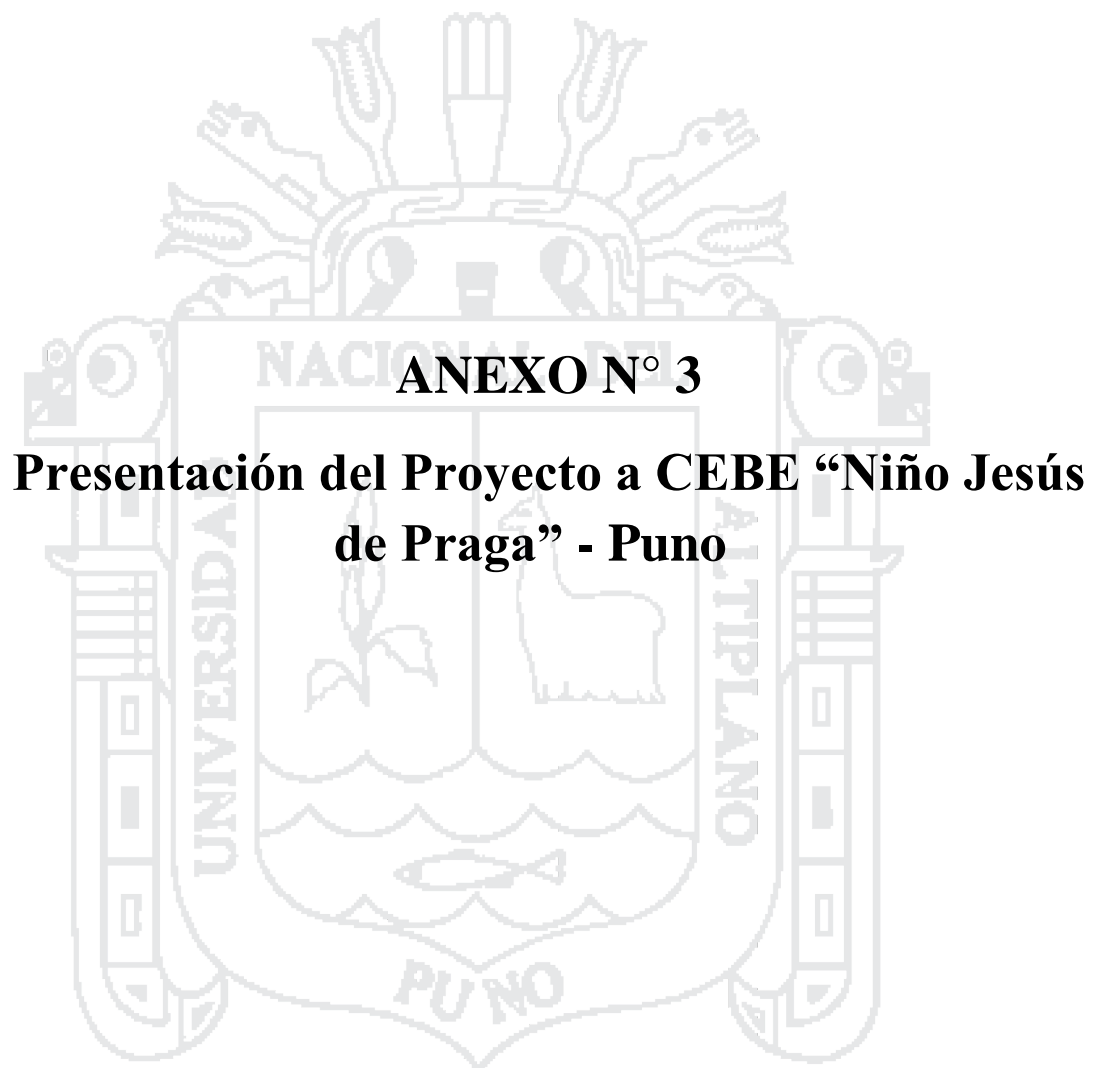
A. Tablero de Comunicación no electrónico

ACTIVIDAD	TIEMPO
Tiempo de Uso:	
Motivación:	
Observaciones:	

B. Módulo electrónico

ACTIVIDAD	TIEMPO
Tiempo de Uso:	
Motivación:	
Observaciones:	





PRESENTACION DE PROYECTO INSTITUCION EDUCATIVA BASICA ESPECIAL “NIÑO JESUS DE PRAGA” – PUNO



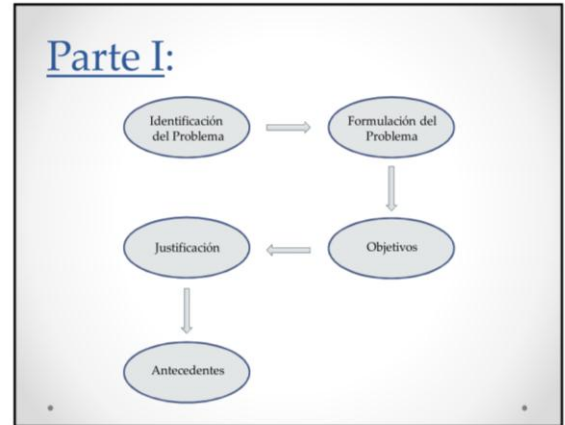
Se realiza la presentación del proyecto de investigación a los docentes del Centro de Educación Básica Especial “Niño Jesús de Praga” – Puno.



UNIVERSIDAD NACIONAL DEL ALTIPLANO
 ESCUELA PROFESIONAL DE INGENIERÍA ELECTRÓNICA

DISEÑO E IMPLEMENTACIÓN DE UN MÓDULO ELECTRÓNICO DE COMUNICACIÓN ALTERNATIVA PARA NIÑOS CON PARÁLISIS CEREBRAL DEL CEBE NIÑO JESUS DE PRAGA PUNO

Elaboradores:
 Denisse Maribel Montalvo Castillo
 Dino Ronald Quispe Arias



Identificación del Problema

- La parálisis cerebral (PC) implica un daño del cerebro, en las áreas de la corteza cerebral que controlan las funciones motoras, entre ellas las áreas que controlan los movimientos necesarios para articular palabras. Muchos niños con Parálisis Cerebral poseen una inteligencia normal; por lo tanto, todos sin excepción tenemos derechos a ser escuchados.
- Sin embargo los niños crecen desarrollan gestos peculiares según la necesidad que presenten.

Formulación del Problema

- Actualmente el Centro de Educación Básica Especial "Niño Jesús de Praga"-Puno, no cuenta con módulos electrónicos de comunicación alternativa por el costo elevado que significa adquirir este tipo de tecnología, estos niños solo utilizan tableros de comunicación no electrónicos dificultando una comunicación efectiva con su entorno.
- ?Cómo influye el modulo electrónico en la comunicación alternativa de los niños con parálisis cerebral del CEBE Niño Jesús de Praga -Puno?

Objetivos

Objetivo General

- Diseñar e implementar un módulo electrónico para mejorar la comunicación alternativa de los niños con parálisis cerebral del CEBE "Niño Jesús de Praga" Puno.

Objetivos Específicos

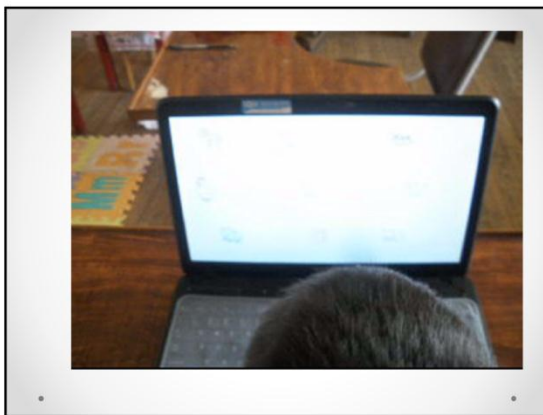
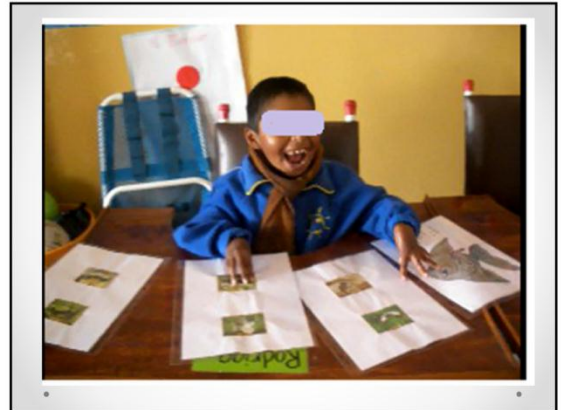
- Identificar la situación actual de la comunicación alternativa de los niños que presentan parálisis cerebral con su entorno.
- Determinar las ventajas del módulo electrónico con respecto al uso del tablero de comunicación no electrónico.

Justificación

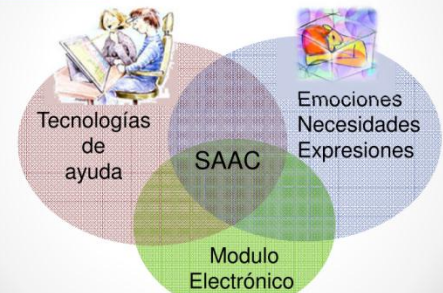
- Todo ser humano necesita comunicarse para relacionarse socialmente y tener así una interacción con el mundo que le rodea. Los Sistemas de comunicación Alternativo no solo han permitido que chicos con grave alteración en la comunicación puedan expresarse de alguna forma, si no que a través de programas específicos se ven capaces de incluirse e introducirse en el mundo laboral.
- En el caso de la parálisis cerebral, el gran avance de las Nuevas tecnologías, ha permitido que numerosos niños/as puedan comunicarse utilizando dispositivos electrónicos que emiten sonido y que están destinados a personas con ausencia de habla, cuyo objetivo primordial es mejorar su calidad de vida y autonomía.
- En el mercado existe toda una serie de dispositivos electrónicos o comunicadores, los cuales han supuesto un gran avance en la comunicación para los niños con parálisis cerebral dando un auténtico apoyo a la Comunicación Alternativa. Sin embargo para el Centro Educativo Básico Especial Niño Jesús de Praga Puno los dispositivos antes mencionados no se encuentra al alcance por falta de medios económicos.

Antecedentes

- En Octubre del 2013 fue presentado en el V Congreso Iberoamericano SOCOITE - Soporte del Conocimiento con la Tecnología, el proyecto **Módulo de comunicación y entrenamiento RIMAY para personas con discapacidad motora del habla** por Javier Cieza Dávila, Eriku Yamao, Norma León Lescano.
- En Abril del 2012 fue presentado en la carrera de Ingeniería Electrónica-Universidad Politécnica Salesiana, la tesis de pregrado **"Módulo de comunicación para niñas y niños que presentan parálisis cerebral con pérdida del habla"** por Claudio Ismael Pineda Guncay.
- En Agosto del 2006 fue presentado en Departamento de Electrónica y Telecomunicaciones-Escuela Politécnica Nacional, la tesis de pregrado **Construcción de un tablero electrónico utilizando las técnicas de comunicación alternativa aumentativa CAA para niños con parálisis cerebral y/o retardo mental de grado leve o moderado** por Alexandra Patricia CalvopiñaBasantes, Victor Hugo Chicaiza Chiquito.



Parte II:

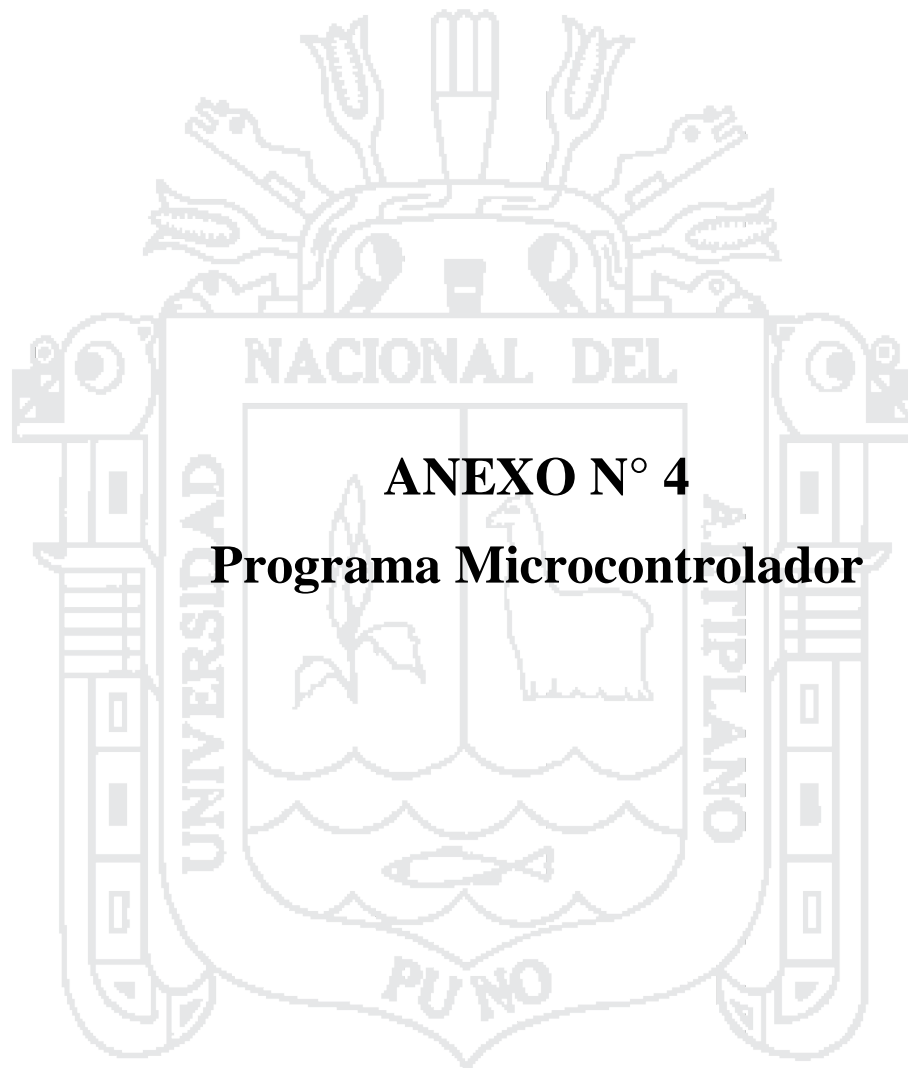


Comunicación Alternativa

- Los sistemas alternativos de comunicación "son instrumentos de intervención destinados a personas con alteraciones diversas de la comunicación y/o lenguaje, y cuyo objetivo es la enseñanza mediante procedimientos específicos de instrucción de un conjunto estructurado de códigos no vocales necesitados o no de soporte físico, los cuales, mediante esos mismos u otros procedimientos específicos de instrucción, permiten funciones de representación y sirven para llevar a cabo actos de comunicación (funcional, espontánea y generalizable), por sí solos, o en conjunción con códigos vocales, o como apoyo parcial a los mismos, o en conjunción con otros códigos no vocales" (Tamarit, 1988).

Clasificación de los SAAC





```

//*****//

//***** Modulo Electrónico de Comunicación Alternativa *****//

//*****//

#include <18F4550.H>

#FUSES XT //cristal de 4.00Mhz.

#FUSES CPUDIV1// No divide frecuencia

#FUSES NOMCLR //No se usara master clear

#FUSES PUT//Activacion por bajo voltaje

#FUSES NOWDT//No se usara watch dog

#FUSES NOPROTECT //No se protejera escritura de memoria

#FUSES NOVREGEN

#USE fast_io(b)

#USE fast_io(a)

#USE STANDARD_IO(C)

#USE STANDARD_IO(D)

#USE STANDARD_IO(E)

#USE DELAY (CLOCK= 4000000)

#BYTE PORT_A = 5

#BYTE PORT_B = 6

#BIT RB0=0x06.0

#BIT RB1=0x06.1

#BIT RB2=0x06.2

#BIT RB3=0x06.3

#BIT RB7=0x06.7

//***** Declaración de funciones *****//

void display(int x);

void barrido(int y);

```

```

void display2(int x2);

void modo1_reproducir(int i6);

void modo1_grabar(int i7);

void modo2(int i1);

void modo3(int i2);

void modo4(int i3);

void modo5(int i4);

void modo6(int i5);

void selec_picto(int v2);

int velocidad(int y2);

int reloj(int w);

//***** Declaración de variables *****/

int cont_displ=0, cont_modo=0, salir=0, stop=0, reconocer=0, reinicio=0;

int dormir=0, banderatimer=0;

int veloc, veloc1=0, teclado=0, pictograma=0, pictograma1=0;

int cont_displ2=0, cont_modo2=0, modo=0, bandera, tiempo=0;

//***** Definición de interrupciones *****/

//***** Interrupción de pulsador externo RB0 *****/

#int_EXT

void EXT0(void)

{

if(RB0==0){if(reconocer==1) stop=1; delay_ms(100);}

do{

    delay_ms(100);

    }while(input(pin_B0)==0);

if(pictograma==1) delay_ms(200);

if (input(pin_B0)==1)

```



```
{
if ((input(pin_B0)==1)&&(reinicio==0))
{
if(modos==2){ // Modo Operacion Barrido 8 pictogramas
reconocer=1;pictograma1=pictograma;
}
if(modos==3){ // Modo Operación Barrido 4 pictogramas
reconocer=1;pictograma1=pictograma;
}
if(modos==4){ // Modo Operación Barrido 2 pictogramas
reconocer=1;pictograma1=pictograma;
}
if(modos==5){ // Modo Operacion tiempo espera por pulso 8 pictogramas
delay_ms(90);
banderatimer=0;
bandera=reloj(veloc);
veloc1=veloc1+1;
tiempo=1;
}
if(modos==6){ // Modo Operacion tiempo espera por pulso 4 pictogramas
delay_ms(90);
banderatimer=0;
bandera=reloj(veloc);
veloc1=veloc1+1;
tiempo=1;
}
}
```

```

    reinicio=0;

}

return;

}

//***** Interrupción de barrido *****//

#int_EXT1

void EXT1(void)

{salir=0;

    if(input(PIN_B1)==1)

    {

delay_ms(80);

    }

    if(input(PIN_B1)==1)

    {

cont_displ=cont_displ+1;

cont_modos=cont_modos+1;

display(cont_displ);

barrido(cont_modos);

delay_ms(100); //-----> antirrebote

if(cont_displ>=6) cont_displ=0; //control del modo de barrido

if(cont_modos>=6) cont_modos=0;

    }

return;

}

//***** Interrupción de velocidad *****//

#int_EXT2

void EXT2(void)

```

```

{salir=0;
    if(input(PIN_B2)==1)
    {
delay_ms(80);
    }
    if(input(PIN_B2)==1)
    {
    cont_displ2=cont_displ2+1;
    cont_mod02=cont_mod02+1;
    display2(cont_displ2);
    veloc = velocidad(cont_mod02);
    delay_ms(100);
    if(cont_displ2>=5) cont_displ2=0;
    if(cont_mod02>=5) cont_mod02=0;
    }
    return;
    }
//***** interrupcion timer *****/
#int_timer1
void timer1_isr(void)
{
    banderatimer++;
    bandera=reloj(veloc);
    if(banderatimer==bandera)
    {
        reconocer=1;
        disable_interrupts(INT_TIMER1);
        disable_interrupts(GLOBAL);
    }
}

```

```
    banderatimer=0;

}

return;

}

/***** PROGRAMA PRINCIPAL *****/

void main()
{
    cont_mod0=1;
    cont_displ1=1;
    cont_mod02=1;
    cont_displ2=1;
    veloc=1;
    veloc1=0;
    output_low(pin_B5);
    output_low(pin_B7);
    setup_oscillator(OSC_4MHZ);
    while(true)
    {
        set_tris_a(0b11110000); // RA7/6/5/4 entradas - RA3/2/1/0 salidas
        set_tris_b(0b00001111); // RB7/6/5/4 salidas - RB3/2/1/0 entradas
        set_tris_d(0b00000000); // Puerto D salidas
        set_tris_e(0b11111111); // Puerto E entradas
        ext_int_edge(H_to_L);
        enable_interrupts (INT_EXT);
        enable_interrupts (INT_EXT1);
        enable_interrupts (INT_EXT2);
    }
}
```

```
enable_interrupts (GLOBAL);

output_low(pin_A0);

output_low(pin_A1);

output_low(pin_A2);

output_low(pin_A3);

output_high(pin_b6);

display(cont_displ);

barrido(cont_mod0);

display2(cont_displ2);

//***** Modo 1: Teclado *****//

while(teclado==1)
{

if((input(PIN_B3)==1)){

if((input(PIN_E3)==1)&&(input(PIN_E2)==1)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==0)) modo1_reproducir(1);

if((input(PIN_E3)==1)&&(input(PIN_E2)==1)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==1)) modo1_reproducir(2);

if((input(PIN_E3)==1)&&(input(PIN_E2)==1)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==0)) modo1_reproducir(3);

if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==1)) modo1_reproducir(4);

if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==0)) modo1_reproducir(5);
```

```
if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==1)) modo1_reproducir(6);

if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==0)) modo1_reproducir(7);

if((input(PIN_E3)==0)&&(input(PIN_E2)==1)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==1)) modo1_reproducir(8);
}
else
{
if((input(PIN_E3)==1)&&(input(PIN_E2)==1)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==0)) modo1_grabar(1);

if((input(PIN_E3)==1)&&(input(PIN_E2)==1)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==1)) modo1_grabar(2);

if((input(PIN_E3)==1)&&(input(PIN_E2)==1)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==0)) modo1_grabar(3);

if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==1)) modo1_grabar(4);

if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==0)) modo1_grabar(5);

if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==1)) modo1_grabar(6);

if((input(PIN_E3)==1)&&(input(PIN_E2)==0)&&(input(PIN_E1)==0)&&(input(PIN_
E0)==0)) modo1_grabar(7);

if((input(PIN_E3)==0)&&(input(PIN_E2)==1)&&(input(PIN_E1)==1)&&(input(PIN_
E0)==1)) modo1_grabar(8);
}
}
```

}

//***** Modo 2: Barrido 8 pictogramas *****//

```
while(teclado==2)
{
    salir=salir+1;
    if((salir==1)&&(stop==0)) modo2(1);
    if((salir==2)&&(stop==0)) modo2(2);
    if((salir==3)&&(stop==0)) modo2(3);
    if((salir==4)&&(stop==0)) modo2(4);
    if((salir==5)&&(stop==0)) modo2(5);
    if((salir==6)&&(stop==0)) modo2(6);
    if((salir==7)&&(stop==0)) modo2(7);
    if((salir==8)&&(stop==0)) modo2(8);
    if((salir==9)&&(stop==0)) salir=0;
    if(reconocer==1) { selec_picto(pictograma1);
    reconocer=0;}
}
```

//***** Modo 3: Barrido 4 pictogramas *****//

```
while(teclado==3)
{
    salir=salir+1;
    if((salir==1)&&(stop==0)) modo3(1);
    if((salir==2)&&(stop==0)) modo3(2);
    if((salir==3)&&(stop==0)) modo3(3);
}
```

```
if((salir==4)&&(stop==0)) modo3(4);

if((salir==5)&&(stop==0)) salir=0;

if(reconocer==1) {selec_picto(pictograma1);
reconocer=0;
}
}

//***** Modo 4: Barrido 2 pictogramas *****/

while(teclado==4)
{
    salir=salir+1;
    dormir=dormir+1;
    if((salir==1)&&(stop==0)) modo4(1);
    if((salir==2)&&(stop==0)) modo4(2);
    if((salir==3)&&(stop==0)) salir=0;
    if(reconocer==1) {selec_picto(pictograma1);
reconocer=0;}
}

//***** Modo 5: Tiempo de espera 8 pictogramas *****/

while(teclado==5)
{
    setup_timer_1(T1_INTERNAL|T1_DIV_BY_8|RTCC_8_BIT);

    enable_interrupts(INT_TIMER1);

    enable_interrupts(GLOBAL);

    if(veloc1==1) modo5(1);

    if(veloc1==2) modo5(2);

    if(veloc1==3) modo5(3);

    if(veloc1==4) modo5(4);

    if(veloc1==5) modo5(5);
```



```

if(veloc1==6) modo5(6);

if(veloc1==7) modo5(7);

if(veloc1==8) modo5(8);

if(veloc1==9) veloc1=1;

if(tiempo==1) { set_timer1(0xFFFF);}

if(reconocer==1) { selec_picto(pictograma);
reconocer=0;
}
tiempo=0;
}
veloc1=0;
dormir=0;
//***** Modo 6: Tiempo de espera 4 pictogramas *****//
while(teclado==6)
{setup_timer_1(T1_INTERNAL|T1_DIV_BY_8|RTCC_8_BIT );
enable_interrupts(INT_TIMER1);
enable_interrupts(GLOBAL);
if(veloc1==1) modo6(1);
if(veloc1==2) modo6(2);
if(veloc1==3) modo6(3);

if(veloc1==4) modo6(4);

if(veloc1==5) veloc1=1;

if(tiempo==1) { set_timer1(0xFFFF);}

if(reconocer==1) { selec_picto(pictograma);
reconocer=0;
}

tiempo=0;

```

```
    }  
  
    veloc1=0;  
  
    dormir=0;  
  
    }  
  
    }  
  
//***** Display Modo Operacion *****//  
  
void display (int x)  
{set_tris_c(0b00000000);  
  if(x==1){  
    output_high(pin_D4);  
    output_low(pin_D5);  
    output_low(pin_D6);  
    output_low(pin_D7);  
  }  
  if(x==2){ output_low(pin_D4);  
    output_high(pin_D5);  
    output_low(pin_D6);  
    output_low(pin_D7);  
  }  
  if(x==3){ output_high(pin_D4);  
    output_high(pin_D5);  
    output_low(pin_D6);  
    output_low(pin_D7);  
  }  
  if(x==4){ output_low(pin_D4);  
    output_low(pin_D5);  
    output_high(pin_D6);
```

```
        output_low(pin_D7);
    }
    if(x==5){ output_high(pin_D4);
        output_low(pin_D5);
        output_high(pin_D6);
        output_low(pin_D7);
    }
    if(x==6){ output_low(pin_D4);
        output_high(pin_D5);
        output_high(pin_D6);
        output_low(pin_D7);
    }
    if(x==7){ output_high(pin_D4);
        output_high(pin_D5);
        output_high(pin_D6);
        output_low(pin_D7);
    }
    if(x==8){ output_low(pin_D4);
        output_low(pin_D5);
        output_low(pin_D6);
        output_high(pin_D7);
    }
    if(x==9){ output_high(pin_D4);
        output_low(pin_D5);
        output_low(pin_D6);
        output_high(pin_D7);
    }
```

```
return;
    }

//***** Display tiempo *****//

void display2(int x2)
{set_tris_c(0b00000000);
  if(x2==1){
    output_high(pin_D0);
    output_low(pin_D1);
    output_low(pin_D2);
    output_low(pin_D3);
  }
  if(x2==2){ output_low(pin_D0);
    output_high(pin_D1);
    output_low(pin_D2);
    output_low(pin_D3);
  }
  if(x2==3){ output_high(pin_D0);
    output_high(pin_D1);
    output_low(pin_D2);
    output_low(pin_D3);
  }

  if(x2==4){ output_low(pin_D0);
    output_low(pin_D1);
    output_high(pin_D2);
    output_low(pin_D3);
  }

  if(x2==5){ output_high(pin_D0);
```

```
        output_low(pin_D1);

        output_high(pin_D2);

        output_low(pin_D3);

    }

return;

}

//***** Modo de Operacion *****/

void barrido(int y)

{

    if(y==1) teclado=1;

    if(y==2) teclado=2;

    if(y==3) teclado=3;

    if(y==4) teclado=4;

    if(y==5) teclado=5;

    if(y==6) teclado=6;

    delay_ms(100);

    return;

}

//***** Modo Tiempo Velocidad *****/

int velocidad(int y2)

{

    if(y2==1) veloc=1;

    if(y2==2) veloc=2;

    if(y2==3) veloc=3;

    if(y2==4) veloc=4;

    if(y2==5) veloc=5;

    delay_ms(100);
```

```
return veloc;

}

//***** Función de Tiempo espera *****//

void retardo(int z)

{

if(z==1) delay_ms(1000);

if(z==2) delay_ms(2000);

if(z==3) delay_ms(3000);

if(z==4) delay_ms(4000);

if(z==5) delay_ms(6000);

return;

}

//***** Función para Cambio de Velocidad *****//

int reloj(int w)

{

int bandera;

if(w==1) { bandera=5; }

if(w==2) { bandera=10; }

if(w==3) { bandera=20; }

if(w==4) { bandera=40; }

if(w==5) { bandera=60; }

if(w==6) { bandera=100; }

if(w==7) { bandera=120; }

return (bandera);

}
```

```
//***** Modo 1.1: Teclado Reproduccion *****//
```

```
void modo1_reproducir(int i6)
{
    if(i6==1){pictograma=1;
        selec_picto(1);
        delay_ms(250);
        output_a(0b00000000);
    }
    if(i6==2){pictograma=2;
        selec_picto(2);
        delay_ms(2000);
        output_a(0b00000000);
    }
    if(i6==3){pictograma=3;
        selec_picto(3);
        delay_ms(2000);
        output_a(0b00000000);
    }
    if(i6==4){pictograma=4;
        selec_picto(4);
        delay_ms(2000);
        output_a(0b00000000);
    }
    if(i6==5){pictograma=5;
        selec_picto(5);
        delay_ms(2000);
        output_a(0b00000000);
    }
}
```

```
    }  
  
    if(i6==6){pictograma=6;  
        selec_picto(6);  
        delay_ms(2000);  
        output_a(0b00000000);  
    }  
  
    if(i6==7){pictograma=7;  
        selec_picto(7);  
        delay_ms(2000);  
        output_a(0b00000000);  
    }  
  
    if(i6==8){pictograma=8;  
        selec_picto(8);  
        delay_ms(2000);  
        output_a(0b00000000);  
    }  
  
    i6=1;  
    return;  
}  
  
//***** Modo 1.2: Teclado Grabacion *****//
```

```
void modo1_grabar(int i7)  
{  
    if(i7==1){pictograma=1;  
        output_high(PIN_A0);  
        output_low(PIN_B6);  
        output_LOW(PIN_b4);  
        delay_ms(100);
```



```
output_low(PIN_A0);  
output_high(PIN_B6);  
output_High(PIN_B4);  
}  
if(i7==2){ pictograma=2;  
output_high(PIN_A1);  
output_low(PIN_B6);  
output_LOW(PIN_b4);  
delay_ms(100);  
output_low(PIN_A1);  
output_high(PIN_B6);  
output_High(PIN_B4);  
}  
if(i7==3){ pictograma=3;  
output_high(PIN_A0);  
output_high(PIN_A1);  
output_low(PIN_B6);  
output_LOW(PIN_b4);  
delay_ms(100);  
output_low(PIN_A0);  
output_low(PIN_A1);  
output_high(PIN_B6);  
output_High(PIN_B4);  
}  
if(i7==4){ pictograma=4;  
output_low(PIN_A0);  
output_low(PIN_A1);
```

```
output_high(PIN_A2);  
  
output_low(PIN_B6);  
  
output_LOW(PIN_b4);  
  
delay_ms(100);  
  
output_low(PIN_A1);  
output_low(PIN_A2);  
output_high(PIN_B6);  
output_High(PIN_B4);  
}  
  
if(i7==5){ pictograma=5;  
    output_high(PIN_A0);  
    output_low(PIN_A1);  
    output_high(PIN_A2);  
    output_low(PIN_B6);  
    output_LOW(PIN_b4);  
    delay_ms(100);  
    output_low(PIN_A0);  
    output_low(PIN_A2);  
    output_high(PIN_B6);  
    output_High(PIN_B4);  
}  
  
if(i7==6){ pictograma=6;  
    output_low(PIN_A0);  
    output_high(PIN_A1);  
    output_high(PIN_A2);  
    output_low(PIN_B6);
```

```
output_LOW(PIN_b4);  
delay_ms(100);  
output_low(PIN_A1);  
output_low(PIN_A2);  
output_high(PIN_B6);  
output_High(PIN_B4);  
}  
  
if(i7==7){ pictograma=7;  
output_high(PIN_A0);  
output_high(PIN_A1);  
output_high(PIN_A2);  
output_low(PIN_B6);  
output_LOW(PIN_b4);  
delay_ms(100);  
output_low(PIN_A0);  
output_low(PIN_A1);  
output_low(PIN_A2);  
output_high(PIN_B6);  
output_High(PIN_B4);  
}  
  
if(i7==8){ pictograma=8;  
output_low(PIN_A0);  
output_low(PIN_A1);  
output_low(PIN_A2);  
output_high(PIN_A3);  
output_low(PIN_B6);
```

```
        output_LOW(PIN_b4);

        delay_ms(100);

        output_low(PIN_A3);

        output_high(PIN_B6);

        output_High(PIN_B4);

    }

    i7=1;
return;
}

//***** Modo 2: Barrido 8 pictogramas *****//
void modo2(int i1)
{
    if(i1==1){pictograma=1;
        output_a(0b00000001);
        retardo(veloc);
        output_a(0b00000000);
    }

    if(i1==2){pictograma=2;
        output_a(0b00000010);

        retardo(veloc);

        output_a(0b00000000);

    }

    if(i1==3){pictograma=3;

        output_a(0b00000011);

        retardo(veloc);

        output_a(0b00000000);
```

```
    }  
    if(i1==4){pictograma=4;  
        output_a(0b00000100);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    if(i1==5){pictograma=5;  
        output_a(0b00000101);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    if(i1==6){pictograma=6;  
        output_a(0b00000110);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    if(i1==7){pictograma=7;  
        output_a(0b00000111);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    if(i1==8){pictograma=8;  
        output_a(0b00001000);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
}
```

```
    i1=1;

return;
}

//***** Modo 3: Barrido 4 pictogramas *****//

void modo3(int i2)
{
    if(i2==1){pictograma=2;
        output_a(0b00000010);
        retardo(veloc);
        output_a(0b00000000);
    }
    if(i2==2){pictograma=3;
        output_a(0b00000011);
        retardo(veloc);
        output_a(0b00000000);
    }

    if(i2==4){pictograma=6;
        output_a(0b00000110);
        retardo(veloc);
        output_a(0b00000000);
    }

    if(i2==4){pictograma=7;
        output_a(0b00000111);
        retardo(veloc);
```

```
        output_a(0b00000000);
    }

    i2=1;

return;
}

//***** Modo 4: Barrido 2 pictogramas *****//

void modo4(int i3)
{
    if(i3==1){pictograma=2;
        output_a(0b00000010);
        retardo(veloc);
        output_a(0b00000000);
    }
    if(i3==2){pictograma=7;
        output_a(0b00000111);
        retardo(veloc);
        output_a(0b00000000);
    }
    i3=1;
return;
}

//***** Modo 5: Tiempo de espera 8 pictogramas *****//

void modo5(int i4)
{
    if(i4==1){pictograma=1;
        output_a(0b00000001);
        retardo(veloc);
```

```
output_a(0b00000000);  
}
```

```
if(i4==2){pictograma=2;  
output_a(0b00000010);  
retardo(veloc);  
output_a(0b00000000);  
}
```

```
if(i4==3){pictograma=3;  
output_a(0b00000011);  
retardo(veloc);  
output_a(0b00000000);  
}
```

```
if(i4==4){pictograma=4;  
output_a(0b00000100);  
retardo(veloc);  
output_a(0b00000000);  
}
```

```
if(i4==5){pictograma=5;  
output_a(0b00000101);  
retardo(veloc);  
output_a(0b00000000);  
}
```



```
if(i4==6){pictograma=6;
    output_a(0b00000110);
    retardo(veloc);
    output_a(0b00000000);
}

if(i4==7){pictograma=7;
    output_a(0b00000111);
    retardo(veloc);
    output_a(0b00000000);
}

if(i4==8){pictograma=8;
    output_a(0b00001000);
    retardo(veloc);
    output_a(0b00000000);
}

i4=1;
return;
}
```

```
//***** Modo 6: Tiempo de espera 4 pictogramas *****/
```

```
void modo6(int i5)
{

    if(i5==1){pictograma=2;
```

```
        output_a(0b00000010);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    if(i5==2){pictograma=3;  
        output_a(0b00000011);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    if(i5==3){pictograma=6;  
        output_a(0b00000110);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    if(i5==4){pictograma=7;  
        output_a(0b00000111);  
        retardo(veloc);  
        output_a(0b00000000);  
    }  
  
    i5=1;  
    return;  
}
```



```
/******* seleccion de pictograma *****/
```

```
void selec_picto(int v2)
{ int t2;

if(v2==1){

    output_high(pin_B7);
    output_high(pin_A0);
    output_low(pin_A1);
    output_low(pin_A2);
    output_low(pin_A3);
    output_low(pin_B6);
    delay_ms(1000);
    output_high(pin_B6);
    delay_ms(4000);
    output_low(pin_B6);
    delay_ms(1000);
    output_high(pin_B6);

    delay_ms(1000);

    output_high(pin_B5);
    delay_ms(250);

    output_low(pin_B5);
    delay_ms(250);

    output_high(pin_B5);
    delay_ms(250);
```

```
output_low(pin_B5);  
delay_ms(250);  
output_high(pin_B5);  
delay_ms(250);  
output_low(pin_B5);  
delay_ms(250);  
output_low(pin_B7);  
//}  
}  
if(v2==2){for(t2=1;t2<=10;t2++)  
{output_high(pin_B7);  
if(t2<=6) output_high(pin_b5);  
output_low(pin_A0);  
output_high(pin_A1);  
output_low(pin_A2);  
output_low(pin_A3);  
if(t2<=5) delay_ms(100);  
delay_ms(100);  
if(t2<=6) output_low(pin_b5);  
if(t2<=5) delay_ms(100);  
delay_ms(100);  
if(t2<=6) output_high(pin_b5);  
if(t2<=5) delay_ms(100);  
delay_ms(100);
```

```
if(t2<=6) output_low(pin_b5);

if(t2>6) delay_ms(450);

output_low(pin_B7);

output_low(pin_B5);

delay_ms(250);

delay_ms(250);

delay_ms(250);

}

}

if(v2==3){for(t2=1;t2<=10;t2++)

{output_high(pin_B7);

if(t2<=6) output_high(pin_b5);

output_high(pin_A0);

output_high(pin_A1);

output_low(pin_A2);

output_low(pin_A3);

if(t2<=5) delay_ms(100);

delay_ms(100);

if(t2<=6) output_low(pin_b5);

if(t2<=5) delay_ms(100);

delay_ms(100);

if(t2<=6) output_high(pin_b5);

if(t2<=5) delay_ms(100);

delay_ms(100);

if(t2<=6) output_low(pin_b5);

if(t2>6) delay_ms(450);
```

```
output_low(pin_b5);  
output_low(pin_B7);  
delay_ms(250);  
delay_ms(250);  
delay_ms(250);  
}  
}  
if(v2==4){ for(t2=1;t2<=10;t2++)  
{ output_high(pin_B7);  
if(t2<=6) output_high(pin_b5);  
output_low(pin_A0);  
output_low(pin_A1);  
output_high(pin_A2);  
output_low(pin_A3);  
if(t2<=5) delay_ms(100);  
delay_ms(100);  
if(t2<=6) output_low(pin_b5);  
if(t2<=5) delay_ms(100);  
delay_ms(100);  
if(t2<=6) output_high(pin_b5);  
if(t2<=5) delay_ms(100);  
delay_ms(100);  
if(t2<=6) output_low(pin_b5);  
if(t2>6) delay_ms(450);  
output_low(pin_b5);  
output_low(pin_B7);  
delay_ms(250);
```

```
        delay_ms(250);
        delay_ms(250);
    }
}

if(v2==5){ for(t2=1;t2<=10;t2++)
    { output_high(pin_B7);
      if(t2<=6) output_high(pin_b5);
      output_high(pin_A0);
      output_low(pin_A1);
      output_high(pin_A2);
      output_low(pin_A3);
      if(t2<=5) delay_ms(100);
      delay_ms(100);
      if(t2<=6) output_low(pin_b5);
      if(t2<=5) delay_ms(100);
      delay_ms(100);
      if(t2<=6) output_high(pin_b5);
      if(t2<=5) delay_ms(100);
      delay_ms(100);
      if(t2<=6) output_low(pin_b5);

      if(t2>6) delay_ms(450);

      output_low(pin_b5);
      output_low(pin_B7);
      delay_ms(750);
    }
}

if(v2==6){ for(t2=1;t2<=10;t2++)
```

```

    {output_high(pin_B7);
    if(t2<=6) output_high(pin_b5);
    output_low(pin_A0);
    output_high(pin_A1);
    output_high(pin_A2);
    output_low(pin_A3);
    if(t2<=5) delay_ms(100);
    delay_ms(100);
    if(t2<=6) output_low(pin_b5);
    if(t2<=5) delay_ms(100);
    delay_ms(100);
    if(t2<=6) output_high(pin_b5);
    if(t2<=5) delay_ms(100);
    delay_ms(100);
    if(t2<=6) output_low(pin_b5);
    if(t2>6) delay_ms(450);
    output_low(pin_b5);
    output_low(pin_B7);
    delay_ms(750);
  }
}

if(v2==7){for(t2=1;t2<=10;t2++)
  {output_high(pin_B7);
  if(t2<=6) output_high(pin_b5);
  output_high(pin_A0);
  output_high(pin_A1);
  output_high(pin_A2);

```



```
output_low(pin_A3);

if(t2<=5) delay_ms(100);

delay_ms(100);

if(t2<=6) output_low(pin_b5);

if(t2<=5) delay_ms(100);

delay_ms(100);

if(t2<=6) output_high(pin_b5);

if(t2<=5) delay_ms(100);

delay_ms(100);

if(t2<=6) output_low(pin_b5);

if(t2>6) delay_ms(450);

output_low(pin_b5);

delay_ms(750);
}
}

if(v2==8){ for(t2=1;t2<=10;t2++)

{ output_high(pin_B7);

if(t2<=6) output_high(pin_b5);

output_low(pin_A0);

output_low(pin_A1);

output_low(pin_A2);

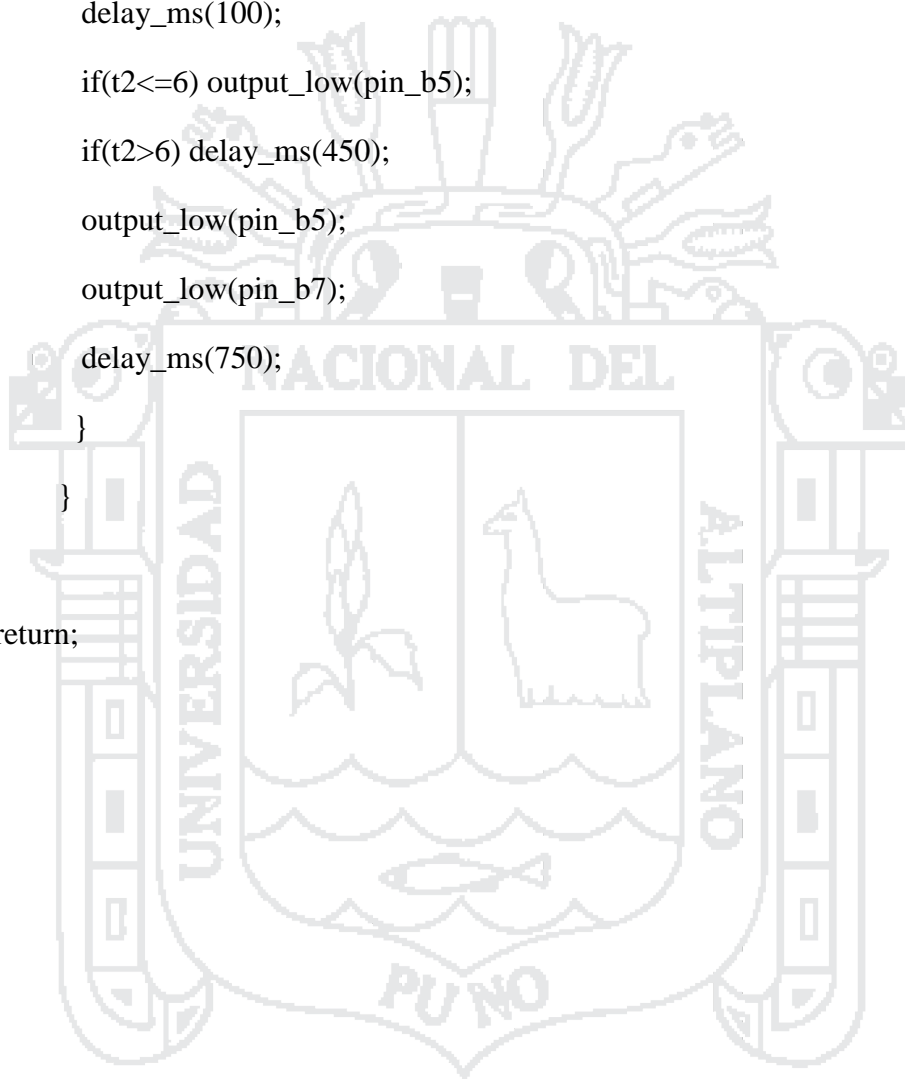
output_high(pin_A3);

if(t2<=5) delay_ms(100);

delay_ms(100);

if(t2<=6) output_low(pin_b5);
```

```
        if(t2<=5) delay_ms(100);  
  
        delay_ms(100);  
  
        if(t2<=6) output_high(pin_b5);  
  
        if(t2<=5) delay_ms(100);  
  
        delay_ms(100);  
  
        if(t2<=6) output_low(pin_b5);  
  
        if(t2>6) delay_ms(450);  
  
        output_low(pin_b5);  
        output_low(pin_b7);  
        delay_ms(750);  
    }  
}  
  
return;  
}
```







PIC18F2455/2550/4455/4550

Data Sheet

28/40/44-Pin, High-Performance,
Enhanced Flash, USB Microcontrollers
with nanoWatt Technology



MICROCHIP PIC18F2455/2550/4455/4550

28/40/44-Pin, High-Performance, Enhanced Flash, USB Microcontrollers with nanoWatt Technology

Universal Serial Bus Features:

- USB V2.0 Compliant
- Low Speed (1.5 Mb/s) and Full Speed (12 Mb/s)
- Supports Control, Interrupt, Isochronous and Bulk Transfers
- Supports up to 32 Endpoints (16 bidirectional)
- 1-Kbyte Dual Access RAM for USB
- On-Chip USB Transceiver with On-Chip Voltage Regulator
- Interface for Off-Chip USB Transceiver
- Streaming Parallel Port (SPP) for USB streaming transfers (40/44-pin devices only)

Power-Managed Modes:

- Run: CPU on, peripherals on
- Idle: CPU off, peripherals on
- Sleep: CPU off, peripherals off
- Idle mode currents down to 5.8 μ A typical
- Sleep mode currents down to 0.1 μ A typical
- Timer1 Oscillator: 1.1 μ A typical, 32 kHz, 2V
- Watchdog Timer: 2.1 μ A typical
- Two-Speed Oscillator Start-up

Flexible Oscillator Structure:

- Four Crystal modes, including High Precision PLL for USB
- Two External Clock modes, up to 48 MHz
- Internal Oscillator Block:
 - 8 user-selectable frequencies, from 31 kHz to 8 MHz
 - User-tunable to compensate for frequency drift
- Secondary Oscillator using Timer1 @ 32 kHz
- Dual Oscillator options allow microcontroller and USB module to run at different clock speeds
- Fail-Safe Clock Monitor:
 - Allows for safe shutdown if any clock stops

Peripheral Highlights:

- High-Current Sink/Source: 25 mA/25 mA
- Three External Interrupts
- Four Timer modules (Timer0 to Timer3)
- Up to 2 Capture/Compare/PWM (CCP) modules:
 - Capture is 16-bit, max. resolution 5.2 ns ($T_{CY}/16$)
 - Compare is 16-bit, max. resolution 83.3 ns (T_{CY})
 - PWM output: PWM resolution is 1 to 10-bit
- Enhanced Capture/Compare/PWM (ECCP) module:
 - Multiple output modes
 - Selectable polarity
 - Programmable dead time
 - Auto-shutdown and auto-restart
- Enhanced USART module:
 - LIN bus support
- Master Synchronous Serial Port (MSSP) module supporting 3-wire SPI (all 4 modes) and I²C™ Master and Slave modes
- 10-bit, up to 13-channel Analog-to-Digital Converter module (A/D) with Programmable Acquisition Time
- Dual Analog Comparators with Input Multiplexing

Special Microcontroller Features:

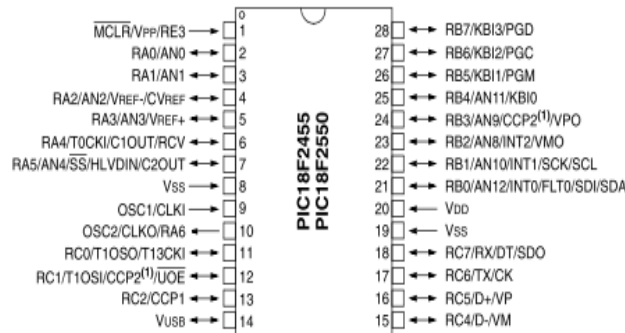
- C Compiler Optimized Architecture with optional Extended Instruction Set
- 100,000 Erase/Write Cycle Enhanced Flash Program Memory typical
- 1,000,000 Erase/Write Cycle Data EEPROM Memory typical
- Flash/Data EEPROM Retention: > 40 years
- Self-Programmable under Software Control
- Priority Levels for Interrupts
- 8 x 8 Single-Cycle Hardware Multiplier
- Extended Watchdog Timer (WDT):
 - Programmable period from 41 ms to 131s
- Programmable Code Protection
- Single-Supply 5V In-Circuit Serial Programming™ (ICSP™) via two pins
- In-Circuit Debug (ICD) via two pins
- Optional dedicated ICD/ICSP port (44-pin devices only)
- Wide Operating Voltage Range (2.0V to 5.5V)

Device	Program Memory		Data Memory		I/O	10-Bit A/D (ch)	CCP/ECCP (PWM)	SPP	MSSP		EAUSART	Comparators	Timers 8/16-Bit
	Flash (bytes)	# Single-Word Instructions	SRAM (bytes)	EEPROM (bytes)					SPI	Master I ² C™			
PIC18F2455	24K	12288	2048	256	24	10	2/0	No	Y	Y	1	2	1/3
PIC18F2550	32K	16384	2048	256	24	10	2/0	No	Y	Y	1	2	1/3
PIC18F4455	24K	12288	2048	256	35	13	1/1	Yes	Y	Y	1	2	1/3
PIC18F4550	32K	16384	2048	256	35	13	1/1	Yes	Y	Y	1	2	1/3

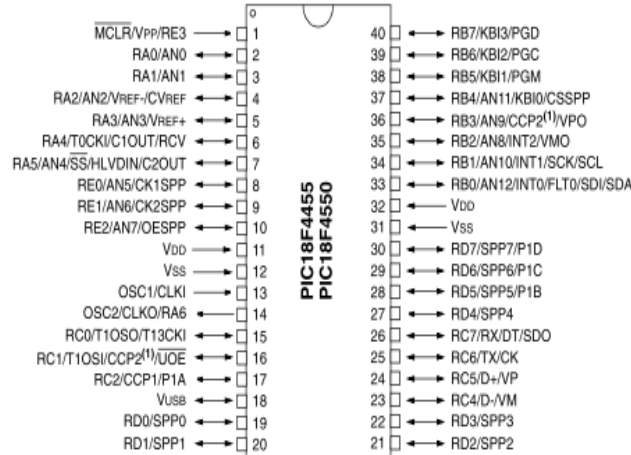
PIC18F2455/2550/4455/4550

Pin Diagrams

28-Pin PDIP, SOIC



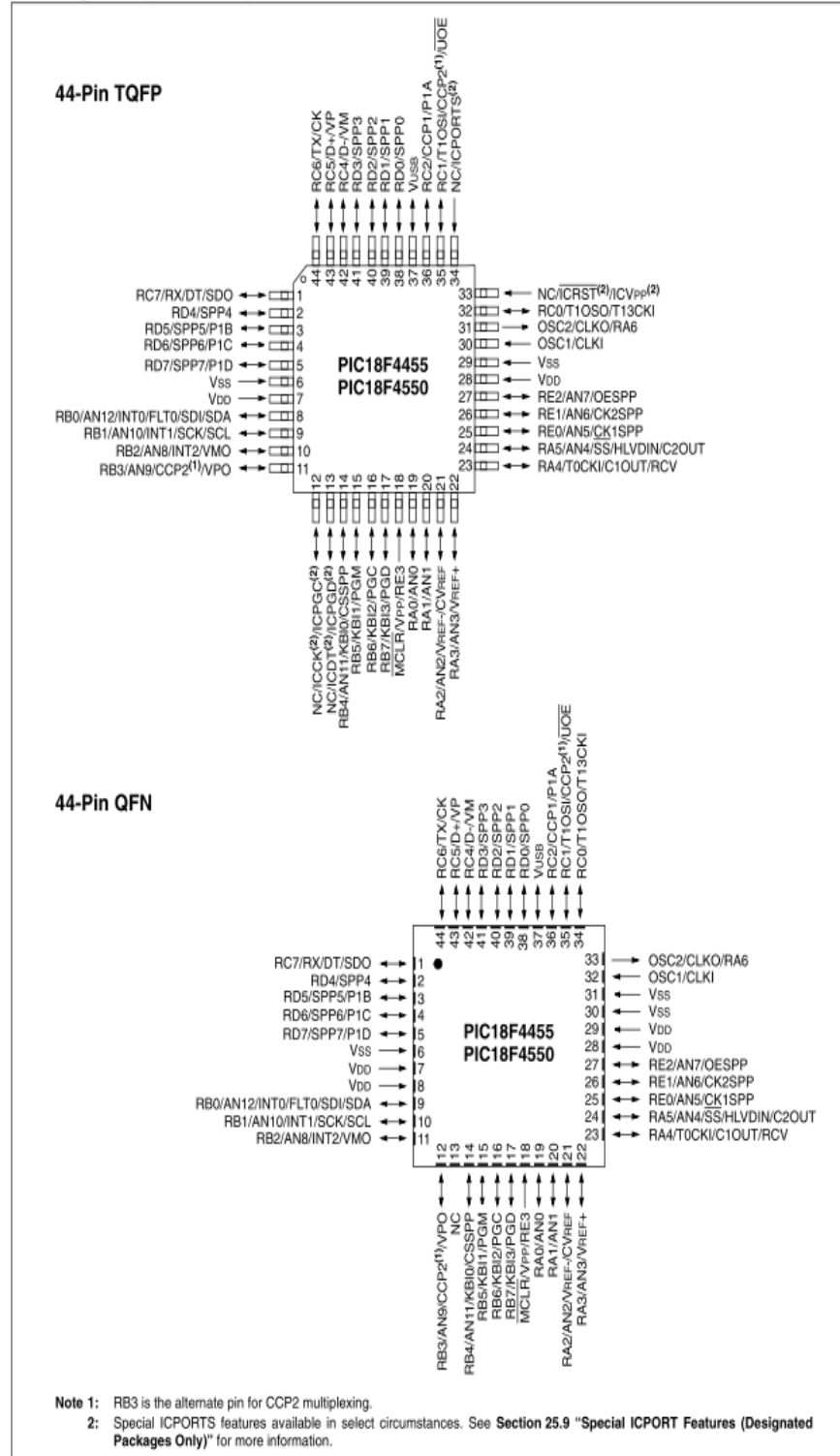
40-Pin PDIP



Note 1: RB3 is the alternate pin for CCP2 multiplexing.

PIC18F2455/2550/4455/4550

Pin Diagrams (Continued)



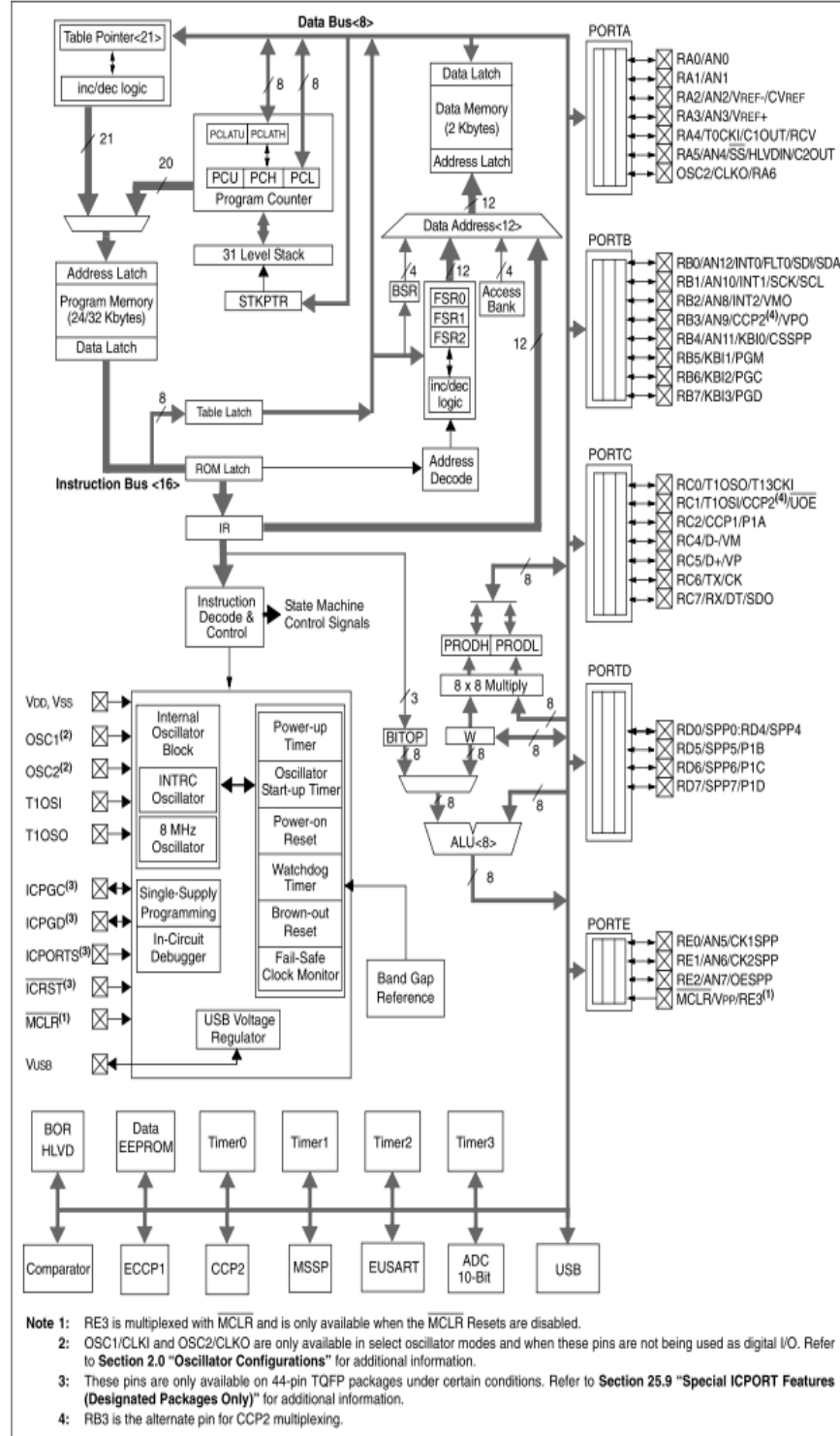
PIC18F2455/2550/4455/4550

TABLE 1-1: DEVICE FEATURES

Features	PIC18F2455	PIC18F2550	PIC18F4455	PIC18F4550
Operating Frequency	DC – 48 MHz	DC – 48 MHz	DC – 48 MHz	DC – 48 MHz
Program Memory (Bytes)	24576	32768	24576	32768
Program Memory (Instructions)	12288	16384	12288	16384
Data Memory (Bytes)	2048	2048	2048	2048
Data EEPROM Memory (Bytes)	256	256	256	256
Interrupt Sources	19	19	20	20
I/O Ports	Ports A, B, C, (E)	Ports A, B, C, (E)	Ports A, B, C, D, E	Ports A, B, C, D, E
Timers	4	4	4	4
Capture/Compare/PWM Modules	2	2	1	1
Enhanced Capture/ Compare/PWM Modules	0	0	1	1
Serial Communications	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART
Universal Serial Bus (USB) Module	1	1	1	1
Streaming Parallel Port (SPP)	No	No	Yes	Yes
10-Bit Analog-to-Digital Module	10 Input Channels	10 Input Channels	13 Input Channels	13 Input Channels
Comparators	2	2	2	2
Resets (and Delays)	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT
Programmable Low-Voltage Detect	Yes	Yes	Yes	Yes
Programmable Brown-out Reset	Yes	Yes	Yes	Yes
Instruction Set	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled
Packages	28-pin PDIP 28-pin SOIC	28-pin PDIP 28-pin SOIC	40-pin PDIP 44-pin QFN 44-pin TQFP	40-pin PDIP 44-pin QFN 44-pin TQFP

PIC18F2455/2550/4455/4550

FIGURE 1-2: PIC18F4455/4550 (40/44-PIN) BLOCK DIAGRAM



PIC18F2455/2550/4455/4550

TABLE 1-3: PIC18F4455/4550 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number			Pin Type	Buffer Type	Description
	PDIP	QFN	TQFP			
RA0/AN0 RA0 AN0	2	19	19	I/O I	TTL Analog	PORTA is a bidirectional I/O port. Digital I/O. Analog input 0.
RA1/AN1 RA1 AN1	3	20	20	I/O I	TTL Analog	Digital I/O. Analog input 1.
RA2/AN2/VREF-/ CVREF RA2 AN2 VREF- CVREF	4	21	21	I/O I I O	TTL Analog Analog Analog	Digital I/O. Analog input 2. A/D reference voltage (low) input. Analog comparator reference output.
RA3/AN3/VREF+ RA3 AN3 VREF+	5	22	22	I/O I I	TTL Analog Analog	Digital I/O. Analog input 3. A/D reference voltage (high) input.
RA4/T0CKI/C1OUT/ RCV RA4 T0CKI C1OUT RCV	6	23	23	I/O I O I	ST ST — TTL	Digital I/O. Timer0 external clock input. Comparator 1 output. External USB transceiver RCV input.
RA5/AN4/SS/ HLVDIN/C2OUT RA5 AN4 SS HLVDIN C2OUT RA6	7	24	24	I/O I I I O —	TTL Analog TTL Analog — —	Digital I/O. Analog input 4. SPI slave select input. High/Low-Voltage Detect input. Comparator 2 output. See the OSC2/CLKO/RA6 pin.

Legend: TTL = TTL compatible input CMOS = CMOS compatible input or output
 ST = Schmitt Trigger input with CMOS levels I = Input
 O = Output P = Power

- Note 1:** Alternate assignment for CCP2 when CCP2MX Configuration bit is cleared.
2: Default assignment for CCP2 when CCP2MX Configuration bit is set.
3: These pins are No Connect unless the ICPRT Configuration bit is set. For NC/ICPORTS, the pin is No Connect unless ICPRT is set and the DEBUG Configuration bit is cleared.

PIC18F2455/2550/4455/4550

TABLE 1-3: PIC18F4455/4550 PINOUT I/O DESCRIPTIONS (CONTINUED)

Pin Name	Pin Number			Pin Type	Buffer Type	Description
	PDIP	QFN	TQFP			
RB0/AN12/INT0/ FLT0/SDI/SDA	33	9	8			PORTB is a bidirectional I/O port. PORTB can be software programmed for internal weak pull-ups on all inputs.
RB0				I/O	TTL	Digital I/O.
AN12				I	Analog	Analog input 12.
INT0				I	ST	External interrupt 0.
FLT0				I	ST	Enhanced PWM Fault input (ECCP1 module).
SDI				I	ST	SPI data in.
SDA				I/O	ST	I ² C™ data I/O.
RB1/AN10/INT1/SCK/ SCL	34	10	9			
RB1				I/O	TTL	Digital I/O.
AN10				I	Analog	Analog input 10.
INT1				I	ST	External interrupt 1.
SCK				I/O	ST	Synchronous serial clock input/output for SPI mode.
SCL				I/O	ST	Synchronous serial clock input/output for I ² C mode.
RB2/AN8/INT2/VMO	35	11	10			
RB2				I/O	TTL	Digital I/O.
AN8				I	Analog	Analog input 8.
INT2				I	ST	External interrupt 2.
VMO				O	—	External USB transceiver VMO output.
RB3/AN9/CCP2/VPO	36	12	11			
RB3				I/O	TTL	Digital I/O.
AN9				I	Analog	Analog input 9.
CCP2 ⁽¹⁾				I/O	ST	Capture 2 input/Compare 2 output/PWM 2 output.
VPO				O	—	External USB transceiver VPO output.
RB4/AN11/KBI0/CSSPP	37	14	14			
RB4				I/O	TTL	Digital I/O.
AN11				I	Analog	Analog input 11.
KBI0				I	TTL	Interrupt-on-change pin.
CSSPP				O	—	SPP chip select control output.
RB5/KBI1/PGM	38	15	15			
RB5				I/O	TTL	Digital I/O.
KBI1				I	TTL	Interrupt-on-change pin.
PGM				I/O	ST	Low-Voltage ICSP™ Programming enable pin.
RB6/KBI2/PGC	39	16	16			
RB6				I/O	TTL	Digital I/O.
KBI2				I	TTL	Interrupt-on-change pin.
PGC				I/O	ST	In-Circuit Debugger and ICSP programming clock pin.
RB7/KBI3/PGD	40	17	17			
RB7				I/O	TTL	Digital I/O.
KBI3				I	TTL	Interrupt-on-change pin.
PGD				I/O	ST	In-Circuit Debugger and ICSP programming data pin.

Legend: TTL = TTL compatible input CMOS = CMOS compatible input or output
 ST = Schmitt Trigger input with CMOS levels I = Input
 O = Output P = Power

- Note 1:** Alternate assignment for CCP2 when CCP2MX Configuration bit is cleared.
2: Default assignment for CCP2 when CCP2MX Configuration bit is set.
3: These pins are No Connect unless the ICPRT Configuration bit is set. For NC/ICPORTS, the pin is No Connect unless ICPRT is set and the DEBUG Configuration bit is cleared.

PIC18F2455/2550/4455/4550

TABLE 1-3: PIC18F4455/4550 PINOUT I/O DESCRIPTIONS (CONTINUED)

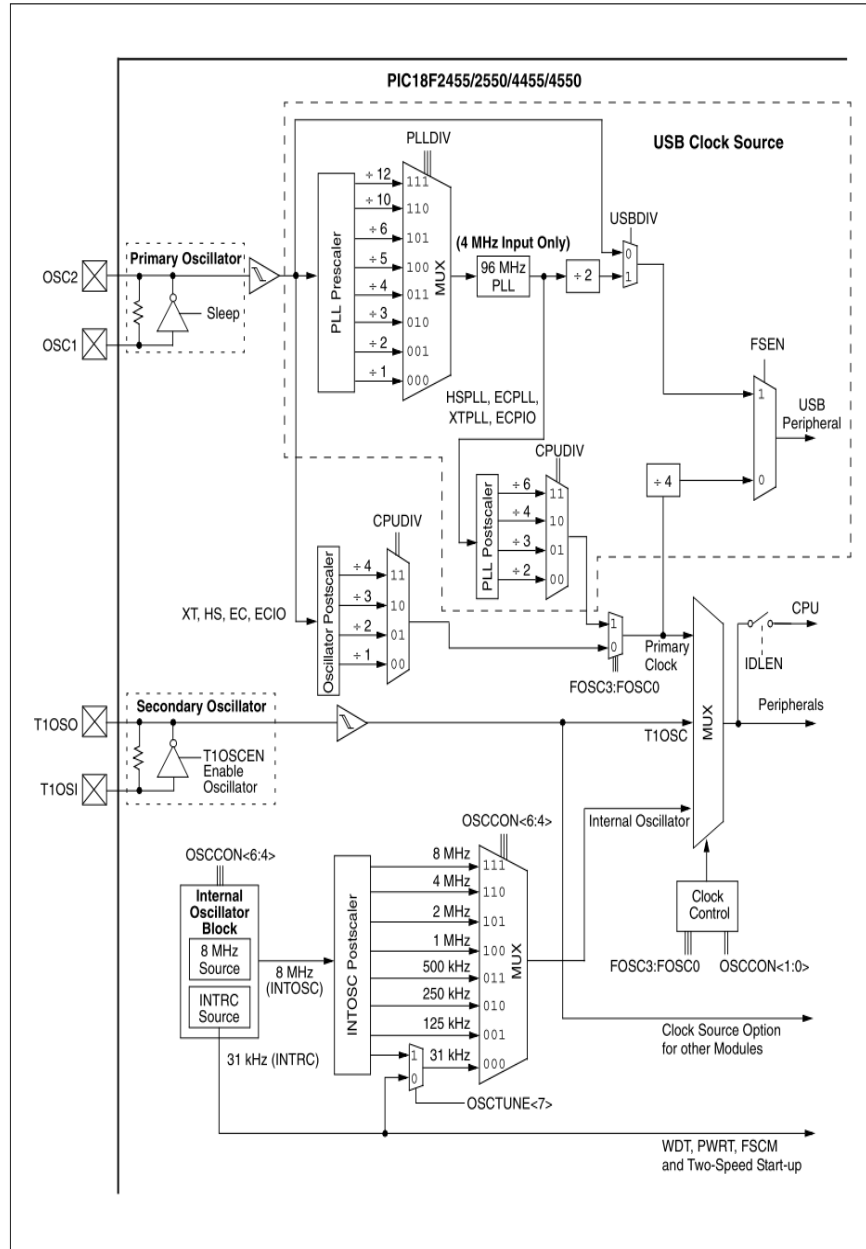
Pin Name	Pin Number			Pin Type	Buffer Type	Description
	PDIP	QFN	TQFP			
RD0/SPP0 RD0 SPP0	19	38	38	I/O I/O	ST TTL	PORTD is a bidirectional I/O port or a Streaming Parallel Port (SPP). These pins have TTL input buffers when the SPP module is enabled. Digital I/O. Streaming Parallel Port data.
RD1/SPP1 RD1 SPP1	20	39	39	I/O I/O	ST TTL	Digital I/O. Streaming Parallel Port data.
RD2/SPP2 RD2 SPP2	21	40	40	I/O I/O	ST TTL	Digital I/O. Streaming Parallel Port data.
RD3/SPP3 RD3 SPP3	22	41	41	I/O I/O	ST TTL	Digital I/O. Streaming Parallel Port data.
RD4/SPP4 RD4 SPP4	27	2	2	I/O I/O	ST TTL	Digital I/O. Streaming Parallel Port data.
RD5/SPP5/P1B RD5 SPP5 P1B	28	3	3	I/O I/O O	ST TTL —	Digital I/O. Streaming Parallel Port data. Enhanced CCP1 PWM output, channel B.
RD6/SPP6/P1C RD6 SPP6 P1C	29	4	4	I/O I/O O	ST TTL —	Digital I/O. Streaming Parallel Port data. Enhanced CCP1 PWM output, channel C.
RD7/SPP7/P1D RD7 SPP7 P1D	30	5	5	I/O I/O O	ST TTL —	Digital I/O. Streaming Parallel Port data. Enhanced CCP1 PWM output, channel D.

Legend: TTL = TTL compatible input CMOS = CMOS compatible input or output
 ST = Schmitt Trigger input with CMOS levels I = Input
 O = Output P = Power

- Note 1:** Alternate assignment for CCP2 when CCP2MX Configuration bit is cleared.
2: Default assignment for CCP2 when CCP2MX Configuration bit is set.
3: These pins are No Connect unless the ICPRT Configuration bit is set. For NC/ICPORTS, the pin is No Connect unless ICPRT is set and the DEBUG Configuration bit is cleared.

PIC18F2455/2550/4455/4550

FIGURE 2-1: PIC18F2455/2550/4455/4550 CLOCK DIAGRAM



PIC18F2455/2550/4455/4550

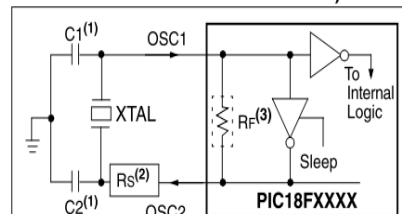
2.2.2 CRYSTAL OSCILLATOR/CERAMIC RESONATORS

In HS, HSPLL, XT and XTPLL Oscillator modes, a crystal or ceramic resonator is connected to the OSC1 and OSC2 pins to establish oscillation. Figure 2-2 shows the pin connections.

The oscillator design requires the use of a parallel cut crystal.

Note: Use of a series cut crystal may give a frequency out of the crystal manufacturer's specifications.

FIGURE 2-2: CRYSTAL/CERAMIC RESONATOR OPERATION (XT, HS OR HSPLL CONFIGURATION)



- Note 1:** See Table 2-1 and Table 2-2 for initial values of C1 and C2.
2: A series resistor (Rs) may be required for AT strip cut crystals.
3: RF varies with the oscillator mode chosen.

TABLE 2-1: CAPACITOR SELECTION FOR CERAMIC RESONATORS

Typical Capacitor Values Used:			
Mode	Freq	OSC1	OSC2
XT	4.0 MHz	33 pF	33 pF
	8.0 MHz	27 pF	27 pF
HS	8.0 MHz	27 pF	27 pF
	16.0 MHz	22 pF	22 pF

Capacitor values are for design guidance only.
 These capacitors were tested with the resonators listed below for basic start-up and operation. **These values are not optimized.**
 Different capacitor values may be required to produce acceptable oscillator operation. The user should test the performance of the oscillator over the expected VDD and temperature range for the application.
 See the notes following Table 2-2 for additional information.

Resonators Used:	
4.0 MHz	
8.0 MHz	
16.0 MHz	

TABLE 2-2: CAPACITOR SELECTION FOR CRYSTAL OSCILLATOR

Osc Type	Crystal Freq	Typical Capacitor Values Tested:	
		C1	C2
XT	4 MHz	27 pF	27 pF
HS	4 MHz	27 pF	27 pF
	8 MHz	22 pF	22 pF
	20 MHz	15 pF	15 pF

Capacitor values are for design guidance only.

These capacitors were tested with the crystals listed below for basic start-up and operation. **These values are not optimized.**

Different capacitor values may be required to produce acceptable oscillator operation. The user should test the performance of the oscillator over the expected VDD and temperature range for the application.

See the notes following this table for additional information.

Crystals Used:	
4 MHz	
8 MHz	
20 MHz	

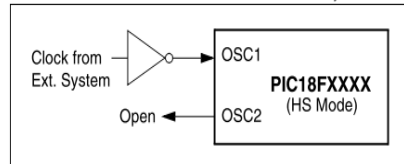
- Note 1:** Higher capacitance increases the stability of oscillator but also increases the start-up time.
2: When operating below 3V VDD, or when using certain ceramic resonators at any voltage, it may be necessary to use the HS mode or switch to a crystal oscillator.
3: Since each resonator/crystal has its own characteristics, the user should consult the resonator/crystal manufacturer for appropriate values of external components.
4: Rs may be required to avoid overdriving crystals with low drive level specification.
5: Always verify oscillator performance over the VDD and temperature range that is expected for the application.

An internal postscaler allows users to select a clock frequency other than that of the crystal or resonator. Frequency division is determined by the CPUDIV Configuration bits. Users may select a clock frequency of the oscillator frequency, or 1/2, 1/3 or 1/4 of the frequency.

An external clock may also be used when the microcontroller is in HS Oscillator mode. In this case, the OSC2/CLKO pin is left open (Figure 2-3).

PIC18F2455/2550/4455/4550

FIGURE 2-3: EXTERNAL CLOCK INPUT OPERATION (HS OSC CONFIGURATION)

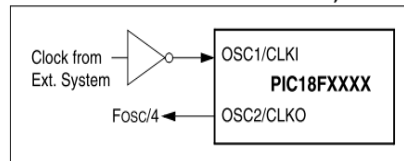


2.2.3 EXTERNAL CLOCK INPUT

The EC, ECIO, ECPLL and ECPIO Oscillator modes require an external clock source to be connected to the OSC1 pin. There is no oscillator start-up time required after a Power-on Reset or after an exit from Sleep mode.

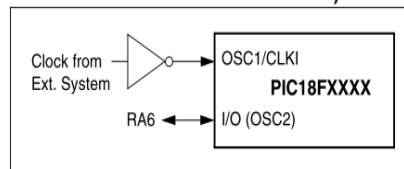
In the EC and ECPLL Oscillator modes, the oscillator frequency divided by 4 is available on the OSC2 pin. This signal may be used for test purposes or to synchronize other logic. Figure 2-4 shows the pin connections for the EC Oscillator mode.

FIGURE 2-4: EXTERNAL CLOCK INPUT OPERATION (EC AND ECPLL CONFIGURATION)



The ECIO and ECPIO Oscillator modes function like the EC and ECPLL modes, except that the OSC2 pin becomes an additional general purpose I/O pin. The I/O pin becomes bit 6 of PORTA (RA6). Figure 2-5 shows the pin connections for the ECIO Oscillator mode.

FIGURE 2-5: EXTERNAL CLOCK INPUT OPERATION (ECIO AND ECPIO CONFIGURATION)



The internal postscaler for reducing clock frequency in XT and HS modes is also available in EC and ECIO modes.

2.2.4 PLL FREQUENCY MULTIPLIER

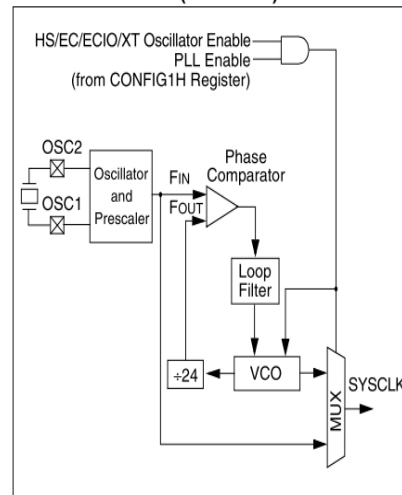
PIC18F2455/2550/4255/4550 devices include a Phase Locked Loop (PLL) circuit. This is provided specifically for USB applications with lower speed oscillators and can also be used as a microcontroller clock source.

The PLL is enabled in HSPLL, XTPLL, ECPLL and ECPIO Oscillator modes. It is designed to produce a fixed 96 MHz reference clock from a fixed 4 MHz input. The output can then be divided and used for both the USB and the microcontroller core clock. Because the PLL has a fixed frequency input and output, there are eight prescaling options to match the oscillator input frequency to the PLL.

There is also a separate postscaler option for deriving the microcontroller clock from the PLL. This allows the USB peripheral and microcontroller to use the same oscillator input and still operate at different clock speeds. In contrast to the postscaler for XT, HS and EC modes, the available options are 1/2, 1/3, 1/4 and 1/6 of the PLL output.

The HSPLL, ECPLL and ECPIO modes make use of the HS mode oscillator for frequencies up to 48 MHz. The prescaler divides the oscillator input by up to 12 to produce the 4 MHz drive for the PLL. The XTPLL mode can only use an input frequency of 4 MHz which drives the PLL directly.

FIGURE 2-6: PLL BLOCK DIAGRAM (HS MODE)



PIC18F2455/2550/4455/4550

2.3 Oscillator Settings for USB

When the PIC18F4550 is used for USB connectivity, it must have either a 6 MHz or 48 MHz clock for USB operation, depending on whether Low-Speed or Full-Speed mode is being used. This may require some forethought in selecting an oscillator frequency and programming the device.

The full range of possible oscillator configurations compatible with USB operation is shown in Table 2-3.

2.3.1 LOW-SPEED OPERATION

The USB clock for Low-Speed mode is derived from the primary oscillator chain and not directly from the PLL. It is divided by 4 to produce the actual 6 MHz clock. Because of this, the microcontroller can only use a clock frequency of 24 MHz when the USB module is

active and the controller clock source is one of the primary oscillator modes (XT, HS or EC, with or without the PLL).

This restriction does not apply if the microcontroller clock source is the secondary oscillator or internal oscillator block.

2.3.2 RUNNING DIFFERENT USB AND MICROCONTROLLER CLOCKS

The USB module, in either mode, can run asynchronously with respect to the microcontroller core and other peripherals. This means that applications can use the primary oscillator for the USB clock while the microcontroller runs from a separate clock source at a lower speed. If it is necessary to run the entire application from only one clock source, full-speed operation provides a greater selection of microcontroller clock frequencies.

TABLE 2-3: OSCILLATOR CONFIGURATION OPTIONS FOR USB OPERATION

Input Oscillator Frequency	PLL Division (PLLDIV2:PLLDIV0)	Clock Mode (FOSC3:FOSC0)	MCU Clock Division (CPUDIV1:CPUDIV0)	Microcontroller Clock Frequency
48 MHz	N/A ⁽¹⁾	EC, ECIO	None (00)	48 MHz
			+2 (01)	24 MHz
			+3 (10)	16 MHz
			+4 (11)	12 MHz
48 MHz	+12 (111)	EC, ECIO	None (00)	48 MHz
			+2 (01)	24 MHz
			+3 (10)	16 MHz
			+4 (11)	12 MHz
		ECPLL, ECPIO	+2 (00)	48 MHz
			+3 (01)	32 MHz
			+4 (10)	24 MHz
			+6 (11)	16 MHz
40 MHz	+10 (110)	EC, ECIO	None (00)	40 MHz
			+2 (01)	20 MHz
			+3 (10)	13.33 MHz
			+4 (11)	10 MHz
		ECPLL, ECPIO	+2 (00)	48 MHz
			+3 (01)	32 MHz
			+4 (10)	24 MHz
			+6 (11)	16 MHz
24 MHz	+6 (101)	HS, EC, ECIO	None (00)	24 MHz
			+2 (01)	12 MHz
			+3 (10)	8 MHz
			+4 (11)	6 MHz
		HSPLL, ECPLL, ECPIO	+2 (00)	48 MHz
			+3 (01)	32 MHz
			+4 (10)	24 MHz
			+6 (11)	16 MHz

Legend: All clock frequencies, except 24 MHz, are exclusively associated with full-speed USB operation (USB clock of 48 MHz). **Bold** is used to highlight clock selections that are compatible with low-speed USB operation (system clock of 24 MHz, USB clock of 6 MHz).

Note 1: Only valid when the USBDIV Configuration bit is cleared.

PIC18F2455/2550/4455/4550

FIGURE 28-9: TIMER0 AND TIMER1 EXTERNAL CLOCK TIMINGS

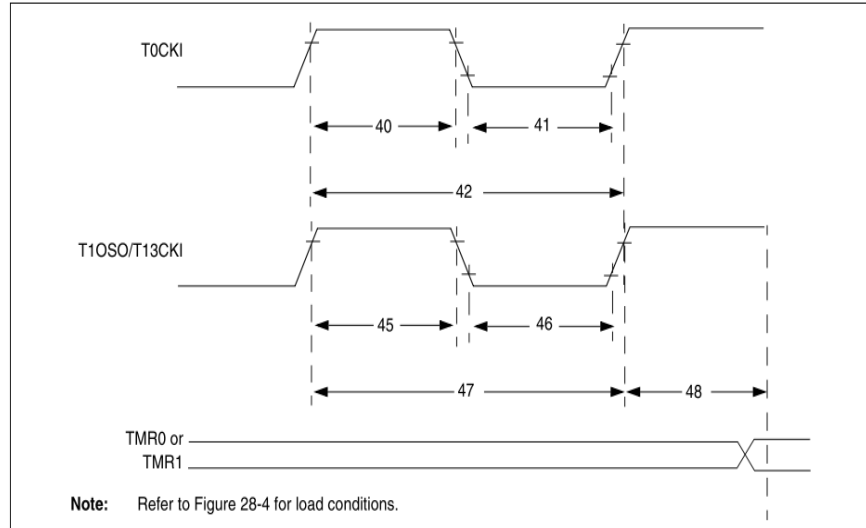


TABLE 28-13: TIMER0 AND TIMER1 EXTERNAL CLOCK REQUIREMENTS

Param No.	Symbol	Characteristic		Min	Max	Units	Conditions	
40	Tt0H	T0CKI High Pulse Width	No prescaler	$0.5 T_{CY} + 20$	—	ns		
			With prescaler	10	—	ns		
41	Tt0L	T0CKI Low Pulse Width	No prescaler	$0.5 T_{CY} + 20$	—	ns		
			With prescaler	10	—	ns		
42	Tt0P	T0CKI Period	No prescaler	$T_{CY} + 10$	—	ns		
			With prescaler	Greater of: 20 ns or $(T_{CY} + 40)/N$	—	ns		N = prescale value (1, 2, 4, ..., 256)
45	Tt1H	T13CKI High Time	Synchronous, no prescaler	$0.5 T_{CY} + 20$	—	ns	V _{DD} = 2.0V	
			Synchronous, with prescaler	PIC18FXXXX	10	—		ns
				PIC18LFXXXX	25	—		ns
			Asynchronous	PIC18FXXXX	30	—		ns
PIC18LFXXXX	50	—		ns	V _{DD} = 2.0V			
46	Tt1L	T13CKI Low Time	Synchronous, no prescaler	$0.5 T_{CY} + 5$	—	ns	V _{DD} = 2.0V	
			Synchronous, with prescaler	PIC18FXXXX	10	—		ns
				PIC18LFXXXX	25	—		ns
			Asynchronous	PIC18FXXXX	30	—		ns
PIC18LFXXXX	50	—		ns	V _{DD} = 2.0V			
47	Tt1P	T13CKI Input Period	Synchronous	Greater of: 20 ns or $(T_{CY} + 40)/N$	—	ns	N = prescale value (1, 2, 4, 8)	
			Asynchronous	60	—	ns		
	Ft1	T13CKI Oscillator Input Frequency Range		DC	50	kHz		
48	Tcke2tmr1	Delay from External T13CKI Clock Edge to Timer Increment		$2 T_{osc}$	$7 T_{osc}$	—		



ISD2560/75/90/120 Products

Single-Chip Voice Record/Playback Devices

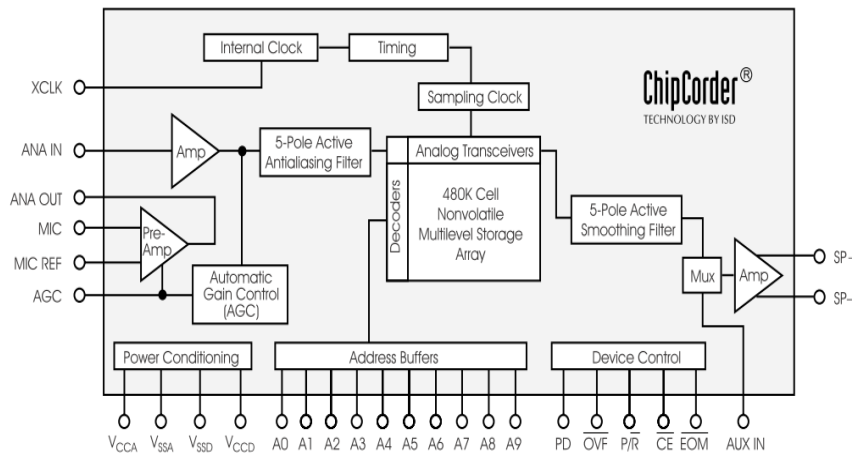
60-, 75-, 90-, and 120-Second Durations

GENERAL DESCRIPTION

Information Storage Devices' ISD2500 ChipCorder® Series provides high-quality, single-chip record/playback solutions for 60- to 120-second messaging applications. The CMOS devices include an on-chip oscillator, microphone preamplifier, automatic gain control, antialiasing filter, smoothing filter, speaker amplifier, and high density multilevel storage array. In addition, the ISD2500 is microcontroller compatible, allowing complex messaging and addressing to be achieved.

Recordings are stored in on-chip nonvolatile memory cells, providing zero-power message storage. This unique, single-chip solution is made possible through ISD's patented multilevel storage technology. Voice and audio signals are stored directly into memory in their natural form, providing high-quality, solid-state voice reproduction.

Figure: ISD2560/75/90/120 Device Block Diagram



ISD2560/75/90/120 Products

FEATURES

- Easy-to-use single-chip voice record/playback solution
- High-quality, natural voice/audio reproduction
- Manual switch or microcontroller compatible playback can be edge- or level-activated
- Single-chip durations of 60, 75, 90, and 120 seconds
- Directly cascadable for longer durations
- Automatic Power-Down (Push-Button Mode)
 - Standby current 1 μ A (typical)
- Zero-power message storage
 - Eliminates battery backup circuits
- Fully addressable to handle multiple messages
- 100-year message retention (typical)
- 100,000 record cycles (typical)
- On-chip clock source
- Programmer support for play-only applications
- Single +5 volt power supply
- Available in die form, DIP, and TSOP packaging
- Industrial temperature (-40°C to $+85^{\circ}\text{C}$) versions available

Table: ISD2560/75/90/120 Product Summary

Part Number	Duration (Seconds)	Input Sample Rate (KHz)	Typical Filter Pass Band (KHz)
ISD2560	60	8.0	3.4
ISD2575	75	6.4	2.7
ISD2590	90	5.3	2.3
ISD25120	120	4.0	1.7

ISD2560/75/90/120 Products

DETAILED DESCRIPTION**SPEECH/SOUND QUALITY**

The ISD2500 series includes devices offered at 4.0, 5.3, 6.4, and 8.0 KHz sampling frequencies, allowing the user a choice of speech quality options. Increasing the duration within a product series decreases the sampling frequency and bandwidth, which affects sound quality. Please refer to the ISD2560/75/90/120 Product Summary table on page *ii* to compare filter pass band and product durations.

The speech samples are stored directly into on-chip nonvolatile memory without the digitization and compression associated with other solutions. Direct analog storage provides a very true, natural sounding reproduction of voice, music, tones, and sound effects not available with most solid-state digital solutions.

DURATION

To meet end system requirements, the ISD2500 series offers single-chip solutions at 60, 75, 90, and 120 seconds. Parts may also be cascaded together for longer durations.

EEPROM STORAGE

One of the benefits of ISD's ChipCorder technology is the use of on-chip nonvolatile memory, providing zero-power message storage. The message is retained for up to 100 years typically without power. In addition, the device can be re-recorded typically over 100,000 times.

MICROCONTROLLER INTERFACE

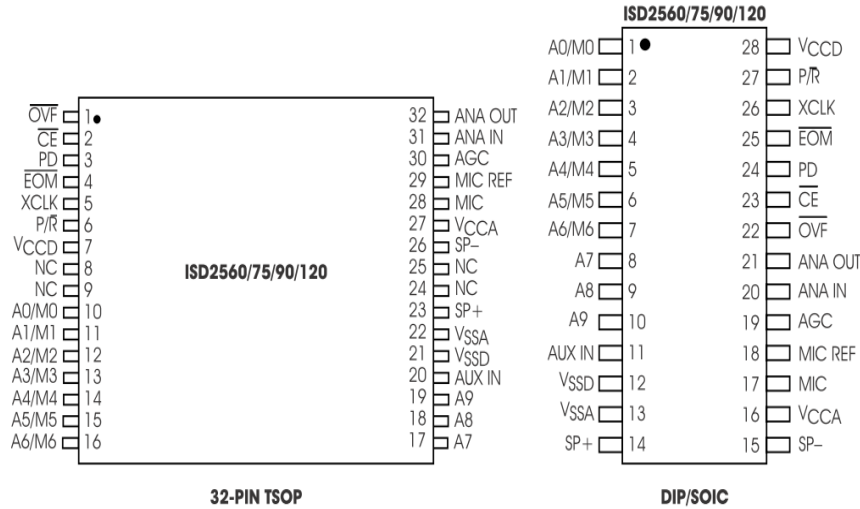
In addition to its simplicity and ease of use, the ISD2500 series includes all the interfaces necessary for microcontroller-driven applications. The address and control lines can be interfaced to a microcontroller and manipulated to perform a variety of tasks, including message assembly, message concatenation, predefined fixed message segmentation, and message management.

PROGRAMMING

The ISD2500 series is also ideal for playback-only applications, where single or multiple messages are referenced through buttons, switches, or a microcontroller. Once the desired message configuration is created, duplicates can easily be generated via an ISD programmer.

ISD2560/75/90/120 Products

Figure 1: ISD2560/75/90/120 Device Pinouts



PIN DESCRIPTIONS

VOLTAGE INPUTS (V_{CCA} , V_{CCD})

To minimize noise, the analog and digital circuits in the ISD2500 series devices use separate power busses. These voltage busses are brought out to separate pins and should be tied together as close to the supply as possible. In addition, these supplies should be decoupled as close to the package as possible.

GROUND INPUTS (V_{SSA} , V_{SSD})

The ISD2500 series of devices utilizes separate analog and digital ground busses. These pins should be connected separately through a low-impedance path to power supply ground.

POWER DOWN INPUT (PD)

When not recording or playing back, the PD pin should be pulled HIGH to place the part in a very low power mode (see I_{SB} specification). When overflow (OVF) pulses LOW for an overflow condition, PD should be brought HIGH to reset the address pointer back to the beginning of the record/playback space. The PD pin has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

CHIP ENABLE INPUT (\overline{CE})

The \overline{CE} pin is taken LOW to enable all playback and record operations. The address inputs and playback/record input (P/R) are latched by the falling edge of \overline{CE} . \overline{CE} has additional functionality in the M6 (Push-Button) Operational Mode described later in the Operational Mode section.

PLAYBACK/RECORD INPUT ($\overline{P/R}$)

The $\overline{P/R}$ input is latched by the falling edge of the \overline{CE} pin. A HIGH level selects a playback cycle while a LOW level selects a record cycle. For a record cycle, the address inputs provide the starting address and recording continues until PD or \overline{CE} is pulled HIGH or an overflow is detected (i.e. the chip is full). When a record cycle is terminated by pulling PD or \overline{CE} HIGH, an End-Of-Message (EOM) marker is stored at the current address in memory. For a playback cycle, the address inputs provide the starting address and the device will play until an \overline{EOM} marker is encountered. The device can continue past an \overline{EOM} marker in an Operational Mode, or if \overline{CE} is held LOW in address mode. (See page 5 for more Operational Modes).

END-OF-MESSAGE / RUN OUTPUT (\overline{EOM})

A nonvolatile marker is automatically inserted at the end of each recorded message. It remains there until the message is recorded over. The \overline{EOM} output pulses LOW for a period of T_{EOM} at the end of each message.

In addition, the ISD2500 series has an internal V_{CC} defect circuit to maintain message integrity should V_{CC} fall below 3.5 V. In this case, \overline{EOM} goes LOW and the device is fixed in playback-only mode.

When the device is configured in Operational Mode M6 (Push-Button Mode), this pin provides an active-HIGH RUN signal, indicating the device is currently recording or playing. This signal can conveniently drive an LED for a visual indicator of a record or playback operation in process.

OVERFLOW OUTPUT (\overline{OVF})

This signal pulses LOW at the end of memory space, indicating the device has been filled and the message has overflowed. The \overline{OVF} output then follows the \overline{CE} input until a PD pulse has reset the device. This pin can be used to cascade several ISD2500 devices together to increase record/playback durations.

MICROPHONE INPUT (MIC)

The microphone input transfers its signal to the on-chip preamplifier. An on-chip Automatic Gain Control (AGC) circuit controls the gain of this preamplifier from -15 to 24 dB. An external microphone should be AC coupled to this pin via a series capacitor. The capacitor value, together with the internal 10 K Ω resistance on this pin, determines the low-frequency cutoff for the ISD2500 series passband. See Application Information for additional information on low-frequency cutoff calculation.

MICROPHONE REFERENCE INPUT (MIC REF)

The MIC REF input is the inverting input to the microphone preamplifier. This provides a noise-canceling or common-mode rejection input to the device when connected to a differential microphone.

AUTOMATIC GAIN CONTROL INPUT (AGC)

The AGC dynamically adjusts the gain of the preamplifier to compensate for the wide range of microphone input levels. The AGC allows the full range of whispers to loud sounds to be recorded with minimal distortion. The "attack" time is determined by the time constant of a 5 K Ω internal resistance and an external capacitor (C2 on the schematic on page 18) connected from the AGC pin to V_{SSA} analog ground. The "release" time is determined by the time constant of an external resistor (R2) and an external capacitor (C2) connected in parallel between the AGC Pin and V_{SSA} analog ground. Nominal values of 470 K Ω and 4.7 μ F give satisfactory results in most cases.

ANALOG OUTPUT (ANA OUT)

This pin provides the preamplifier output to the user. The voltage gain of the preamplifier is determined by the voltage level at the AGC pin.

ISD2560/75/90/120 Products

ANALOG INPUT (ANA IN)

The analog input pin transfers its signal to the chip for recording. For microphone inputs, the ANA OUT pin should be connected via an external capacitor to the ANA IN pin. This capacitor value, together with the 3.0 KΩ input impedance of ANA IN, is selected to give additional cutoff at the low-frequency end of the voice passband. If the desired input is derived from a source other than a microphone, the signal can be fed, capacitively coupled, into the ANA IN pin directly.

EXTERNAL CLOCK INPUT (XCLK)

The external clock input for the ISD2500 devices has an internal pull-down device. These devices are configured at the factory with an internal sampling clock frequency centered to ±1 percent of specification. The frequency is then maintained to a variation of ±2.25 percent over the entire commercial temperature and operating voltage ranges. The internal clock has a ±5 percent tolerance over the industrial temperature and voltage range. A regulated power supply is recommended for industrial temperature range parts. If greater precision is required, the device can be clocked through the XCLK pin as follows:

These recommended clock rates should not be varied because the antialiasing and smoothing filters are fixed, and aliasing problems can occur if the sample rate differs from the one recommended. The duty cycle on the input clock is not critical, as the clock is immediately divided by two. **If the XCLK is not used, this input must be connected to ground.**

SPEAKER OUTPUTS (SP +/SP-)

All devices in the ISD2500 series include an on-chip differential speaker driver, capable of driving 50 mW into 16 Ω from AUX IN (12.2 mW from memory).

The speaker outputs are held at V_{SSA} levels during record and power down. It is therefore not possible to parallel speaker outputs of multiple ISD2500 devices or the outputs of other speaker drivers.

NOTE Connection of speaker outputs in parallel may cause damage to the device.

A single output may be used alone (including a coupling capacitor between the SP pin and the speaker). These outputs may be used individually with the output signal taken from either pin. Using the differential outputs results in a 4 to 1 improvement in output power.

NOTE Never ground or drive an unused speaker output.

AUXILIARY INPUT (AUX IN)

The Auxiliary Input is multiplexed through to the output amplifier and speaker output pins when \overline{CE} is HIGH, P/ \overline{R} is HIGH, and playback is currently not active or if the device is in playback overflow. When cascading multiple ISD2500 devices, the AUX IN pin is used to connect a playback signal from a following device to the previous output speaker drivers. For noise considerations, it is suggested that the auxiliary input not be driven when the storage array is active.

Table 1: External Clock Sample Rates

Part Number	Sample Rate	Required Clock
ISD2560	8.0 KHz	1024 KHz
ISD2575	6.4 KHz	819.2 KHz
ISD2590	5.3 KHz	682.7 KHz
ISD25120	4.0 KHz	512 KHz

ADDRESS/MODE INPUTS (AX/MX)

The Address/Mode Inputs have two functions depending on the level of the two Most Significant Bits (MSB) of the address (A8 and A9).

If either or both of the two MSBs are LOW, the inputs are all interpreted as address bits and are used as the start address for the current record or playback cycle. The address pins are inputs only and do not output internal address information as the operation progresses. Address inputs are latched by the falling edge of CE.

If both MSBs are HIGH, the Address/Mode Inputs are interpreted as Mode bits according to the Operational Mode table. There are six Operational Modes (M0..M6) available as indicated in the table. It is possible to use multiple Operational Modes simultaneously. Operational Modes are sampled on each falling edge of CE, and thus Operational Modes and direct addressing are mutually exclusive.

OPERATIONAL MODES

The ISD2500 series is designed with several built-in Operational Modes that provide maximum functionality with minimum additional components. These are described in detail below. The Operational Modes use the address pins on the ISD2500 devices, but are mapped outside the valid address range. When the two Most Significant Bits (MSBs) are HIGH (A8 and A9), the remaining address signals are interpreted as mode bits and not as address bits. Therefore, Operational Modes and direct addressing are not compatible and cannot be used simultaneously.

There are two important considerations for using Operational Modes. First, all operations begin initially at address 0, which is the beginning of the ISD2500 address space. Later operations can begin at other address locations, depending on the Operational Mode(s) chosen. In addition, the address pointer is reset to 0 when the device is changed from record to playback, playback to record (except M6 mode), or when a Power-Down cycle is executed.

Second, Operational Modes are executed when CE goes LOW and the two MSBs are HIGH. This Operational Mode remains in effect until the next LOW-going CE signal, at which point the current address/mode levels are sampled and executed.

Table 2: Operational Modes Table

Mode Control	Function	Typical Use	Jointly Compatible ¹
M0	Message cueing	Fast-forward through messages	M4, M5, M6
M1	Delete EOM markers	Position EOM marker at the end of the last message	M3, M4, M5, M6
M2	Not applicable	Reserved	N/A
M3	Looping	Continuous playback from Address 0	M1, M5, M6
M4	Consecutive addressing	Record/play multiple consecutive messages	M0, M1, M5
M5	CE level-activated	Allows message pausing	M0, M1, M3, M4
M6	Push-button control	Simplified device interface	M0, M1, M3

1. Additional Operational Modes can be used simultaneously with the given mode.

ISD2560/75/90/120 Products

OPERATIONAL MODES DESCRIPTION

The Operational Modes can be used in conjunction with a microcontroller, or they can be hard-wired to provide the desired system operation.

M0 — MESSAGE CUEING

Message Cueing allows the user to skip through messages, without knowing the actual physical addresses of each message. Each \overline{CE} LOW pulse causes the internal address pointer to skip to the next message. This mode should be used for playback only, and is typically used with the M4 Operational Mode.

M1 — DELETE EOM MARKERS

The M1 Operational Mode allows sequentially recorded messages to be combined into a single message with only one \overline{EOM} marker set at the end of the final message. When this Operational Mode is configured, messages recorded sequentially are played back as one continuous message.

M2 — UNUSED

When Operational Modes are selected, the M2 pin should be LOW.

M3 — MESSAGE LOOPING

The M3 Operational Mode allows for the automatic, continuously repeated playback of the message located at the beginning of the address space. A message can completely fill the ISD2500 device and will loop from beginning to end without \overline{OVF} going LOW.

M4 — CONSECUTIVE ADDRESSING

During normal operations, the address pointer will reset when a message is played through to an \overline{EOM} marker. The M4 Operational Mode inhibits the address pointer reset on \overline{EOM} , allowing messages to be played back consecutively.

M5 — \overline{CE} -LEVEL ACTIVATED

The default mode for ISD2500 devices is for \overline{CE} to be edge-activated on playback and level-activated on record. The M5 Operational Mode causes the \overline{CE} pin to be interpreted as level-activated as opposed to edge-activated during playback. This is specifically useful for terminating playback operations using the \overline{CE} signal.

In this mode, \overline{CE} LOW begins a playback cycle, at the beginning of the device memory. The playback cycle continues as long as \overline{CE} is held LOW. When \overline{CE} goes HIGH, playback will immediately end. A new \overline{CE} LOW will restart the message from the beginning unless M4 is also HIGH.

M6 — PUSH-BUTTON MODE

The ISD2500 series of devices contain a Push-Button Operational Mode. The Push-Button mode is used primarily in very low-cost applications and is designed to minimize external circuitry and components, thereby reducing system cost. In order to configure the device in Push-Button Operational Mode, the two most significant address bits must be HIGH, and the M6 mode pin must also be HIGH. A device in this mode always powers down at the end of each playback or record cycle after \overline{CE} goes HIGH.

When this Operational Mode is implemented, several of the pins on the device have alternate functionality:

Table 3: Alternate Functionality in Pins

Pin Name	Alternate Functionality in Push-Button Mode
\overline{CE}	Start/Pause Push-Button (LOW pulse-activated)
PD	Stop/Reset Push-Button (HIGH pulse activated)
\overline{EOM}	Active-HIGH Run Indicator

ISD2560/75/90/120 Products

CE PIN (START/PAUSE)

In Push-Button Operational Mode, \overline{CE} acts as a LOW-going pulse-activated START/PAUSE signal. If no operation is currently in progress, a LOW-going pulse on this signal will initiate a playback or a record cycle according to the level on the P/\overline{R} pin. A subsequent pulse on the \overline{CE} pin, before an End-Of-Message is reached in playback or an overflow condition occurs, will cause the device to pause. The address counter is not reset, and another \overline{CE} pulse will cause the device to continue the operation from the place where it was paused.

PD PIN (STOP/RESET)

In push-button Operational Mode, PD acts as a HIGH-going pulse-activated STOP/RESET signal. When a playback or record cycle is in progress and a HIGH-going pulse is observed on PD, the current cycle is terminated and the address pointer is reset to address 0, the beginning of the message space.

EOM PIN (RUN)

In Push-Button Operational Mode, \overline{EOM} becomes an active-HIGH RUN signal which can be used to drive an LED or other external device. It is HIGH whenever a record or playback operation is in progress.

Recording in Push-Button Mode

1. The PD pin should be LOW, usually using a pull-down resistor.
2. The P/\overline{R} pin is taken LOW.
3. The \overline{CE} pin is pulsed LOW. Recording starts, \overline{EOM} goes HIGH to indicate an operation in progress.
4. The \overline{CE} pin is pulsed LOW. Recording pauses, \overline{EOM} goes back LOW. The internal address pointers are not cleared, but an EOM marker is stored in memory to point to the message end. The P/\overline{R} pin may be taken HIGH at this time. Any subsequent \overline{CE} would start a playback at address 0.

5. The \overline{CE} pin is pulsed LOW. Recording starts at the next address after the previous set EOM marker. \overline{EOM} goes back HIGH.

NOTE If the M1 Operational Mode pin is also HIGH, the just previously written EOM bit is erased, and recording starts at that address.)

6. When the recording sequences are finished, the final \overline{CE} pulse LOW will end the last record cycle, leaving a set EOM marker at the message end. Recording may also be terminated by a HIGH level on PD, which will leave a set EOM marker.

Playback in Push-Button Mode

1. The PD pin should be LOW.
2. The P/\overline{R} pin is taken HIGH.
3. The \overline{CE} pin is pulsed LOW. Playback starts, \overline{EOM} goes HIGH to indicate an operation in progress.
4. If the \overline{CE} pin is pulsed LOW or an EOM marker is encountered during an operation, the part will pause. The internal address pointers are not cleared, and \overline{EOM} goes back LOW. The P/\overline{R} pin may be changed at this time. A subsequent record operation would not reset the address pointers and the recording would begin where playback ended.
5. \overline{CE} is again pulsed LOW. Playback starts where it left off, with \overline{EOM} going HIGH to indicate an operation in progress.
6. Playback continues as in steps 4 and 5 until PD is pulsed HIGH or overflow occurs.
7. If in overflow, pulling \overline{CE} LOW will reset the address pointer and start playback from the beginning. After a PD pulse, the part is reset to address 0.

NOTE Push-button mode can be used in conjunction with modes M0, M1, and M3.

ISD2560/75/90/120 Products

GOOD AUDIO DESIGN PRACTICES

ISD products are very high-quality single-chip voice recording and playback systems. To ensure the highest quality voice reproduction, it is important that good audio design practices on layout and power supply decoupling be followed. See the ISD Application Notes in this book for details.

ISD1000A COMPATIBILITY

The ISD2500 series of devices is designed to provide upward compatibility with the ISD1000A family. When designing with the ISD2500 series, the following differences should be noted.

ADDRESSING

The ISD2560/75/90/120 devices have 480K storage cells designed to provide 60 seconds of storage at a sampling rate of 8.0 KHz. This is approximately four times the storage of the ISD1000A family. To enable the same addressing resolution, two additional address pins have been added. The address space of each device is divisible into 600 increments with valid addressing from 00 to 257 Hex. Some higher addresses are mapped into the Operational Modes. All other addresses are invalid.

OVERFLOW

The ISD1000A series combined two functions on the $\overline{\text{EOM}}$ pin: end-of-message indication and overflow. The ISD2500 separates these two functions. Pin 25 (PDIP package) remains as $\overline{\text{EOM}}$, but outputs only the EOM signal indication. Pin 22 (PDIP package) becomes $\overline{\text{OVF}}$ and pulses LOW only when the device reaches its end of memory, or is "full." This change allows easy message cueing and addressability across device boundaries. This also means that the M2 Operational Mode found in the ISD1000A family is not implemented in the ISD2500 series.

PUSH-BUTTON MODE

The ISD2500 series includes an additional Operational Mode called Push-Button mode. This provides an alternative interface to the record and playback functions of the part. The CE and PD pins become redefined as edge-activated "push-buttons." A pulse on CE initiates a cycle, and if triggered again, pauses the current cycle without resetting the address pointer (i.e., a Start or Pause function). PD stops any current cycle and resets the address pointer to the beginning of the message space (i.e., a Stop and Reset function). Additionally, the EOM pin functions as an active-HIGH run indicator, and can be used to drive an LED indicating a record or playback operation is in progress. Devices in the Push-Button mode cannot be cascaded.

LOOPING MODE

The ISD2500 series can loop with a message that completely fills the memory space.

NOTE Additional descriptions of ISD2500 device functionality and application examples are provided in the ISD Application Notes in this book.

TIMING DIAGRAMS

Figure 2: Record

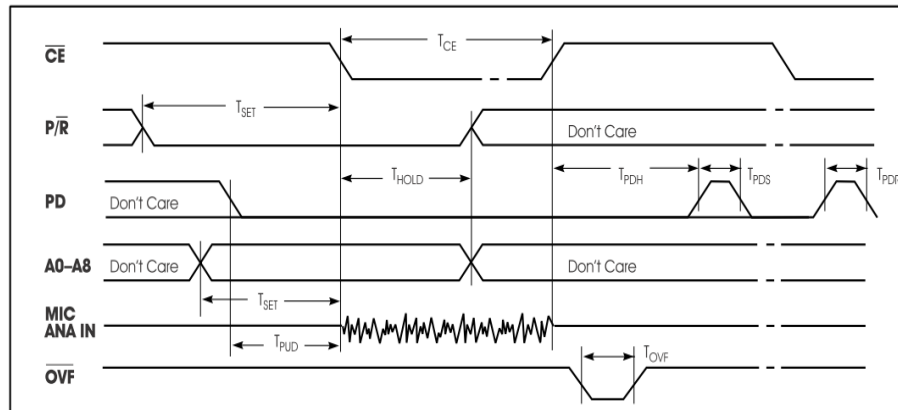
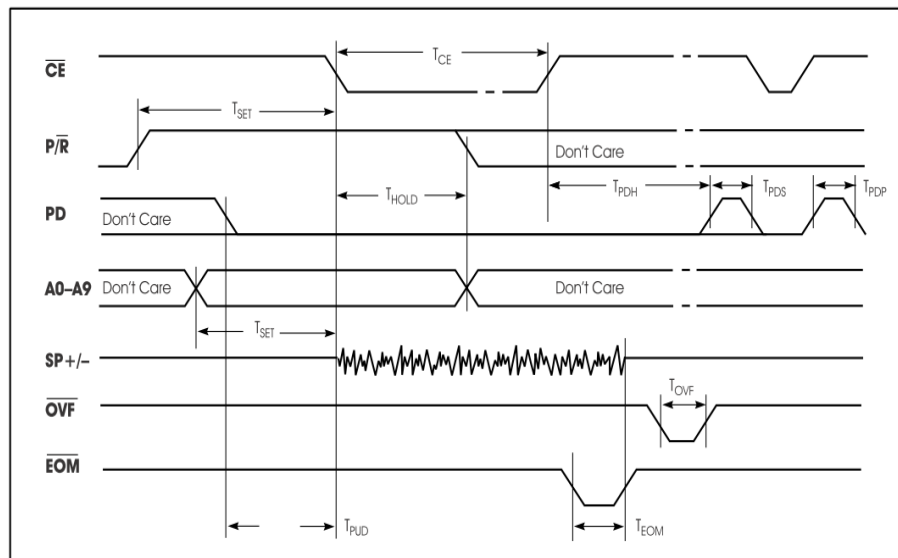
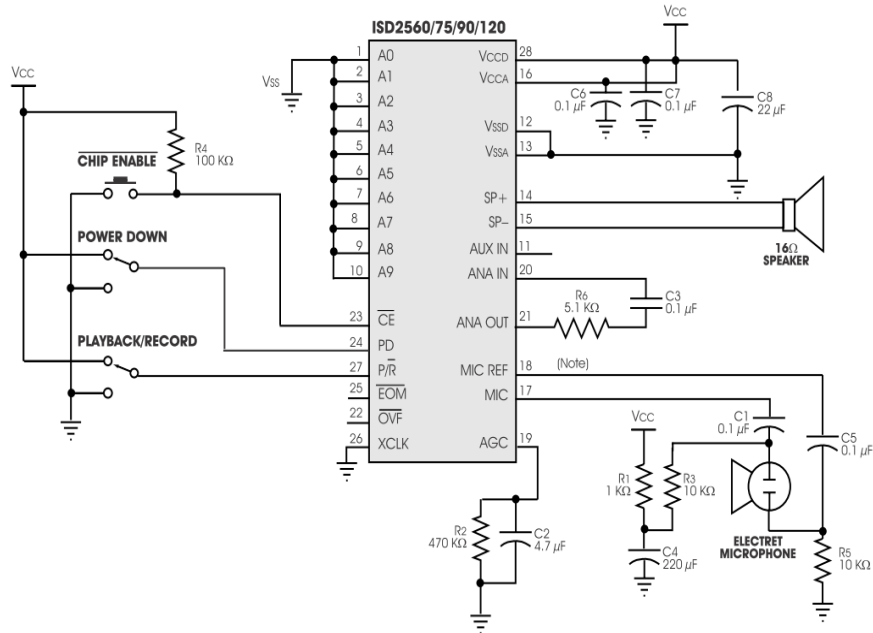


Figure 3: Playback



ISD2560/75/90/120 Products

Figure 4: ISD2560/75/90/120 Application Example—Design Schematic



NOTE: If desired, pin 18 (PDIP package) may be left unconnected (microphone preamplifier noise will be higher). In this case, pin 18 must not be tied to any other signal or voltage. Additional design example schematics are provided in the Application Notes in this book.

Table 12: Application Example—Basic Device Control

Control Step	Function	Action
1	Power up chip and select record/playback mode	(1.) PD = LOW, (2.) $\overline{P/R}$ = As desired
2	Set message address for record/playback	Set addresses A0–A9
3A	Begin playback	$\overline{P/R}$ = HIGH, \overline{CE} = Pulsed LOW
3B	Begin record	$\overline{P/R}$ = LOW, \overline{CE} = LOW
4A	End playback	Automatic
4B	End record	PD or \overline{CE} = HIGH

Table 13: Application Example—Passive Component Functions

Part	Function	Comments
R1	Microphone power supply decoupling	Reduces power supply noise
R2	Release time constant	Sets release time for AGC
R3, R5	Microphone biasing resistors	Provides biasing for microphone operation
R4	Series limiting resistor	Reduces level to prevent distortion at higher supply voltages.
R6	Series limiting resistor	Reduces level to high supply voltages
C1, C5	Microphone DC-blocking capacitor Low-frequency cutoff	Decouples microphone bias from chip. Provides single-pole low-frequency cutoff and common mode noise rejection.
C2	Attack/Release time constant	Sets attack/release time for AGC
C3	Low-frequency cutoff capacitor	Provides additional pole for low-frequency cutoff
C4	Microphone power supply decoupling	Reduces power supply noise
C6, C7, C8	Power supply capacitors	Filter and bypass of power supply

EXPLANATION

In this simplified block diagram of a microcontroller application, the Push-Button mode and message cueing are used. The microcontroller is a 16-pin version with enough port pins for buttons, an LED, and the ISD2500 series device. The software can be written to use three buttons: one each for play and record, and one for message selection. Because the microcontroller is interpreting the buttons and commanding the ISD2500 device, software can be written for any functions desired in a particular application.

NOTE *ISD does not recommend connecting address lines directly to a microprocessor bus. Address lines should be externally latched.*

ISD2560/75/90/120 Products

Figure 5: ISD2560/75/90/120 Application Example—Microcontroller/ISD2500 Interface

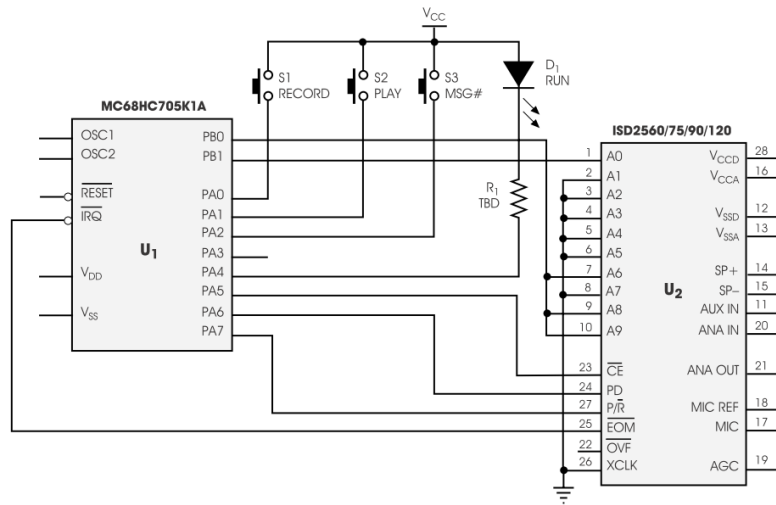
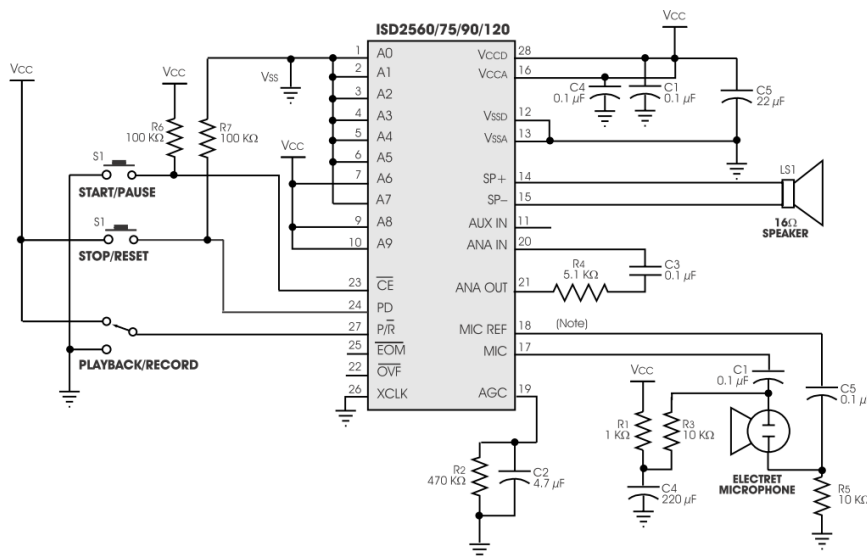


Figure 6: ISD2500 Application Example—Push-Button



NOTE: Please refer to Application Information.



August 1986
Revised February 2000

DM7442A BCD to Decimal Decoder

General Description

These BCD-to-decimal decoders consist of eight inverters and ten, four-input NAND gates. The inverters are connected in pairs to make BCD input data available for decoding by the NAND gates. Full decoding of input logic ensures that all outputs remain off for all invalid (10–15) input conditions.

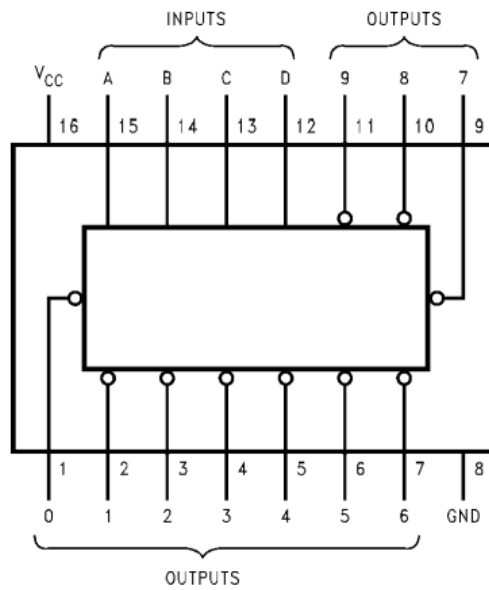
Features

- Diode clamped inputs
- Also for application as 4-line-to-16-line decoders; 3-line-to-8-line decoders
- All outputs are high for invalid input conditions
- Typical power dissipation 140 mW
- Typical propagation delay 17 ns

Ordering Code:

Order Number	Package Number	Package Description
DM7442AN	N16E	16-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300 Wide

Connection Diagram



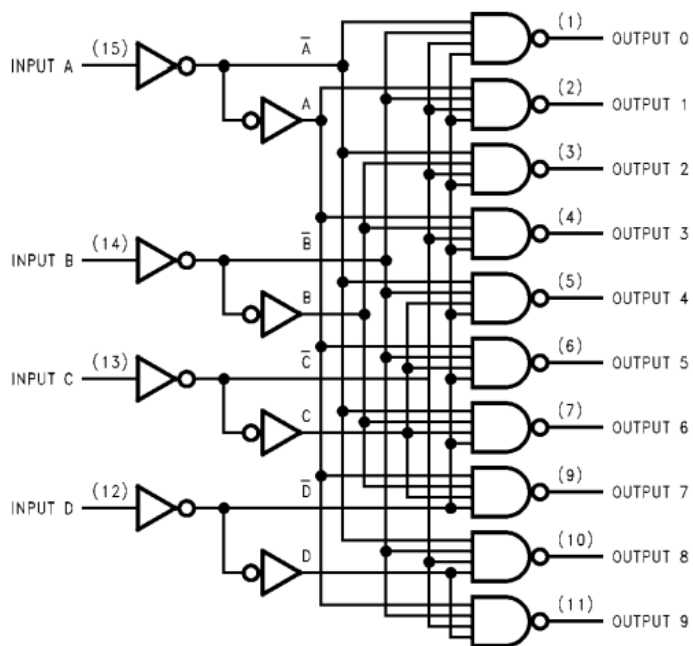
DM7442A BCD to Decimal Decoder

Function Table

No.	BCD Input				Decimal Output									
	D	C	B	A	0	1	2	3	4	5	6	7	8	9
0	L	L	L	L	L	H	H	H	H	H	H	H	H	H
1	L	L	L	H	H	L	H	H	H	H	H	H	H	H
2	L	L	H	L	H	H	L	H	H	H	H	H	H	H
3	L	L	H	H	H	H	H	L	H	H	H	H	H	H
4	L	H	L	L	H	H	H	H	L	H	H	H	H	H
5	L	H	L	H	H	H	H	H	H	L	H	H	H	H
6	L	H	H	L	H	H	H	H	H	H	L	H	H	H
7	L	H	H	H	H	H	H	H	H	H	H	L	H	H
8	H	L	L	L	H	H	H	H	H	H	H	H	L	H
9	H	L	L	H	H	H	H	H	H	H	H	H	H	L
I	H	L	H	L	H	H	H	H	H	H	H	H	H	H
N	H	L	H	H	H	H	H	H	H	H	H	H	H	H
V	H	H	L	L	H	H	H	H	H	H	H	H	H	H
A	H	H	L	H	H	H	H	H	H	H	H	H	H	H
L	H	H	H	L	H	H	H	H	H	H	H	H	H	H
I	H	H	H	H	H	H	H	H	H	H	H	H	H	H
D														

H = HIGH Level
L = LOW Level

Logic Diagram



Absolute Maximum Ratings (Note 1)

Supply Voltage	7V
Input Voltage	5.5V
Operating Free Air Temperature Range	0°C to +70°C
Storage Temperature Range	-65°C to +150°C

Note 1: The "Absolute Maximum Ratings" are those values beyond which the safety of the device cannot be guaranteed. The device should not be operated at these limits. The parametric values defined in the Electrical Characteristics tables are not guaranteed at the absolute maximum ratings. The "Recommended Operating Conditions" table will define the conditions for actual device operation.

Recommended Operating Conditions

Symbol	Parameter	Min	Nom	Max	Units
V _{CC}	Supply Voltage	4.75	5	5.25	V
V _{IH}	HIGH Level Input Voltage	2			V
V _{IL}	LOW Level Input Voltage			0.8	V
I _{OH}	HIGH Level Output Current			-0.8	mA
I _{OL}	LOW Level Output Current			16	mA
T _A	Free Air Operating Temperature	0		70	°C

Electrical Characteristics

over recommended operating free air temperature range (unless otherwise noted)

Symbol	Parameter	Conditions	Min	Typ (Note 2)	Max	Units
V _I	Input Clamp Voltage	V _{CC} = Min, I _I = -12 mA			-1.5	V
V _{OH}	HIGH Level Output Voltage	V _{CC} = Max, I _{OH} = Max V _{IL} = Max, V _{IH} = Min	2.4	3.4		V
V _{OL}	LOW Level Output Voltage	V _{CC} = Min, I _{OL} = Max V _{IH} = Min, V _{IL} = Max		0.2	0.4	V
I _I	Input Current @ Max Input Voltage	V _{CC} = Max, V _I = 5.5V			1	mA
I _{IH}	HIGH Level Input Current	V _{CC} = Max, V _I = 2.4V			40	μA
I _{IL}	LOW Level Input Current	V _{CC} = Max, V _I = 0.4V			-1.6	mA
I _{OS}	Short Circuit Output Current	V _{CC} = Max (Note 3)	-18		-55	mA
I _{CC}	Supply Current	V _{CC} = Max (Note 4)		28	56	mA

Note 2: All typicals are at V_{CC} = 5V, T_A = 25°C.

Note 3: Not more than one output should be shorted at a time.

Note 4: I_{CC} is measured with all outputs open and all inputs grounded.

Switching Characteristics

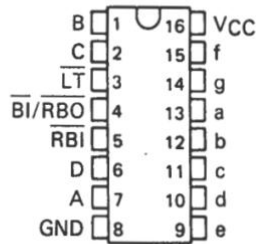
at V_{CC} = 5V and T_A = 25°C

Symbol	Parameter	Conditions	Min	Max	Units
t _{PHL}	Propagation Delay Time HIGH-to-LOW Level Output from A, B, C or D through 2 Levels of Logic	C _L = 15 pF R _L = 400Ω		25	ns
t _{PHL}	Propagation Delay Time HIGH-to-LOW Level Output from A, B, C or D through 3 Levels of Logic			30	ns
t _{PLH}	Propagation Delay Time LOW-to-HIGH Level Output from A, B, C or D through 2 Levels of Logic			25	ns
t _{PLH}	Propagation Delay Time LOW-to-HIGH Level Output from A, B, C or D through 3 Levels of Logic			30	ns

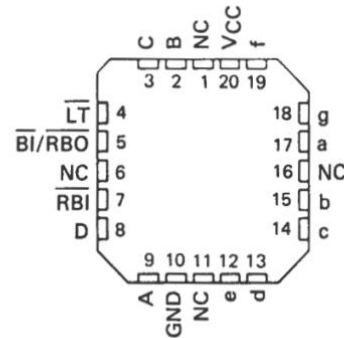
SN5446A, '47A, '48, SN54LS47, 'LS48, 'LS49
 SN7446A, '47A, '48, SN74LS47, 'LS48, 'LS49
 BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS
 SDLS111 – MARCH 1974 – REVISED MARCH 1988

'46A, '47A, 'LS47 feature	'48, 'LS48 feature	'LS49 feature
<ul style="list-style-type: none"> • Open-Collector Outputs Drive Indicators Directly • Lamp-Test Provision • Leading/Trailing Zero Suppression 	<ul style="list-style-type: none"> • Internal Pull-Ups Eliminate Need for External Resistors • Lamp-Test Provision • Leading/Trailing Zero Suppression 	<ul style="list-style-type: none"> • Open-Collector Outputs • Blanking Input

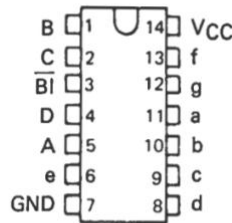
SN5446A, SN5447A, SN54LS47, SN5448,
 SN54LS48 . . . J PACKAGE
 SN7446A, SN7447A,
 SN7448 . . . N PACKAGE
 SN74LS47, SN74LS48 . . . D OR N PACKAGE
 (TOP VIEW)



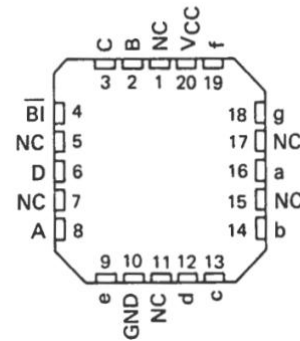
SN54LS47, SN54LS48 . . . FK PACKAGE
 (TOP VIEW)



SN54LS49 . . . J OR W PACKAGE
 SN74LS49 . . . D OR N PACKAGE
 (TOP VIEW)



SN54LS49 . . . FK PACKAGE
 (TOP VIEW)



NC – No internal connection

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



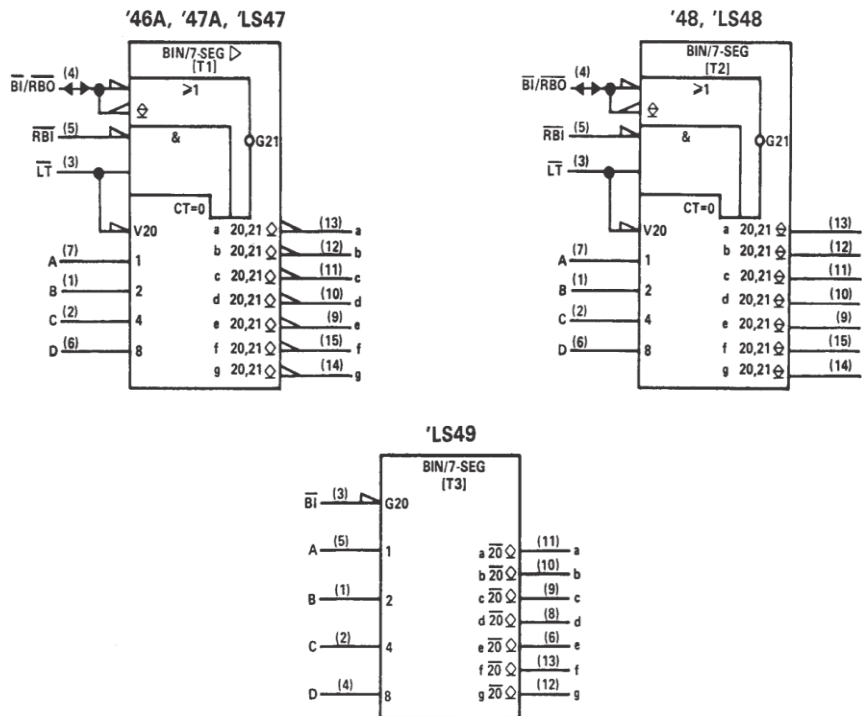
SN5446A, '47A, '48, SN54LS47, 'LS48, 'LS49
 SN7446A, '47A, '48, SN74LS47, 'LS48, 'LS49
 BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

SDLS111 – MARCH 1974 – REVISED MARCH 1988

- All Circuit Types Feature Lamp Intensity Modulation Capability

TYPE	DRIVER OUTPUTS				TYPICAL POWER DISSIPATION	PACKAGES
	ACTIVE LEVEL	OUTPUT CONFIGURATION	SINK CURRENT	MAX VOLTAGE		
SN5446A	low	open-collector	40 mA	30 V	320 mW	J, W
SN5447A	low	open-collector	40 mA	15 V	320 mW	J, W
SN5448	high	2-kΩ pull-up	6.4 mA	5.5 V	265 mW	J, W
SN54LS47	low	open-collector	12 mA	15 V	35 mW	J, W
SN54LS48	high	2-kΩ pull-up	2 mA	5.5 V	125 mW	J, W
SN54LS49	high	open-collector	4 mA	5.5 V	40 mW	J, W
SN7446A	low	open-collector	40 mA	30 V	320 mW	J, N
SN7447A	low	open-collector	40 mA	15 V	320 mW	J, N
SN7448	high	2-kΩ pull-up	6.4 mA	5.5 V	265 mW	J, N
SN74LS47	low	open-collector	24 mA	15 V	35 mW	J, N
SN74LS48	high	2-kΩ pull-up	6 mA	5.5 V	125 mW	J, N
SN74LS49	high	open-collector	8 mA	5.5 V	40 mW	J, N

logic symbols†



†These symbols are in accordance with ANSI/IEEE Std 91-1984 and IEC Publication 617-12. Pin numbers shown are for D, J, N, and W packages.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

SN5446A, '47A, '48, SN54LS47, 'LS48, 'LS49
SN7446A, '47A, '48, SN74LS47, 'LS48, 'LS49
BCD-TO-SEVEN-SEGMENT DECODERS/DRIVERS

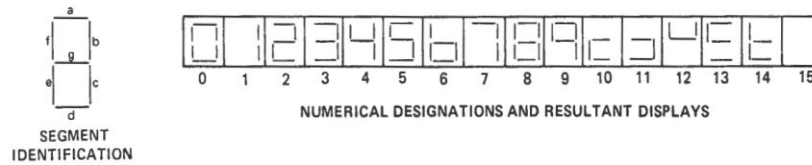
SDLS111 - MARCH 1974 - REVISED MARCH 1988

description

The '46A, '47A, and 'LS47 feature active-low outputs designed for driving common-anode LEDs or incandescent indicators directly. The '48, 'LS48, and 'LS49 feature active-high outputs for driving lamp buffers or common-cathode LEDs. All of the circuits except 'LS49 have full ripple-blanking input/output controls and a lamp test input. The 'LS49 circuit incorporates a direct blanking input. Segment identification and resultant displays are shown below. Display patterns for BCD input counts above 9 are unique symbols to authenticate input conditions.

The '46A, '47A, '48, 'LS47, and 'LS48 circuits incorporate automatic leading and/or trailing-edge zero-blanking control (\overline{RBI} and \overline{RBO}). Lamp test (LT) of these types may be performed at any time when the $\overline{BI}/\overline{RBO}$ node is at a high level. All types (including the '49 and 'LS49) contain an overriding blanking input (\overline{BI}), which can be used to control the lamp intensity by pulsing or to inhibit the outputs. Inputs and outputs are entirely compatible for use with TTL logic outputs.

The SN54246/SN74246 and '247 and the SN54LS247/SN74LS247 and 'LS248 compose the $\overline{6}$ and the $\overline{9}$ with tails and were designed to offer the designer a choice between two indicator fonts.



'46A, '47A, 'LS47 FUNCTION TABLE (T1)

DECIMAL OR FUNCTION	INPUTS						$\overline{BI}/\overline{RBO}^1$	OUTPUTS							NOTE
	\overline{LT}	\overline{RBI}	D	C	B	A		a	b	c	d	e	f	g	
0	H	H	L	L	L	L	H	ON	ON	ON	ON	ON	ON	OFF	
1	H	X	L	L	L	H	H	OFF	ON	ON	OFF	OFF	OFF	OFF	
2	H	X	L	L	H	L	H	ON	ON	OFF	ON	ON	OFF	ON	
3	H	X	L	L	H	H	H	ON	ON	ON	ON	OFF	OFF	ON	
4	H	X	L	H	L	L	H	OFF	ON	ON	OFF	OFF	ON	ON	
5	H	X	L	H	L	H	H	ON	OFF	ON	ON	OFF	ON	ON	
6	H	X	L	H	H	L	H	OFF	OFF	ON	ON	ON	ON	ON	
7	H	X	L	H	H	H	H	ON	ON	ON	OFF	OFF	OFF	OFF	
8	H	X	H	L	L	L	H	ON	ON	ON	ON	ON	ON	ON	
9	H	X	H	L	L	H	H	ON	ON	ON	OFF	OFF	ON	ON	
10	H	X	H	L	H	L	H	OFF	OFF	OFF	ON	ON	OFF	ON	
11	H	X	H	L	H	H	H	OFF	OFF	ON	ON	OFF	OFF	ON	
12	H	X	H	H	L	L	H	OFF	ON	OFF	OFF	OFF	ON	ON	
13	H	X	H	H	L	H	H	ON	OFF	OFF	ON	OFF	ON	ON	
14	H	X	H	H	H	L	H	OFF	OFF	OFF	ON	ON	ON	ON	
15	H	X	H	H	H	H	H	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
\overline{BI}	X	X	X	X	X	X	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
\overline{RBI}	H	L	L	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	
LT	L	X	X	X	X	X	H	ON	ON	ON	ON	ON	ON	ON	

H = high level, L = low level, X = irrelevant

- NOTES:
- The blanking input (\overline{BI}) must be open or held at a high logic level when output functions 0 through 15 are desired. The ripple-blanking input (\overline{RBI}) must be open or high if blanking of a decimal zero is not desired.
 - When a low logic level is applied directly to the blanking input (\overline{BI}), all segment outputs are off regardless of the level of any other input.
 - When ripple-blanking input (\overline{RBI}) and inputs A, B, C, and D are at a low level with the lamp test input high, all segment outputs go off and the ripple-blanking output (\overline{RBO}) goes to a low level (response condition).
 - When the blanking input/ripple blanking output ($\overline{BI}/\overline{RBO}$) is open or held high and a low is applied to the lamp-test input, all segment outputs are on.

¹ $\overline{BI}/\overline{RBO}$ is wire AND logic serving as blanking input (\overline{BI}) and/or ripple-blanking output (\overline{RBO}).

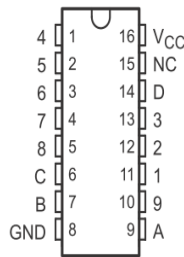
**SN54147, SN54148, SN54LS147, SN54LS148
SN74147, SN74148 (TIM9907), SN74LS147, SN74LS148
10-LINE TO 4-LINE AND 8-LINE TO 3-LINE PRIORITY ENCODERS**

SDLS053B – OCTOBER 1976 – REVISED MAY 2004

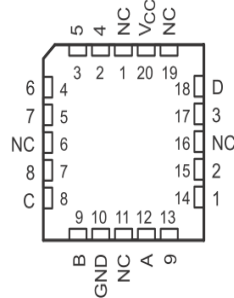
'147, 'LS147

- Encode 10-Line Decimal to 4-Line BCD
- Applications Include:
 - Keyboard Encoding
 - Range Selection

SN54147, SN54LS147 . . . J OR W PACKAGE
SN74147, SN74LS147 . . . D OR N PACKAGE
(TOP VIEW)



SN54LS147 . . . FK PACKAGE
(TOP VIEW)

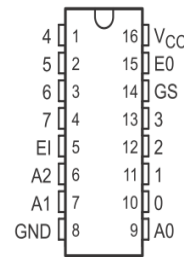


NC – No internal connection

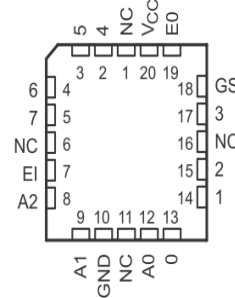
'148, 'LS148

- Encode 8 Data Lines to 3-Line Binary (Octal)
- Applications Include:
 - n-Bit Encoding
 - Code Converters and Generators

SN54148, SN54LS148 . . . J OR W PACKAGE
SN74148, SN74LS148 . . . D, N, OR NS PACKAGE
(TOP VIEW)



SN54LS148 . . . FK PACKAGE
(TOP VIEW)



TYPE	TYPICAL DATA DELAY	TYPICAL POWER DISSIPATION
'147	10 ns	225 mW
'148	10 ns	190 mW
'LS147	15 ns	60 mW
'LS148	15 ns	60 mW

NOTE: The SN54147, SN54LS147, SN54148, SN74147, SN74LS147, and SN74148 are obsolete and are no longer supplied.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



Copyright © 2004, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

**SN54147, SN54148, SN54LS147, SN54LS148
SN74147, SN74148 (TIM9907), SN74LS147, SN74LS148
10-LINE TO 4-LINE AND 8-LINE TO 3-LINE PRIORITY ENCODERS**

SDLS053B - OCTOBER 1976 - REVISED MAY 2004

description/ordering information

These TTL encoders feature priority decoding of the inputs to ensure that only the highest-order data line is encoded. The '147 and 'LS147 devices encode nine data lines to four-line (8-4-2-1) BCD. The implied decimal zero condition requires no input condition, as zero is encoded when all nine data lines are at a high logic level. The '148 and 'LS148 devices encode eight data lines to three-line (4-2-1) binary (octal). Cascading circuitry (enable input EI and enable output EO) has been provided to allow octal expansion without the need for external circuitry. For all types, data inputs and outputs are active at the low logic level. All inputs are buffered to represent one normalized Series 54/74 or 54/74LS load, respectively.

ORDERING INFORMATION

T _A	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 70°C	PDIP - N	Tube	SN74LS148N	SN74LS148N
	SOIC - D	Tube	SN74LS148D	LS148
		Tape and reel	SN74LS148DR	
	SOP - NS	Tape and reel	SN74LS148NSR	74LS148
-55°C to 125°C	CDIP - J	Tube	SNJ54LS148J	SNJ54LS148J
	CFP - W	Tube	SNJ54LS148W	SNJ54LS148W
	LCCC - FK	Tube	SNJ54LS148FK	SNJ54LS148FK

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.

FUNCTION TABLE - '147, 'LS147

INPUTS									OUTPUTS			
1	2	3	4	5	6	7	8	9	D	C	B	A
H	H	H	H	H	H	H	H	H	H	H	H	H
X	X	X	X	X	X	X	X	L	L	H	H	L
X	X	X	X	X	X	X	L	H	L	H	H	H
X	X	X	X	X	X	L	H	H	H	L	L	L
X	X	X	X	L	H	H	H	H	H	L	H	L
X	X	L	H	H	H	H	H	H	H	H	L	L
X	L	H	H	H	H	H	H	H	H	H	L	H
L	H	H	H	H	H	H	H	H	H	H	H	L

H = high logic level, L = low logic level, X = irrelevant

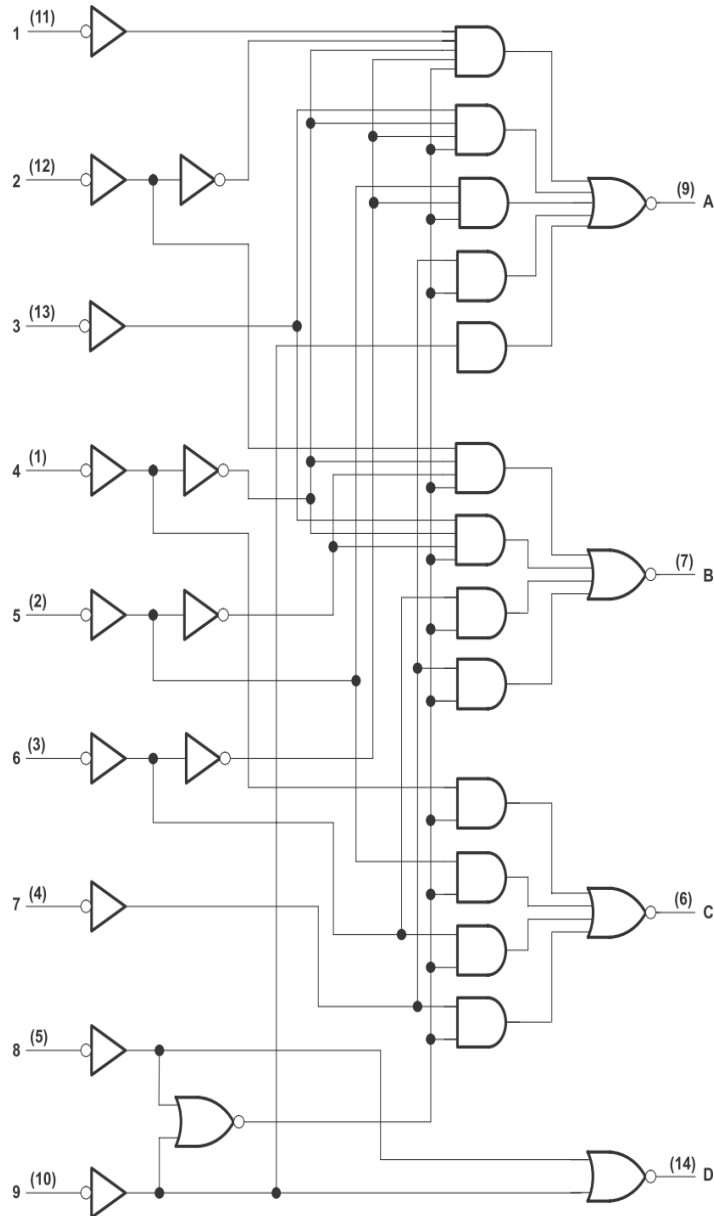


POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN54147, SN54148, SN54LS147, SN54LS148
SN74147, SN74148 (TIM9907), SN74LS147, SN74LS148
10-LINE TO 4-LINE AND 8-LINE TO 3-LINE PRIORITY ENCODERS**

SDLS053B - OCTOBER 1976 - REVISED MAY 2004

'147, 'LS147 logic diagram (positive logic)



Pin numbers shown are for D, J, N, and W packages.



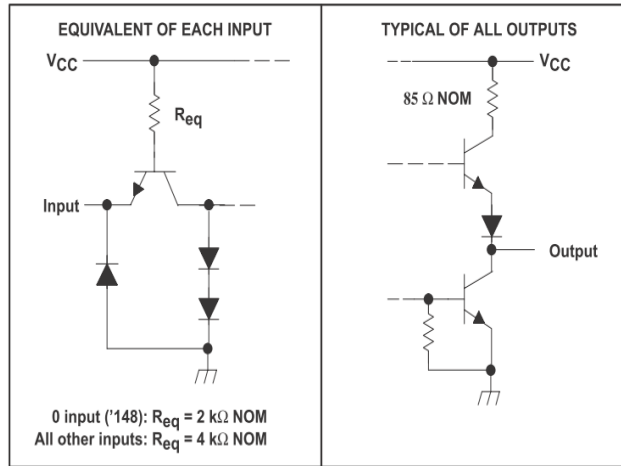
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN54147, SN54148, SN54LS147, SN54LS148
SN74147, SN74148 (TIM9907), SN74LS147, SN74LS148
10-LINE TO 4-LINE AND 8-LINE TO 3-LINE PRIORITY ENCODERS**

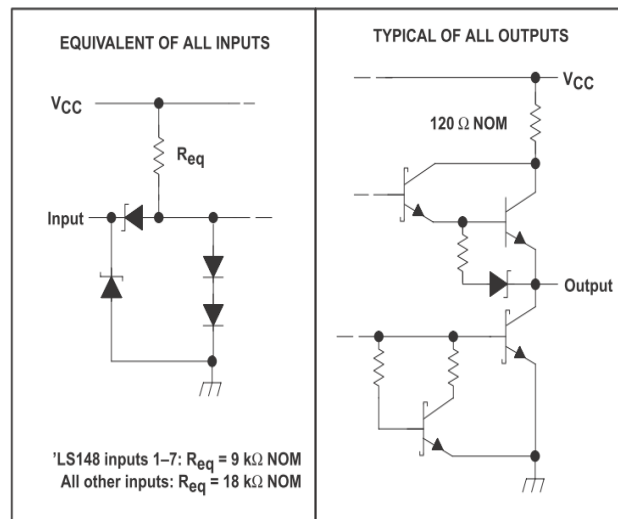
SDLS053B - OCTOBER 1976 - REVISED MAY 2004

schematics of inputs and outputs

'147, '148



'LS147, 'LS148



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**SN54147, SN54148, SN54LS147, SN54LS148
SN74147, SN74148 (TIM9907), SN74LS147, SN74LS148
10-LINE TO 4-LINE AND 8-LINE TO 3-LINE PRIORITY ENCODERS**

SDLS053B - OCTOBER 1976 - REVISED MAY 2004

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER		TEST CONDITIONS†	'147			'148			UNIT
			MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V _{IH}	High-level input voltage		2			2			V
V _{IL}	Low-level input voltage		0.8			0.8			V
V _{IK}	Input clamp voltage	V _{CC} = MIN, I _I = -12 mA	-1.5			-1.5			V
V _{OH}	High-level output voltage	V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OH} = -800 μA	2.4	3.3		2.4	3.3		V
V _{OL}	Low-level output voltage	V _{CC} = MIN, V _{IH} = 2 V, V _{IL} = 0.8 V, I _{OL} = 16 mA	0.2	0.4		0.2	0.4		V
I _I	Input current at maximum input voltage	V _{CC} = MIN, V _I = 5.5 V	1			1			mA
I _{IH}	High-level input current	0 input				40			μA
		Any input except 0	V _{CC} = MAX, V _I = 2.4 V			40			
I _{IL}	Low-level input current	0 input				-1.6			mA
		Any input except 0	V _{CC} = MAX, V _I = 0.4 V			-1.6			
I _{OS}	Short-circuit output current§	V _{CC} = MAX	-35	-85		-35	-85		mA
I _{CC}	Supply current	V _{CC} = MAX (See Note 5)	Condition 1	50	70	40	60		mA
			Condition 2	42	62	35	55		

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at V_{CC} = 5 V, T_A = 25°C.

§ Not more than one output should be shorted at a time.

NOTE 5: For '147, I_{CC} (Condition 1) is measured with input 7 grounded, other inputs and outputs open; I_{CC} (Condition 2) is measured with all inputs and outputs open. For '148, I_{CC} (Condition 1) is measured with inputs 7 and EI grounded, other inputs and outputs open; I_{CC} (Condition 2) is measured with all inputs and outputs open.

SN54147, SN74147 switching characteristics, V_{CC} = 5 V, T_A = 25°C (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	WAVEFORM	TEST CONDITIONS	MIN	TYP	MAX	UNIT
t _{PLH}	Any	Any	In-phase output	C _L = 15 pF, R _L = 400 Ω	9	14		ns
t _{PHL}					7	11		
t _{PLH}	Any	Any	Out-of-phase output		13	19		ns
t _{PHL}					12	19		



August 2000

LM386 Low Voltage Audio Power Amplifier

General Description

The LM386 is a power amplifier designed for use in low voltage consumer applications. The gain is internally set to 20 to keep external part count low, but the addition of an external resistor and capacitor between pins 1 and 8 will increase the gain to any value from 20 to 200.

The inputs are ground referenced while the output automatically biases to one-half the supply voltage. The quiescent power drain is only 24 milliwatts when operating from a 6 volt supply, making the LM386 ideal for battery operation.

Features

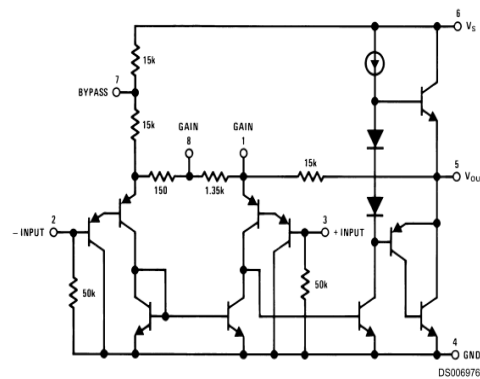
- Battery operation
- Minimum external parts
- Wide supply voltage range: 4V–12V or 5V–18V
- Low quiescent current drain: 4mA
- Voltage gains from 20 to 200
- Ground referenced input
- Self-centering output quiescent voltage
- Low distortion: 0.2% ($A_v = 20$, $V_s = 6V$, $R_L = 8\Omega$, $P_O = 125mW$, $f = 1kHz$)
- Available in 8 pin MSOP package

Applications

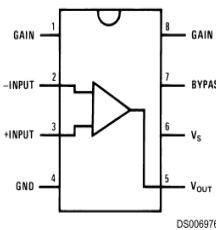
- AM-FM radio amplifiers
- Portable tape player amplifiers
- Intercoms
- TV sound systems
- Line drivers
- Ultrasonic drivers
- Small servo drivers
- Power converters

LM386 Low Voltage Audio Power Amplifier

Equivalent Schematic and Connection Diagrams



Small Outline, Molded Mini Small Outline, and Dual-In-Line Packages



Top View
Order Number LM386M-1, LM386MM-1, LM386N-1, LM386N-3 or LM386N-4
See NS Package Number M08A, MUA08A or N08E

LM386

Absolute Maximum Ratings (Note 2)

If Military/Aerospace specified devices are required, please contact the National Semiconductor Sales Office/ Distributors for availability and specifications.

Supply Voltage	
(LM386N-1, -3, LM386M-1)	15V
Supply Voltage (LM386N-4)	22V
Package Dissipation (Note 3)	
(LM386N)	1.25W
(LM386M)	0.73W
(LM386MM-1)	0.595W
Input Voltage	±0.4V
Storage Temperature	-65°C to +150°C
Operating Temperature	0°C to +70°C
Junction Temperature	+150°C
Soldering Information	

Dual-In-Line Package	
Soldering (10 sec)	+260°C
Small Outline Package (SOIC and MSOP)	
Vapor Phase (60 sec)	+215°C
Infrared (15 sec)	+220°C

See AN-450 "Surface Mounting Methods and Their Effect on Product Reliability" for other methods of soldering surface mount devices.

Thermal Resistance	
θ_{JC} (DIP)	37°C/W
θ_{JA} (DIP)	107°C/W
θ_{JC} (SO Package)	35°C/W
θ_{JA} (SO Package)	172°C/W
θ_{JA} (MSOP)	210°C/W
θ_{JC} (MSOP)	56°C/W

Electrical Characteristics (Notes 1, 2)

$T_A = 25^\circ\text{C}$

Parameter	Conditions	Min	Typ	Max	Units
Operating Supply Voltage (V_S)					
LM386N-1, -3, LM386M-1, LM386MM-1		4		12	V
LM386N-4		5		18	V
Quiescent Current (I_Q)	$V_S = 6V, V_{IN} = 0$		4	8	mA
Output Power (P_{OUT})					
LM386N-1, LM386M-1, LM386MM-1	$V_S = 6V, R_L = 8\Omega, THD = 10\%$	250	325		mW
LM386N-3	$V_S = 9V, R_L = 8\Omega, THD = 10\%$	500	700		mW
LM386N-4	$V_S = 16V, R_L = 32\Omega, THD = 10\%$	700	1000		mW
Voltage Gain (A_V)	$V_S = 6V, f = 1\text{ kHz}$ 10 μF from Pin 1 to 8		26 46		dB dB
Bandwidth (BW)	$V_S = 6V$, Pins 1 and 8 Open		300		kHz
Total Harmonic Distortion (THD)	$V_S = 6V, R_L = 8\Omega, P_{OUT} = 125\text{ mW}$ $f = 1\text{ kHz}$, Pins 1 and 8 Open		0.2		%
Power Supply Rejection Ratio (PSRR)	$V_S = 6V, f = 1\text{ kHz}, C_{BYPASS} = 10\ \mu\text{F}$ Pins 1 and 8 Open, Referred to Output		50		dB
Input Resistance (R_{IN})			50		k Ω
Input Bias Current (I_{BIAS})	$V_S = 6V$, Pins 2 and 3 Open		250		nA

Note 1: All voltages are measured with respect to the ground pin, unless otherwise specified.

Note 2: Absolute Maximum Ratings indicate limits beyond which damage to the device may occur. Operating Ratings indicate conditions for which the device is functional, but do not guarantee specific performance limits. Electrical Characteristics state DC and AC electrical specifications under particular test conditions which guarantee specific performance limits. This assumes that the device is within the Operating Ratings. Specifications are not guaranteed for parameters where no limit is given, however, the typical value is a good indication of device performance.

Note 3: For operation in ambient temperatures above 25°C, the device must be derated based on a 150°C maximum junction temperature and 1) a thermal resistance of 107°C/W junction to ambient for the dual-in-line package and 2) a thermal resistance of 170°C/W for the small outline package.

Application Hints

GAIN CONTROL

To make the LM386 a more versatile amplifier, two pins (1 and 8) are provided for gain control. With pins 1 and 8 open the 1.35 k Ω resistor sets the gain at 20 (26 dB). If a capacitor is put from pin 1 to 8, bypassing the 1.35 k Ω resistor, the gain will go up to 200 (46 dB). If a resistor is placed in series with the capacitor, the gain can be set to any value from 20 to 200. Gain control can also be done by capacitively coupling a resistor (or FET) from pin 1 to ground.

Additional external components can be placed in parallel with the internal feedback resistors to tailor the gain and frequency response for individual applications. For example, we can compensate poor speaker bass response by frequency shaping the feedback path. This is done with a series RC from pin 1 to 5 (paralleling the internal 15 k Ω resistor). For 6 dB effective bass boost: $R \approx 15$ k Ω , the lowest value for good stable operation is $R = 10$ k Ω if pin 8 is open. If pins 1 and 8 are bypassed then R as low as 2 k Ω can be used. This restriction is because the amplifier is only compensated for closed-loop gains greater than 9.

INPUT BIASING

The schematic shows that both inputs are biased to ground with a 50 k Ω resistor. The base current of the input transistors is about 250 nA, so the inputs are at about 12.5 mV when left open. If the dc source resistance driving the LM386 is higher than 250 k Ω it will contribute very little additional offset (about 2.5 mV at the input, 50 mV at the output). If the dc source resistance is less than 10 k Ω , then shorting the unused input to ground will keep the offset low (about 2.5 mV at the input, 50 mV at the output). For dc source resistances between these values we can eliminate excess offset by putting a resistor from the unused input to ground, equal in value to the dc source resistance. Of course all offset problems are eliminated if the input is capacitively coupled.

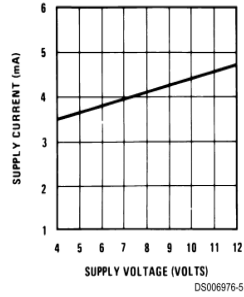
When using the LM386 with higher gains (bypassing the 1.35 k Ω resistor between pins 1 and 8) it is necessary to bypass the unused input, preventing degradation of gain and possible instabilities. This is done with a 0.1 μ F capacitor or a short to ground depending on the dc source resistance on the driven input.

LM386

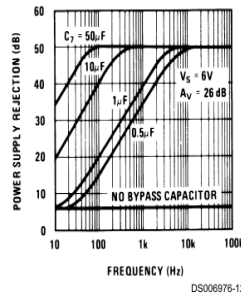
LM386

Typical Performance Characteristics

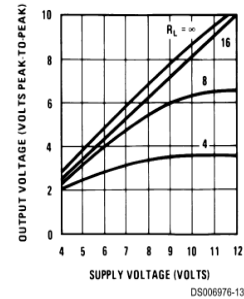
Quiescent Supply Current vs Supply Voltage



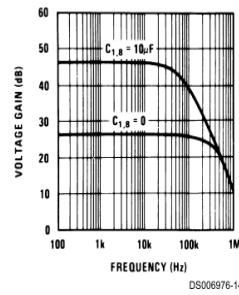
Power Supply Rejection Ratio (Referred to the Output) vs Frequency



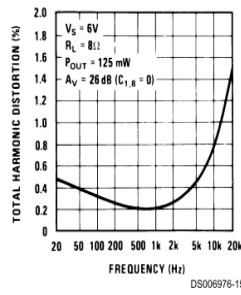
Peak-to-Peak Output Voltage Swing vs Supply Voltage



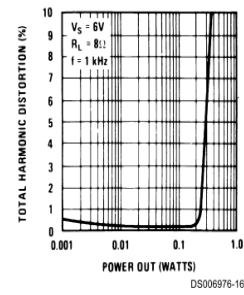
Voltage Gain vs Frequency



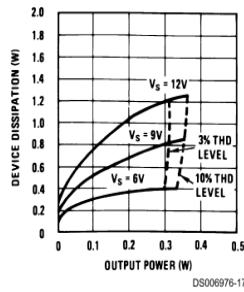
Distortion vs Frequency



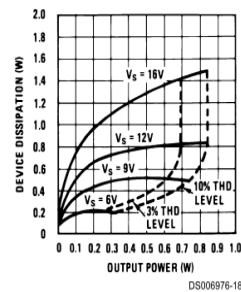
Distortion vs Output Power



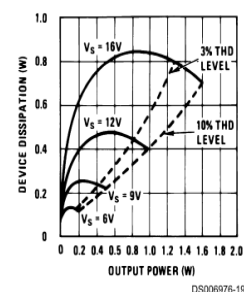
Device Dissipation vs Output Power—4Ω Load



Device Dissipation vs Output Power—8Ω Load

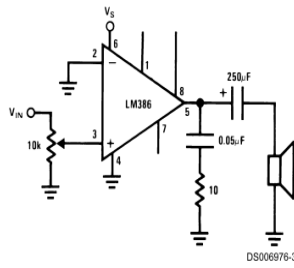


Device Dissipation vs Output Power—16Ω Load

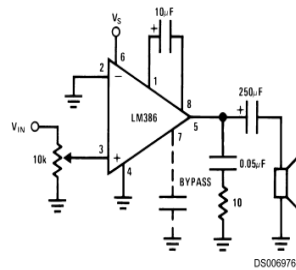


Typical Applications

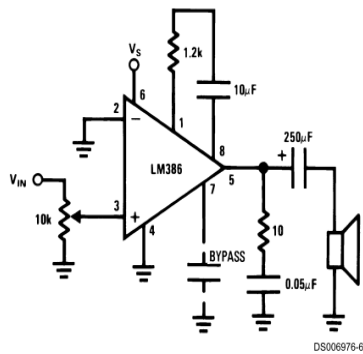
Amplifier with Gain = 20
Minimum Parts



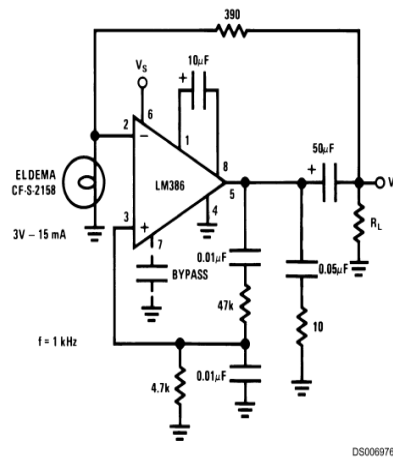
Amplifier with Gain = 200



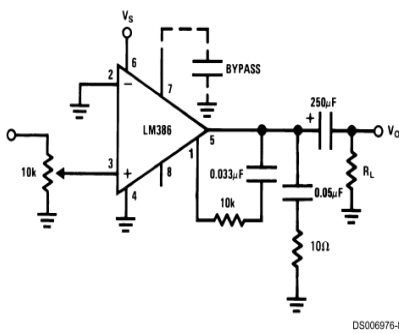
Amplifier with Gain = 50



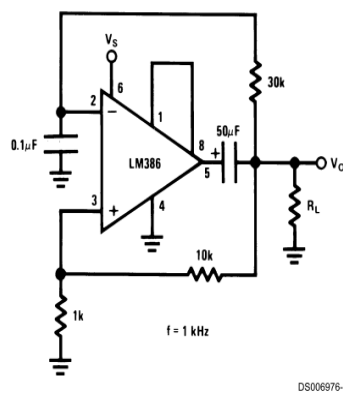
Low Distortion Power Wienbridge Oscillator



Amplifier with Bass Boost



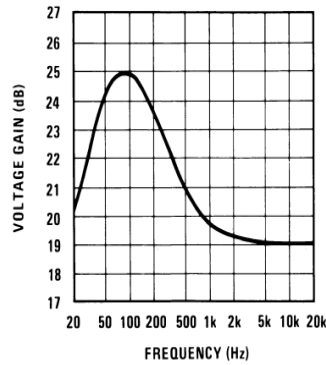
Square Wave Oscillator



LM386

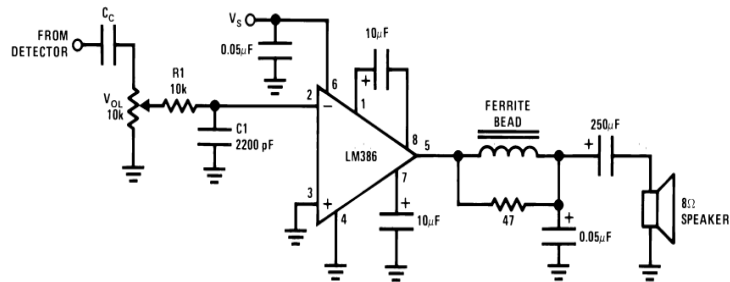
Typical Applications (Continued)

Frequency Response with Bass Boost



DS006976-10

AM Radio Power Amplifier



DS006976-11

- Note 4:** Twist Supply lead and supply ground very tightly.
- Note 5:** Twist speaker lead and ground very tightly.
- Note 6:** Ferrite bead in Ferroxcube K5-001-001/3B with 3 turns of wire.
- Note 7:** R1C1 band limits input signals.
- Note 8:** All components must be spaced very closely to IC.



LM555

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

LM555 Timer

1 Features

- Direct Replacement for SE555/NE555
- Timing from Microseconds through Hours
- Operates in Both Astable and Monostable Modes
- Adjustable Duty Cycle
- Output Can Source or Sink 200 mA
- Output and Supply TTL Compatible
- Temperature Stability Better than 0.005% per °C
- Normally On and Normally Off Output
- Available in 8-pin VSSOP Package

2 Applications

- Precision Timing
- Pulse Generation
- Sequential Timing
- Time Delay Generation
- Pulse Width Modulation
- Pulse Position Modulation
- Linear Ramp Generator

3 Description

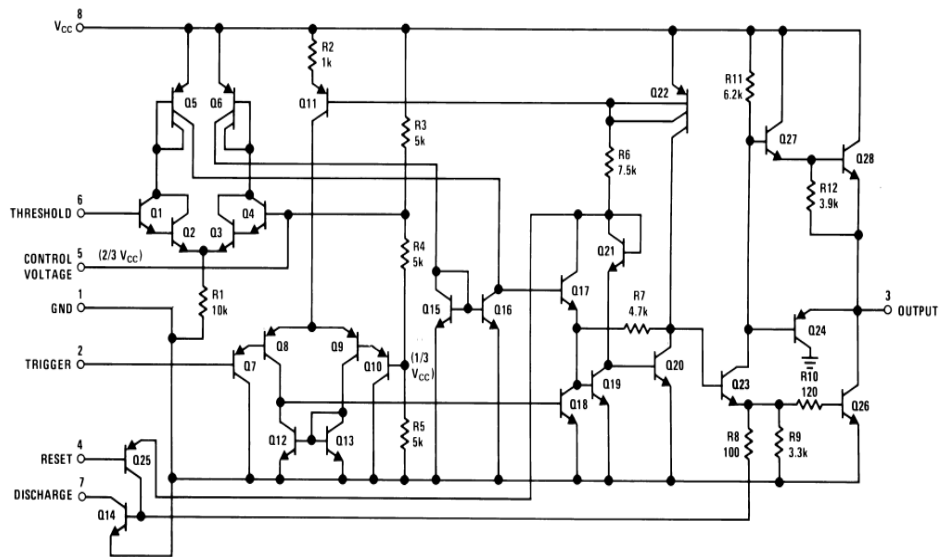
The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For a stable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200 mA or drive TTL circuits.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
LM555	SOIC (8)	4.90 mm × 3.91 mm
	PDIP (8)	9.81 mm × 6.35 mm
	VSSOP (8)	3.00 mm × 3.00 mm

(1) For all available packages, see the orderable addendum at the end of the datasheet.

Schematic Diagram



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

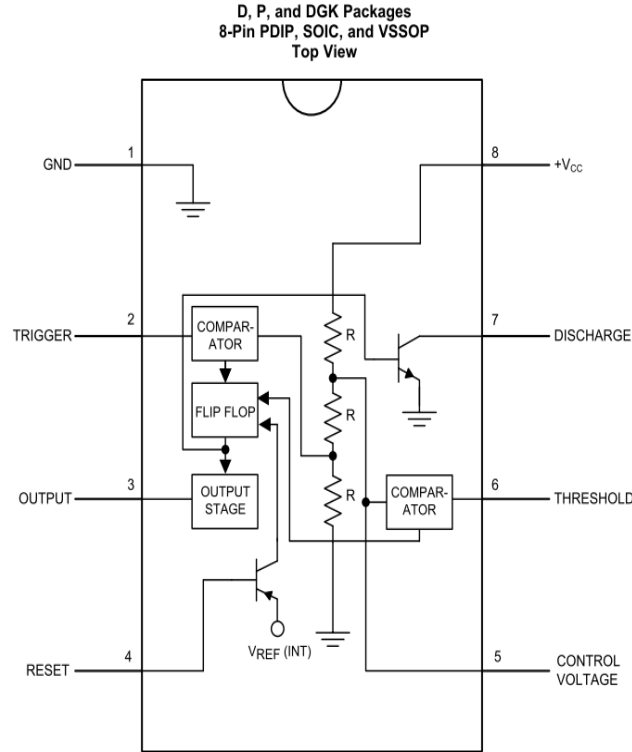


LM555

www.ti.com

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

5 Pin Configuration and Functions



Pin Functions

PIN		I/O	DESCRIPTION
NO.	NAME		
5	Control Voltage	I	Controls the threshold and trigger levels. It determines the pulse width of the output waveform. An external voltage applied to this pin can also be used to modulate the output waveform
7	Discharge	I	Open collector output which discharges a capacitor between intervals (in phase with output). It toggles the output from high to low when voltage reaches 2/3 of the supply voltage
1	GND	O	Ground reference voltage
3	Output	O	Output driven waveform
4	Reset	I	Negative pulse applied to this pin to disable or reset the timer. When not used for reset purposes, it should be connected to VCC to avoid false triggering
6	Threshold	I	Compares the voltage applied to the terminal with a reference voltage of 2/3 V _{CC} . The amplitude of voltage applied to this terminal is responsible for the set state of the flip-flop
2	Trigger	I	Responsible for transition of the flip-flop from set to reset. The output of the timer depends on the amplitude of the external trigger pulse applied to this pin
8	V ⁺	I	Supply voltage with respect to GND



LM555

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

www.ti.com

6 Specifications

6.1 Absolute Maximum Ratings

over operating free-air temperature range (unless otherwise noted)⁽¹⁾⁽²⁾

		MIN	MAX	UNIT
Power Dissipation ⁽³⁾	LM555CM, LM555CN ⁽⁴⁾		1180	mW
	LM555CMM		613	mW
Soldering Information	PDIP Package	Soldering (10 Seconds)		260 °C
	Small Outline Packages (SOIC and VSSOP)	Vapor Phase (60 Seconds)		215 °C
		Infrared (15 Seconds)		220 °C
Storage temperature, T _{stg}		-65	150	°C

- (1) Stresses beyond those listed under *Absolute Maximum Ratings* may cause permanent damage to the device. These are stress ratings only, which do not imply functional operation of the device at these or any other conditions beyond those indicated under *Recommended Operating Conditions*. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.
- (2) If Military/Aerospace specified devices are required, please contact the TI Sales Office/Distributors for availability and specifications.
- (3) For operating at elevated temperatures the device must be derated above 25°C based on a 150°C maximum junction temperature and a thermal resistance of 106°C/W (PDIP), 170°C/W (SOIC-8), and 204°C/W (VSSOP) junction to ambient.
- (4) Refer to RETS555X drawing of military LM555H and LM555J versions for specifications.

6.2 ESD Ratings

			VALUE	UNIT
V _(ESD)	Electrostatic discharge	Human-body model (HBM), per ANSI/ESDA/JEDEC JS-001 ⁽¹⁾	±500 ⁽²⁾	V

- (1) JEDEC document JEP155 states that 500-V HBM allows safe manufacturing with a standard ESD control process.
- (2) The ESD information listed is for the SOIC package.

6.3 Recommended Operating Conditions

over operating free-air temperature range (unless otherwise noted)

	MIN	MAX	UNIT
Supply Voltage		18	V
Temperature, T _A	0	70	°C
Operating junction temperature, T _J		70	°C

6.4 Thermal Information

THERMAL METRIC ⁽¹⁾	LM555			UNIT
	PDIP	SOIC	VSSOP	
	8 PINS			
R _{θJA} Junction-to-ambient thermal resistance	106	170	204	°C/W

- (1) For more information about traditional and new thermal metrics, see the *IC Package Thermal Metrics* application report, [SPRA953](#).



LM555

www.ti.com

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

6.5 Electrical Characteristics

($T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{ V to } 15\text{ V}$, unless otherwise specified)⁽¹⁾⁽²⁾

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Supply Voltage		4.5		16	V
Supply Current	$V_{CC} = 5\text{ V}$, $R_L = \infty$		3	6	mA
	$V_{CC} = 15\text{ V}$, $R_L = \infty$ (Low State) ⁽³⁾		10	15	
Timing Error, Monostable					
Initial Accuracy			1 %		
Drift with Temperature	$R_A = 1\text{ k to } 100\text{ k}\Omega$,		50		ppm/ $^\circ\text{C}$
	$C = 0.1\ \mu\text{F}$, ⁽⁴⁾				
Accuracy over Temperature			1.5 %		
Drift with Supply			0.1 %		V
Timing Error, Astable					
Initial Accuracy			2.25		
Drift with Temperature	$R_A, R_B = 1\text{ k to } 100\text{ k}\Omega$,		150		ppm/ $^\circ\text{C}$
	$C = 0.1\ \mu\text{F}$, ⁽⁴⁾				
Accuracy over Temperature			3.0%		
Drift with Supply			0.30 %		V
Threshold Voltage			0.667		$\times V_{CC}$
Trigger Voltage	$V_{CC} = 15\text{ V}$		5		V
	$V_{CC} = 5\text{ V}$		1.67		V
Trigger Current			0.5	0.9	μA
Reset Voltage		0.4	0.5	1	V
Reset Current			0.1	0.4	mA
Threshold Current	⁽⁵⁾		0.1	0.25	μA
Control Voltage Level	$V_{CC} = 15\text{ V}$	9	10	11	V
	$V_{CC} = 5\text{ V}$	2.6	3.33	4	
Pin 7 Leakage Output High			1	100	nA
Pin 7 Sat ⁽⁶⁾					
Output Low	$V_{CC} = 15\text{ V}$, $I_T = 15\text{ mA}$		180		mV
Output Low	$V_{CC} = 4.5\text{ V}$, $I_T = 4.5\text{ mA}$		80	200	mV
Output Voltage Drop (Low)	$V_{CC} = 15\text{ V}$				
	$I_{\text{SINK}} = 10\text{ mA}$		0.1	0.25	V
	$I_{\text{SINK}} = 50\text{ mA}$		0.4	0.75	V
	$I_{\text{SINK}} = 100\text{ mA}$		2	2.5	V
	$I_{\text{SINK}} = 200\text{ mA}$		2.5		V
	$V_{CC} = 5\text{ V}$				
	$I_{\text{SINK}} = 8\text{ mA}$				V
	$I_{\text{SINK}} = 5\text{ mA}$		0.25	0.35	V

- (1) All voltages are measured with respect to the ground pin, unless otherwise specified.
- (2) **Absolute Maximum Ratings** indicate limits beyond which damage to the device may occur. **Recommended Operating Conditions** indicate conditions for which the device is functional, but do not ensure specific performance limits. **Electrical Characteristics** state DC and AC electrical specifications under particular test conditions which ensures specific performance limits. This assumes that the device is within the **Recommended Operating Conditions**. Specifications are not ensured for parameters where no limit is given, however, the typical value is a good indication of device performance.
- (3) Supply current when output high typically 1 mA less at $V_{CC} = 5\text{ V}$.
- (4) Tested at $V_{CC} = 5\text{ V}$ and $V_{CC} = 15\text{ V}$.
- (5) This will determine the maximum value of $R_A + R_B$ for 15 V operation. The maximum total ($R_A + R_B$) is 20 M Ω .
- (6) No protection against excessive pin 7 current is necessary providing the package dissipation rating will not be exceeded.



LM555

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

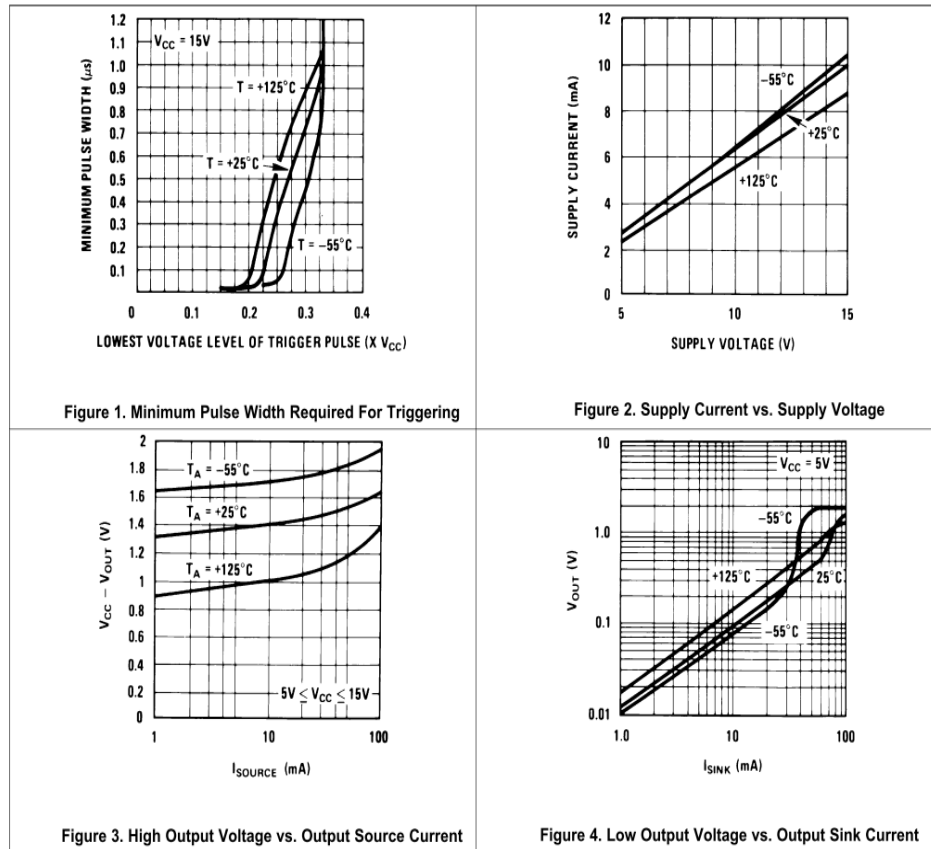
www.ti.com

Electrical Characteristics (continued)

($T_A = 25^\circ\text{C}$, $V_{CC} = 5\text{ V to } 15\text{ V}$, unless otherwise specified)⁽¹⁾⁽²⁾

PARAMETER	TEST CONDITIONS	MIN	TYP	MAX	UNIT
Output Voltage Drop (High)	$I_{\text{SOURCE}} = 200\text{ mA}$, $V_{CC} = 15\text{ V}$		12.5		V
	$I_{\text{SOURCE}} = 100\text{ mA}$, $V_{CC} = 15\text{ V}$	12.75	13.3		V
	$V_{CC} = 5\text{ V}$	2.75	3.3		V
Rise Time of Output			100		ns
Fall Time of Output			100		ns

6.6 Typical Characteristics



LM555

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

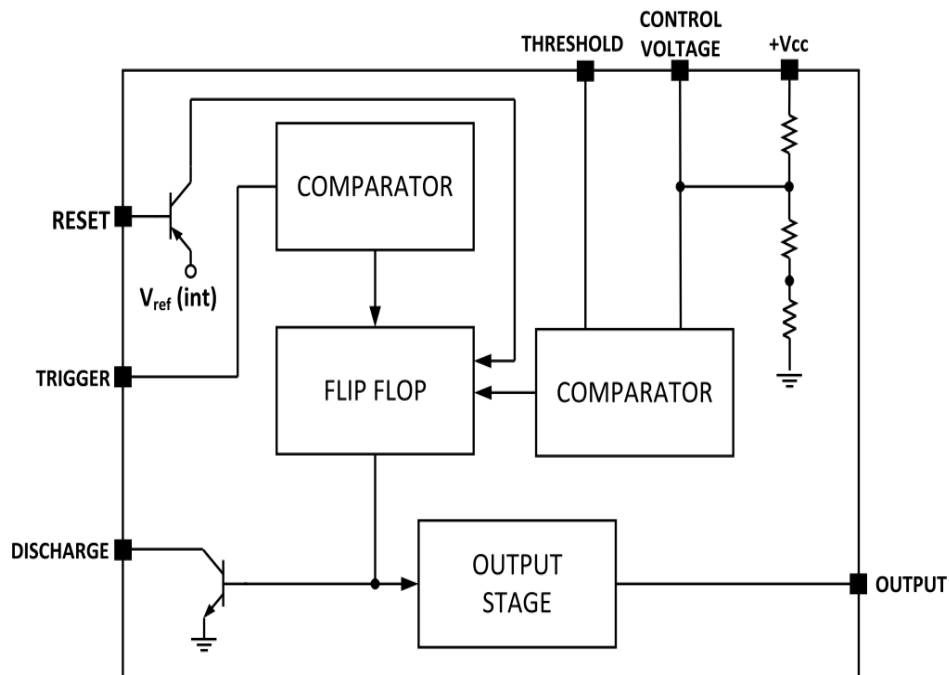
www.ti.com

7 Detailed Description

7.1 Overview

The LM555 is a highly stable device for generating accurate time delays or oscillation. Additional terminals are provided for triggering or resetting if desired. In the time delay mode of operation, the time is precisely controlled by one external resistor and capacitor. For astable operation as an oscillator, the free running frequency and duty cycle are accurately controlled with two external resistors and one capacitor. The circuit may be triggered and reset on falling waveforms, and the output circuit can source or sink up to 200mA or driver TTL circuits. The LM555 are available in 8-pin PDIP, SOIC, and VSSOP packages and is a direct replacement for SE555/NE555.

7.2 Functional Block Diagram



7.3 Feature Description

7.3.1 Direct Replacement for SE555/NE555

The LM555 timer is a direct replacement for SE555 and NE555. It is pin-to-pin compatible so that no schematic or layout changes are necessary. The LM555 come in an 8-pin PDIP, SOIC, and VSSOP package.

7.3.2 Timing From Microseconds Through Hours

The LM555 has the ability to have timing parameters from the microseconds range to hours. The time delay of the system can be determined by the time constant of the R and C value used for either the monostable or astable configuration. A nomograph is available for easy determination of R and C values for various time delays.

7.3.3 Operates in Both Astable and Monostable Mode

The LM555 can operate in both astable and monostable mode depending on the application requirements.

- Monostable mode: The LM555 timer acts as a "one-shot" pulse generator. The pulse begins when the LM555 timer receives a signal at the trigger input that falls below a 1/3 of the voltage supply. The width of the output pulse is determined by the time constant of an RC network. The output pulse ends when the voltage on the



LM555

www.ti.com

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

Feature Description (continued)

capacitor equals 2/3 of the supply voltage. The output pulse width can be extended or shortened depending on the application by adjusting the R and C values.

- Astable (free-running) mode: The LM555 timer can operate as an oscillator and puts out a continuous stream of rectangular pulses having a specified frequency. The frequency of the pulse stream depends on the values of R_A , R_B , and C.

7.4 Device Functional Modes

7.4.1 Monostable Operation

In this mode of operation, the timer functions as a one-shot (Figure 11). The external capacitor is initially held discharged by a transistor inside the timer. Upon application of a negative trigger pulse of less than $1/3 V_{CC}$ to pin 2, the flip-flop is set which both releases the short circuit across the capacitor and drives the output high.

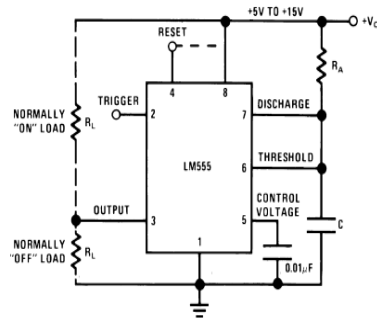
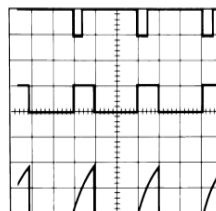


Figure 11. Monostable

The voltage across the capacitor then increases exponentially for a period of $t = 1.1 R_A C$, at the end of which time the voltage equals $2/3 V_{CC}$. The comparator then resets the flip-flop which in turn discharges the capacitor and drives the output to its low state. Figure 12 shows the waveforms generated in this mode of operation. Since the charge and the threshold level of the comparator are both directly proportional to supply voltage, the timing interval is independent of supply.



$V_{CC} = 5\text{ V}$
 TIME = 0.1 ms/DIV.
 $R_A = 9.1\text{ k}\Omega$
 $C = 0.01\text{ }\mu\text{F}$

Top Trace: Input 5V/Div.
 Middle Trace: Output 5V/Div.
 Bottom Trace: Capacitor Voltage 2V/Div.

Figure 12. Monostable Waveforms

During the timing cycle when the output is high, the further application of a trigger pulse will not effect the circuit so long as the trigger input is returned high at least $10\text{ }\mu\text{s}$ before the end of the timing interval. However the circuit can be reset during this time by the application of a negative pulse to the reset terminal (pin 4). The output will then remain in the low state until a trigger pulse is again applied.

When the reset function is not in use, TI recommends connecting the Reset pin to V_{CC} to avoid any possibility of false triggering.

LM555

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

www.ti.com

Device Functional Modes (continued)

Figure 13 is a nomograph for easy determination of R, C values for various time delays.

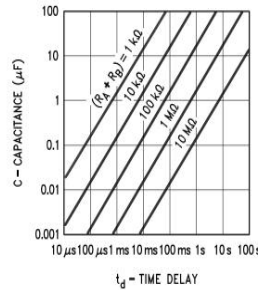


Figure 13. Time Delay

7.4.2 Astable Operation

If the circuit is connected as shown in Figure 14 (pins 2 and 6 connected) it will trigger itself and free run as a multivibrator. The external capacitor charges through $R_A + R_B$ and discharges through R_B . Thus the duty cycle may be precisely set by the ratio of these two resistors.

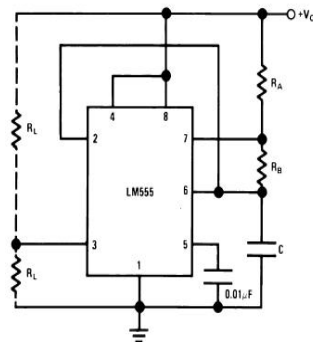


Figure 14. Astable

In this mode of operation, the capacitor charges and discharges between $1/3 V_{CC}$ and $2/3 V_{CC}$. As in the triggered mode, the charge and discharge times, and therefore the frequency are independent of the supply voltage.

Figure 15 shows the waveforms generated in this mode of operation.

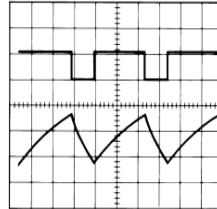


LM555

www.ti.com

SNAS548D – FEBRUARY 2000 – REVISED JANUARY 2015

Device Functional Modes (continued)



$V_{CC} = 5\text{ V}$ Top Trace: Output 5V/Div.
 TIME = 20 μs /DIV. Bottom Trace: Capacitor Voltage 1V/Div.
 $R_A = 3.9\text{ k}\Omega$
 $R_B = 3\text{ k}\Omega$
 $C = 0.01\text{ }\mu\text{F}$

Figure 15. Astable Waveforms

The charge time (output high) is given by:

$$t_1 = 0.693 (R_A + R_B) C \tag{1}$$

And the discharge time (output low) by:

$$t_2 = 0.693 (R_B) C \tag{2}$$

Thus the total period is:

$$T = t_1 + t_2 = 0.693 (R_A + 2R_B) C \tag{3}$$

The frequency of oscillation is:

$$f = \frac{1}{T} = \frac{1.44}{(R_A + 2R_B) C} \tag{4}$$

Figure 16 may be used for quick determination of these RC values.

The duty cycle is:

$$D = \frac{R_B}{R_A + 2R_B} \tag{5}$$

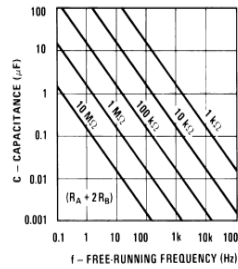


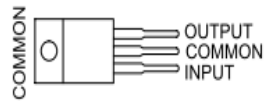
Figure 16. Free Running Frequency

**μA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

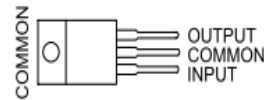
SLVS056J – MAY 1976 – REVISED MAY 2003

- 3-Terminal Regulators
- Output Current up to 1.5 A
- Internal Thermal-Overload Protection
- High Power-Dissipation Capability
- Internal Short-Circuit Current Limiting
- Output Transistor Safe-Area Compensation

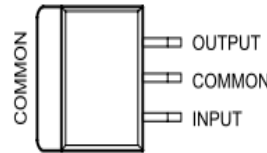
KC (TO-220) PACKAGE
(TOP VIEW)



KCS (TO-220) PACKAGE
(TOP VIEW)



KTE PACKAGE
(TOP VIEW)



description/ordering information

This series of fixed-voltage integrated-circuit voltage regulators is designed for a wide range of applications. These applications include on-card regulation for elimination of noise and distribution problems associated with single-point regulation. Each of these regulators can deliver up to 1.5 A of output current. The internal current-limiting and thermal-shutdown features of these regulators essentially make them immune to overload. In addition to use as fixed-voltage regulators, these devices can be used with external components to obtain adjustable output voltages and currents, and also can be used as the power-pass element in precision regulators.

ORDERING INFORMATION

T _J	V _{O(NOM)} (V)	PACKAGE†		ORDERABLE PART NUMBER	TOP-SIDE MARKING
0°C to 125°C	5	POWER-FLEX (KTE)	Reel of 2000	μA7805CKTER	μA7805C
		TO-220 (KC)	Tube of 50	μA7805CKC	μA7805C
		TO-220, short shoulder (KCS)	Tube of 20	μA7805CKCS	
	8	POWER-FLEX (KTE)	Reel of 2000	μA7808CKTER	μA7808C
		TO-220 (KC)	Tube of 50	μA7808CKC	μA7808C
		TO-220, short shoulder (KCS)	Tube of 20	μA7808CKCS	
	10	POWER-FLEX (KTE)	Reel of 2000	μA7810CKTER	μA7810C
		TO-220 (KC)	Tube of 50	μA7810CKC	μA7810C
		POWER-FLEX (KTE)	Reel of 2000	μA7812CKTER	μA7812C
	12	TO-220 (KC)	Tube of 50	μA7812CKC	μA7812C
		TO-220, short shoulder (KCS)	Tube of 20	μA7812CKCS	
		15	POWER-FLEX (KTE)	Reel of 2000	μA7815CKTER
TO-220 (KC)	Tube of 50		μA7815CKC	μA7815C	
TO-220, short shoulder (KCS)	Tube of 20		μA7815CKCS		
24	POWER-FLEX (KTE)	Reel of 2000	μA7824CKTER	μA7824C	
	TO-220 (KC)	Tube of 50	μA7824CKC	μA7824C	

† Package drawings, standard packing quantities, thermal data, symbolization, and PCB design guidelines are available at www.ti.com/sc/package.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.



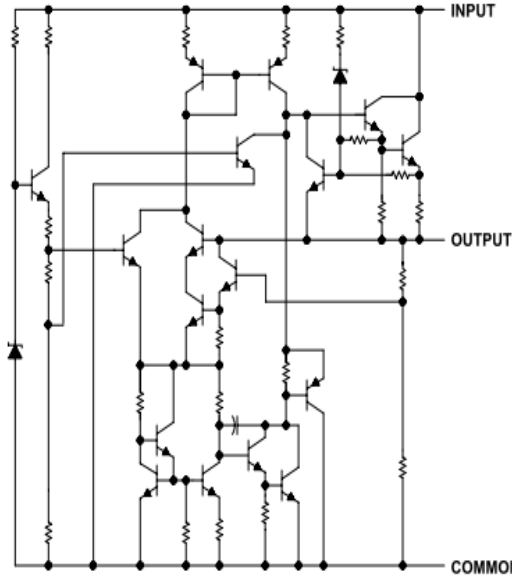
POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2003, Texas Instruments Incorporated

**μA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

SLVS056J – MAY 1976 – REVISED MAY 2003

schematic



absolute maximum ratings over virtual junction temperature range (unless otherwise noted)†

Input voltage, V_i : μA7824C	40 V
All others	35 V
Operating virtual junction temperature, T_J	150°C
Lead temperature 1,6 mm (1/16 inch) from case for 10 seconds	260°C
Storage temperature range, T_{stg}	-65°C to 150°C

† Stresses beyond those listed under "absolute maximum ratings" may cause permanent damage to the device. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those indicated under "recommended operating conditions" is not implied. Exposure to absolute-maximum-rated conditions for extended periods may affect device reliability.

package thermal data (see Note 1)

PACKAGE	BOARD	θ_{JC}	θ_{JA}
POWER-FLEX (KTE)	High K, JESD 51-5	3°C/W	23°C/W
TO-220 (KC/KCS)	High K, JESD 51-5	3°C/W	19°C/W

NOTE 1: Maximum power dissipation is a function of $T_J(\text{max})$, θ_{JA} , and T_A . The maximum allowable power dissipation at any allowable ambient temperature is $P_D = (T_J(\text{max}) - T_A)/\theta_{JA}$. Operating at the absolute maximum T_J of 150°C can affect reliability.

**μA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

SLVS056J – MAY 1976 – REVISED MAY 2003

recommended operating conditions

		MIN	MAX	UNIT	
V _I	Input voltage	μA7805C	7	25	V
		μA7808C	10.5	25	
		μA7810C	12.5	28	
		μA7812C	14.5	30	
		μA7815C	17.5	30	
		μA7824C	27	38	
I _O	Output current		1.5	A	
T _J	Operating virtual junction temperature	μA7800C series	0	125	°C

electrical characteristics at specified virtual junction temperature, V_I = 10 V, I_O = 500 mA (unless otherwise noted)

PARAMETER	TEST CONDITIONS	T _J [†]	μA7805C			UNIT
			MIN	TYP	MAX	
Output voltage	I _O = 5 mA to 1 A, V _I = 7 V to 20 V, P _D ≤ 15 W	25°C	4.8	5	5.2	V
		0°C to 125°C	4.75		5.25	
Input voltage regulation	V _I = 7 V to 25 V	25°C		3	100	mV
	V _I = 8 V to 12 V			1	50	
Ripple rejection	V _I = 8 V to 18 V, f = 120 Hz	0°C to 125°C	62	78		dB
Output voltage regulation	I _O = 5 mA to 1.5 A	25°C		15	100	mV
	I _O = 250 mA to 750 mA			5	50	
Output resistance	f = 1 kHz	0°C to 125°C		0.017		Ω
Temperature coefficient of output voltage	I _O = 5 mA	0°C to 125°C		-1.1		mV/°C
Output noise voltage	f = 10 Hz to 100 kHz	25°C		40		μV
Dropout voltage	I _O = 1 A	25°C		2		V
Bias current		25°C		4.2	8	mA
Bias current change	V _I = 7 V to 25 V	0°C to 125°C			1.3	mA
	I _O = 5 mA to 1 A				0.5	
Short-circuit output current		25°C		750		mA
Peak output current		25°C		2.2		A

[†] Pulse-testing techniques maintain the junction temperature as close to the ambient temperature as possible. Thermal effects must be taken into account separately. All characteristics are measured with a 0.33-μF capacitor across the input and a 0.1-μF capacitor across the output.



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

**μA7800 SERIES
POSITIVE-VOLTAGE REGULATORS**

SLVS056J – MAY 1976 – REVISED MAY 2003

APPLICATION INFORMATION

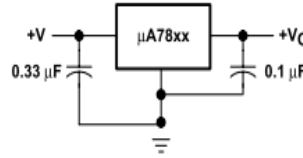


Figure 1. Fixed-Output Regulator

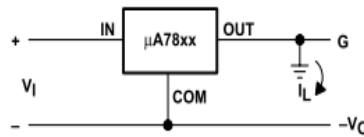
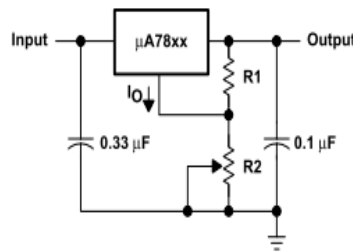


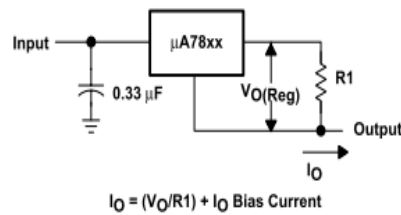
Figure 2. Positive Regulator in Negative Configuration (VI Must Float)



NOTE A: The following formula is used when V_{xx} is the nominal output voltage (output to common) of the fixed regulator:

$$V_O = V_{xx} + \left(\frac{V_{xx}}{R_1} + I_Q \right) R_2$$

Figure 3. Adjustable-Output Regulator



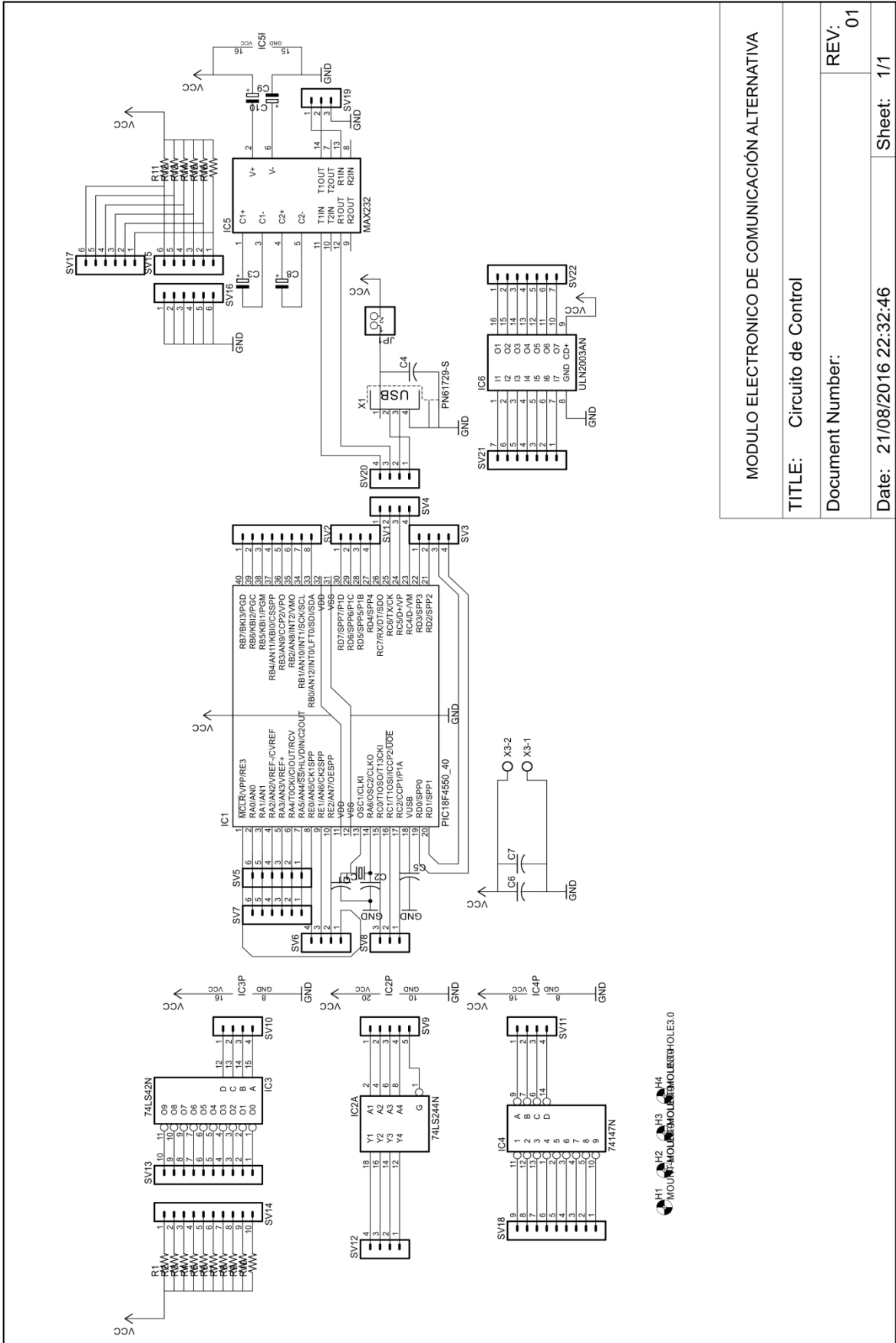
$$I_Q = (V_O/R_1) + I_Q \text{ Bias Current}$$

Figure 4. Current Regulator



POST OFFICE BOX 655303 • DALLAS, TEXAS 75265





MODULO ELECTRONICO DE COMUNICACIÓN ALTERNATIVA

TITLE: Circuito de Control

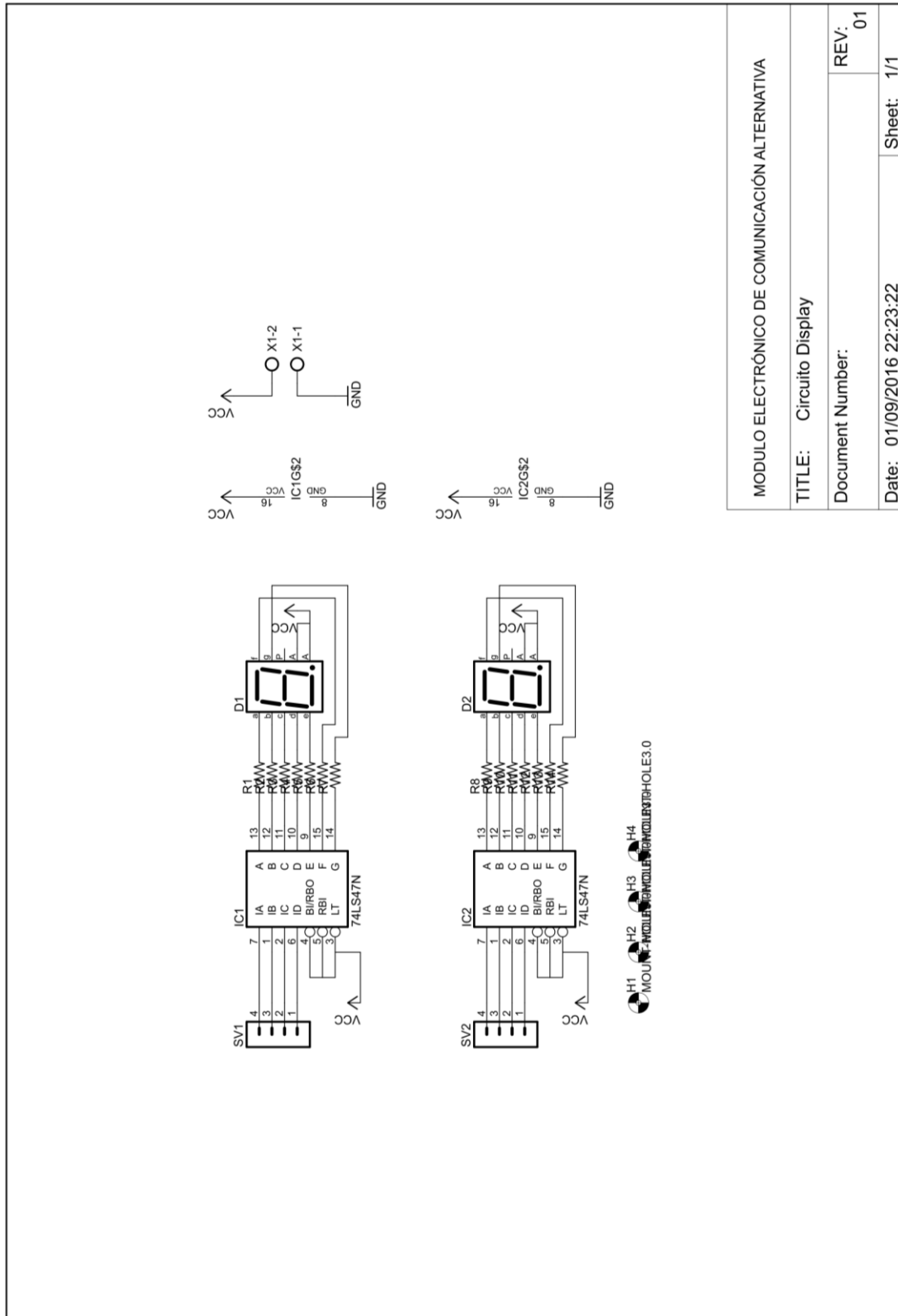
Document Number:

REV: 01

Date: 21/08/2016 22:32:46

Sheet: 1/1





MODULO ELECTRONICO DE COMUNICACION ALTERNATIVA

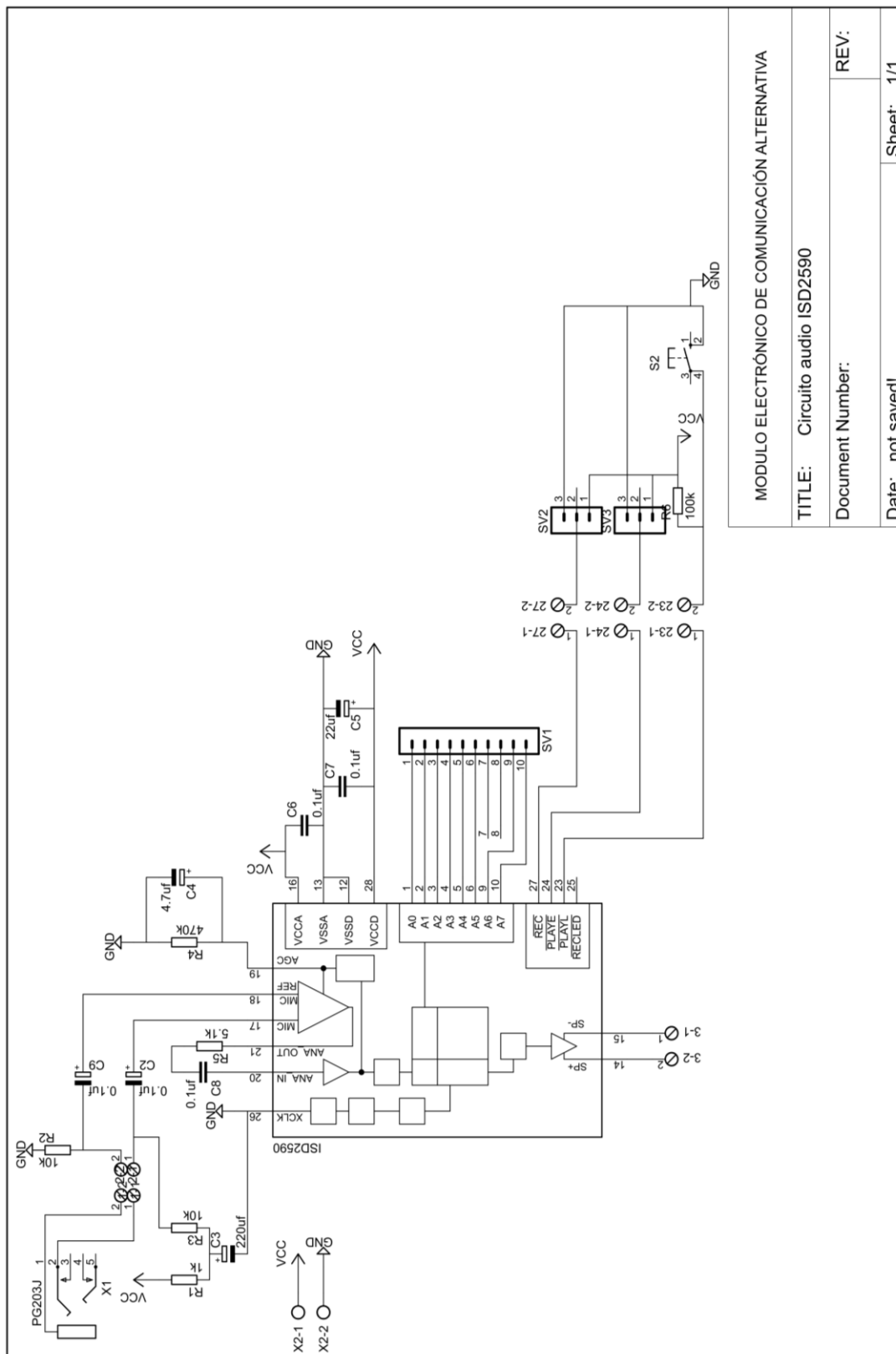
TITLE: Circuito Display

Document Number:

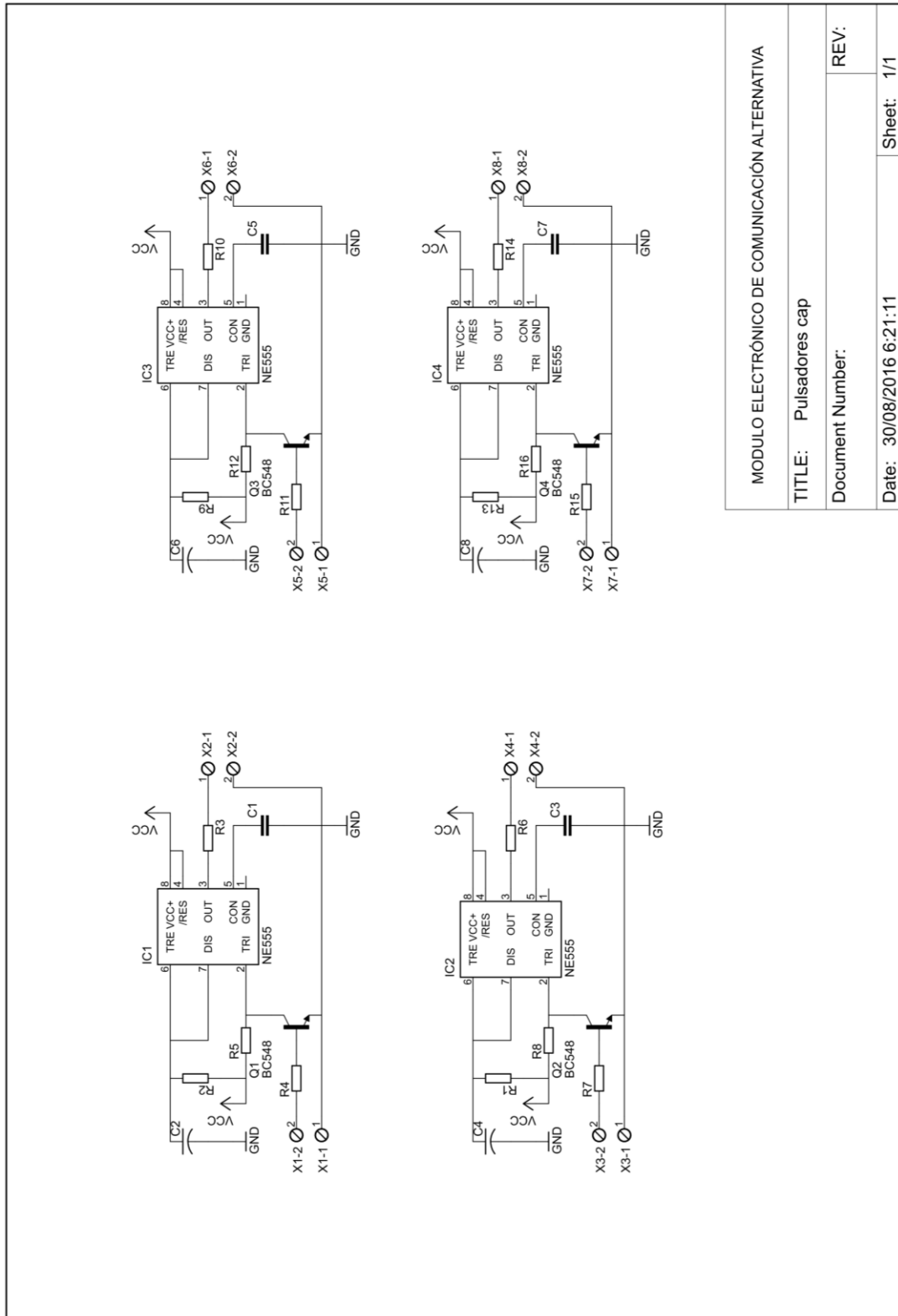
REV: 01

Date: 01/09/2016 22:23:22

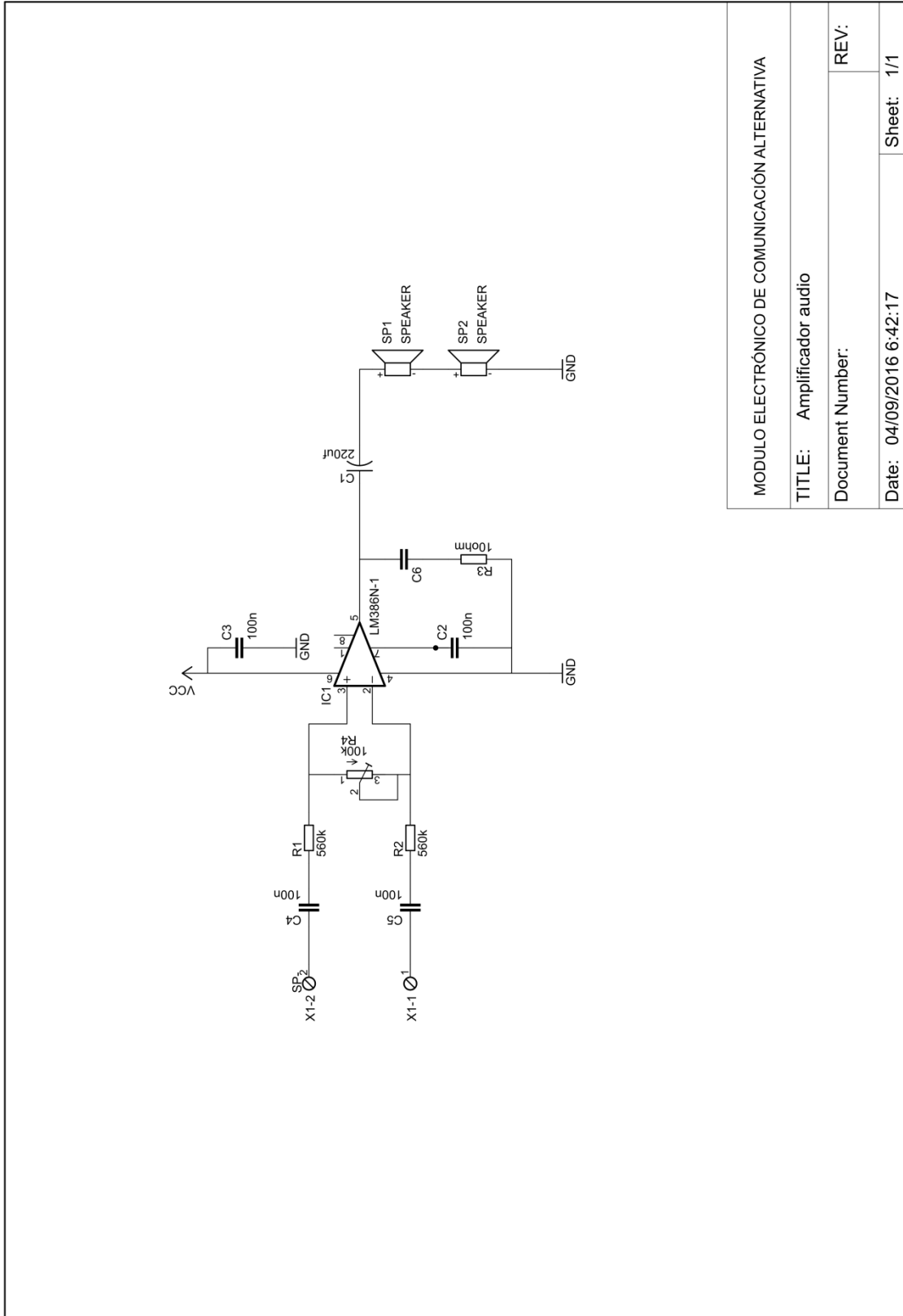
Sheet: 1/1



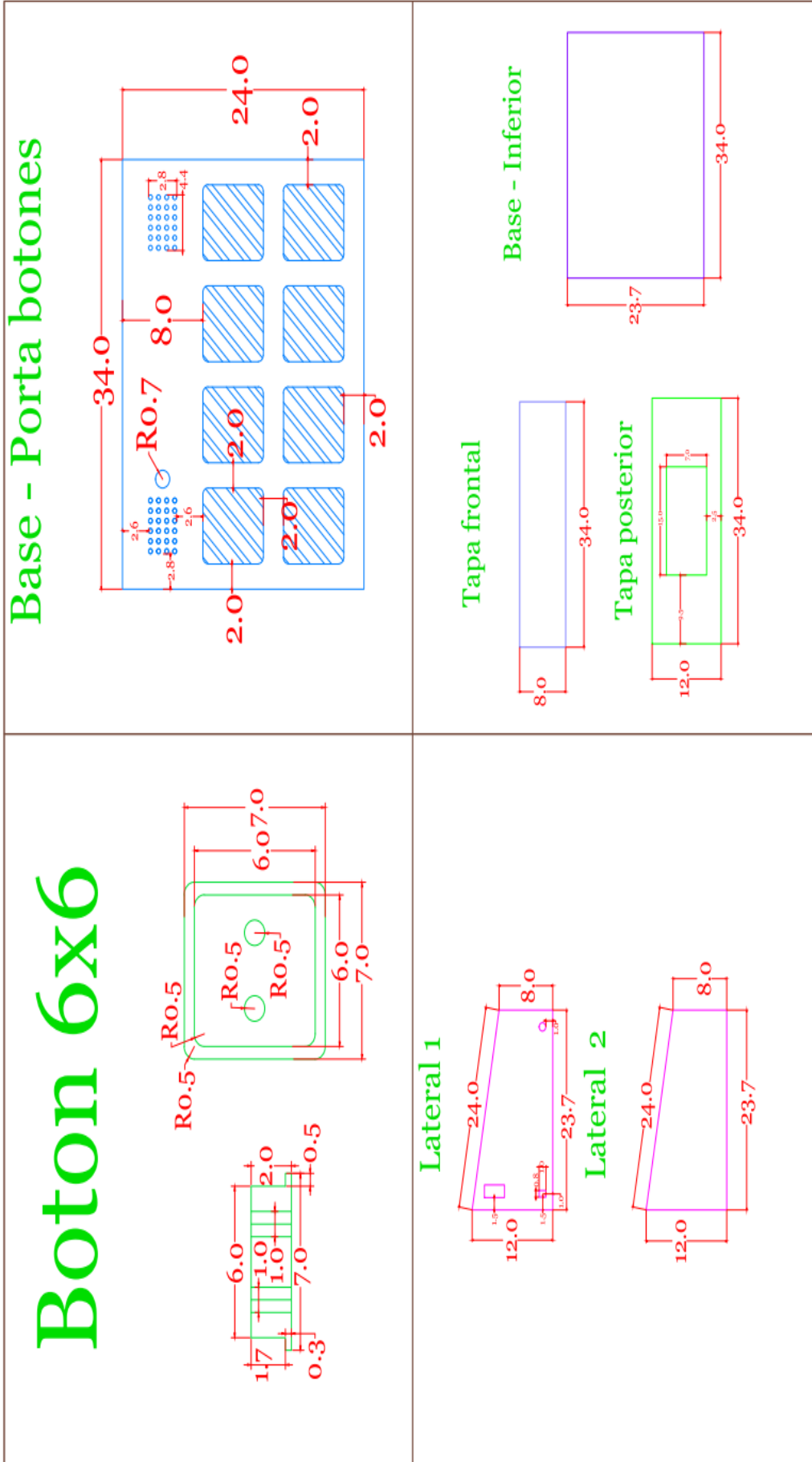
MODULO ELECTRONICO DE COMUNICACION ALTERNATIVA	
TITLE:	Circuito audio ISD2590
Document Number:	REV:
Date: not saved!	Sheet: 1/1



MODULO ELECTRONICO DE COMUNICACION ALTERNATIVA	
TITLE:	Pulsadores cap
Document Number:	
Date:	30/08/2016 6:21:11
REV:	
Sheet:	1/1



MODULO ELECTRONICO DE COMUNICACION ALTERNATIVA	
TITLE: Amplificador audio	
Document Number:	REV:
Date: 04/09/2016 6:42:17	Sheet: 1/1



Base - Porta botones

